

ქ.ებანოიძე, ს.ხოშტარია, თ.ლაბარტყავა

მეთოდური მითითებანი
ლაბორატორიული სამუშაოების
შესასრულებლად

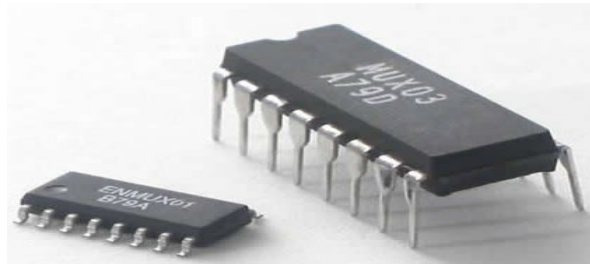
დისციპლინაში:

“ ციფრული სქემოტექნიკა ”



საქართველოს საავიაციო უნივერსიტეტი
ქ.ეზანოიძე, ს.ხოშტარია, თ.ლაბარტყავა

მეთოდური მითითებანი
ლაბორატორიული სამუშაოების
შესასრულებლად
დისციპლინაში:
“ ციფრული სქემოტექნიკა ”



დამტკიცებულია საქართველოს
საავიაციო უნივერსიტეტის აკადემიური
საბჭოს მიერ

თბილისი 2011

UDC (უღკ) 0049

b818

განხილულია შესასწავლი ციფრული ფუნქციონალური კვანძების და მოწყობილობების პროექტირების კომპიუტერული მოდელირება (ვირტუალური სქემოტექნიკა), რომელიც ხორციელდება პროგრამა Electronics Workbench (EWB) გამოყენებით.

ლაბორატორიული სამუშაოების მეთოდური მითითებანი განკუთვნილია საინჟინრო ფაკულტეტის “ავტომატიკისა და მართვის კომპიუტერული სისტემების” და “საჰაერო ხომალდების ავიონიკისა და ელექტრული სისტემების ტექნიკური ექსპლუატაციის” სპეციალობების სტუდენტებისათვის. შედგენილია სასწავლო პროგრამის (სილაბუსი) შესაბამისად.

მეთოდური მითითებანი დაეხმარება სტუდენტს დისციპლინის “ციფრული სქემოტექნიკა” პრაქტიკულ ათვისებაში.

რედაქტორი: საქართველოს საავიაციო უნივერსიტეტის
სრული პროფესორი დ.ვეფხვაძე

რეცენზენტი: საქართველოს საავიაციო უნივერსიტეტის
ასოცირებული პროფესორი თ.კაპანაძე

ISBN 978-9941-0-3358-2

სარჩევანი

	წინასიტყვაობა -----	6
	I ნაწილი. Electronics Workbench პროგრამის აღწერა-----	8
1.	პროგრამის ინტერფეისი-----	8
	1.1 მენიუების ველი-----	9
	1.2. მართვის ელემენტები-----	16
	1.3. ელექტრული სქემების კომპონენტები-----	17
	1.4. ციფრული სქემების კომპონენტები-----	22
	1.5. ინდიკატორები-----	25
	1.6. მართვის მოწყობილობები-----	26
	1.7. დამატებითი მოწყობილობები-----	27
	1.8. ხელსაწყოები-----	28
2.	სქემის მოდელირების მეთოდოლოგია-----	30
	II ნაწილი. ლაბორატორიული სამუშაოები-----	34
	ლაბორატორიული სამუშაო №1. ლოგიკური (ბულის) ფუნქციები-----	34
	ლაბორატორიული სამუშაო №2. ლოგიკური ელემენტების ფუნქციონირების კვლევა -----	41
	ლაბორატორიული სამუშაო №3. ინტეგრალური ლოგიკური კომპონენტები -----	53
	ლაბორატორიული სამუშაო №4. ციფრული სქემების სინთეზი -----	62
	ლაბორატორიული სამუშაო №5. კომბინაციური მოწყობილობების მოდელირება. კოდების გარდაქმნელები -----	68
	ლაბორატორიული სამუშაო №6. კომბინაციური მოწყობილობების მოდელირება. ციფრული სიგნალების გადამრთველები-----	86
	ლაბორატორიული სამუშაო №7. კომბინაციური მოწყობილობების მოდელირება. არითმეტიკული, შემდარებელი და მაკონტროლებელი მოწყობილობები -----	98
	ლაბორატორიული სამუშაო №8. მიმდევრობითი ქმედების მოწყობილობების მოდელირება. ტრიგერები -----	116
	ლაბორატორიული სამუშაო №9. მიმდევრობითი ქმედების მოწყობილობების მოდელირება. ტრიგერები -----	128

ლაბორატორიული სამუშაო №10. მიმდევრობითი ქმედების მოწყობილობების მოდელირება. რეგისტრები -----	144
ლაბორატორიული სამუშაო №11. მიმდევრობითი ქმედების მოწყობილობების მოდელირება. ორობითი კოდირების მთვლელები--	167
ლაბორატორიული სამუშაო №12. მიმდევრობითი ქმედების მოწყობილობების მოდელირება. სისშირის გამყოფი მთვლელები, არაორობითი კოდირების მთვლელები -----	185
დანართი 1. ამერიკული წარმოების სერიული ციფრული ინტეგრალურ მიკროსქემების ბიბლიოთეკის ნუსხა-----	195
დანართი 2. მიკროსქემების გრაფიკულ გამოსახულებებზე მიღებული გამომყვანების აღნიშვნები-----	201
ლიტერატურა-----	202

წინასიტყვაობა

ნებისმიერი რადიოელექტრონული მოწყობილობის დამუშავებას თან სდევს ფიზიკური და მათემატიკური მოდელირება. ფიზიკური მოდელირება დაკავშირებულია დიდ დანახარჯებთან, რაც გამოწვეულია დამუშავებული მოწყობილობის მაკეტის დამზადებით და მათი გამოკვლევის შრომატევადობით. ხშირად მოწყობილობის სირთულის გამო ფიზიკური მოდელირება სულაც შეუძლებელია. აღნიშნულ შემთხვევაში მიმართავენ მათემატიკურ მოდელირებას კომპიუტერის გამოყენებით.

არსებობს კომპიუტერის მონიტორის ეკრანზე ელექტრონული სქემების მოდელირების პროგრამების პაკეტების საკმაოდ დიდი რაოდენობა. ერთ-ერთ მათგანს, მომხმარებლისთვის მარტივს და ამასთანავე დადებითი შედეგების მომცემს, წარმოადგენს პროგრამული პაკეტი Electronics Workbench (**EWB** – ელექტრონული ლაბორატორია, დამუშავებულია კანადური ფირმა Interactive Image Technologies მიერ). პროგრამა იძლევა მარტივი ხერხების საშუალებით ციფრული და ანალოგური ელექტრონული სქემების აგებას, სხვადასხვა ელექტრო და რადიოსაზომი ხელსაწყოების მიერთებას, ციფრული მონაცემების და ოსცილოგრაფის, დროითი დიაგრამის სახით შედეგების მიღებას.

პროგრამა **EWB** თავისებურებას წარმოადგენს ვირტუალური მაკონტროლებელ - საზომი ხელსაწყოების არსებობა, რომლებიც როგორც გარეგნულად, ისე თავისი მახასიათებლებით, თითქმის დაახლოვებულია სამრეწველო ანალოგებთან. პროგრამაში აგრეთვე შეტანილია ვირტუალური ხელსაწყო, ეგრეთ წოდებული, ლოგიკური გარდამქმნელი, რომელსაც რეალურად არსებულ ფიზიკურ ხელსაწყოებს შორის არ გააჩნია ანალოგი.

პროგრამას გააჩნია სტანდარტული, მარტივად გასაგები ინტერფეისი. პროგრამასთან მუშაობისას სტუდენტი იძენს დამოუკიდებელი მუშაობის უნარს, ელექტრონული მოწყობილობების პროექტირების თანამედროვე საშუალებებზე წარმოდგენას და ანვითარებს თავის შემოქმედით პოტენციალს.

მეთოდური მითითებანი შედგება ორი ნაწილისაგან. პირველ ნაწილში მოყვანილია **EWB** პროგრამის აღწერა და სქემის მოდელირების ტექნოლოგია, ხოლო მეორეში განხილულია 12 ლაბორატორიული სამუშაო. თითოეული მათგანი შეიცავს ლაბორატორიული სამუშაოს თემატიკის ზოგად ცნობებს, სამუშაოს დავალებებს და მათი შესრულების მეთოდიკას, დამატებით დავალებებს, რომლის შესრულებით სტუდენტი აღრმავეს მიღებულ ცოდნას.

ლაბორატორიული სამუშაოების შესრულებისას სტუდენტს შეუძლია შესთავაზოს თავისი ტექნიკური გადაწყვეტილება და მოახდინოს მისი აპრობაცია.

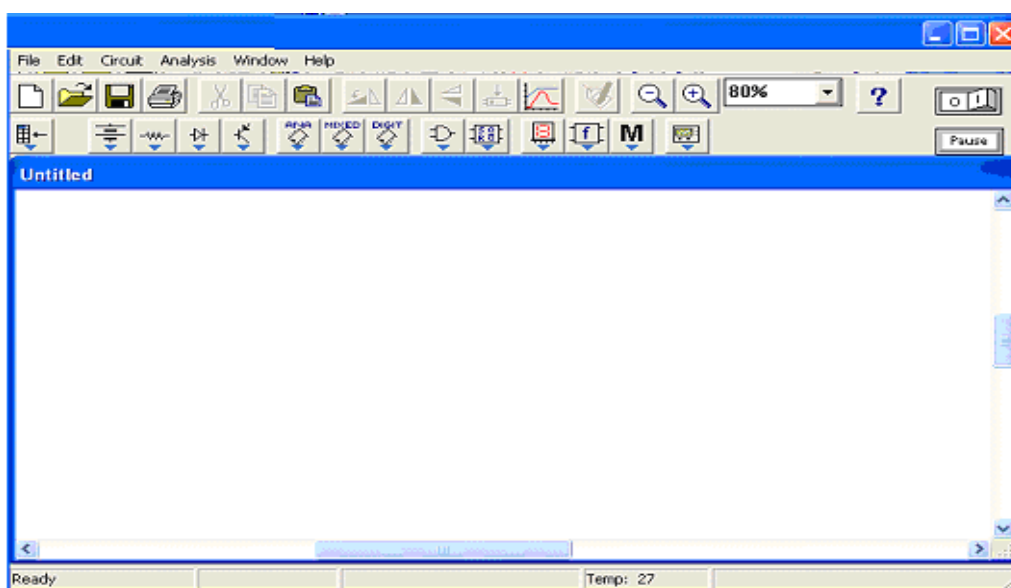
ლაბორატორიული სამუშაოების ჩატარების დაწყებამდე სტუდენტი უნდა გაეცნოს მოდელირების პროგრამის მუშა ფანჯრის სტრუქტურას, მასში შემავალი საბიბლიოთეკო კომპონენტების და მაკონტროლებელი-საზომი ხელსაწყოების აღწერას და სქემის მოდელირების ტექნოლოგიას.

ლაბორატორიული სამუშაოების დასრულება ფორმდება კომპიუტერზე შესრულებული ანგარიშით. ანგარიშს ენიჭება შესაბამისი ქულა და დასტურდება პედაგოგის ხელმოწერით.

I ნაწილი. Electronics Workbench პროგრამის აღწერა

1. პროგრამის ინტერფეისი

პროგრამის ინტერფეისი, რომელიც მოყვანილია ქვემოთ ნახაზზე, შეიცავს: მენიუების ველს, ვინდოუსის სტანდარტული და პროგრამის მართვის ღილაკებისაგან შედგენილ სახაზავს, კომპონენტებისა და საზომ – მაკონტროლებელი ხელსაწყოების აღნიშვნელი ღილაკებისაგან შედგენილ სახაზავს, სქემის მოდელირების გამშვებ და მოდელირების დროებით შემჩერებელ ღილაკებს, სამუშაო ველს.



კომპონენტებისა და მაკონტროლებელი საზომი ხელსაწყო სახაზავის თითოეული ღილაკის გააქტიურებით ეკრანზე ჩნდება შესაბამის ქვეჯგუფში შემავალი კომპონენტების ბიბლიოთეკა გრაფიკული აღნიშვნით და ქვეჯგუფების დასახელებით. თითოეული ბიბლიოთეკის კომპონენტის გრაფიკულ აღნიშვნაზე (ნიშნაკზე) თავის კურსორის მიტანით ჩნდება ამ კომპონენტის დასახელება, ხოლო თავის მარცხენა ღილაკზე დაჭერით და მისი არგაშვებით კომპონენტის სამუშაო ველზე გადატანა.

სამუშაო ველზე ხდება გამოსაკვლევი სქემის ელექტრული პრინციპული ნახაზის შედგენა.

1.1. მენიუების ველი

მენიუების ველი შედგება შემდეგი კომპონენტებისაგან:

- ფაილებთან მუშაობის მენიუ (File),
- რედაქტირების მენიუ (Edit),
- წრედებთან მუშაობის მენიუ (Circuit),
- სქემების ანალიზის მენიუ (Analysis),
- ფანჯრებთან მუშაობის მენიუ (Windows),
- დახმარების მენიუ (Help).

1.1.1. მენიუ FILE

მენიუ File განკუთვნილია: ფაილების ჩასაწერად და წასაკითხად; დასაბეჭდად შერჩეული სქემის შემადგენელი ნაწილების ასლის მისაღებად და ფაილების იმპორტ-ექსპორტის განსახორციელებლად მოდელირებისა და ნაბეჭდი ფირფიტების დამუშავებისას სხვა პროგრამების ფორმატებში.

ამ მენიუში შემავალი ბრძანებებია:

- ფაილებთან მუშაობის ვინდოუსის ტიპური ბრძანებები: New (Ctrl+N), Open . . . (Ctrl+O), Save (Ctrl+S) და Save As . . . ;

- Revert to Saved . . . – მიმდინარე რედაქტირებისას შეტანილი ყველა ცვლილების გაუქმება;

- Print . . . (Ctrl+P) – პრინტერზე ამოსაბეჭდი მონაცემების შერჩევა შემდეგი ბრძანებების შემცველი ქვემენიუს მიხედვით:

Schematic – სქემა;

Description – სქემის აღწერილობა;

Part list - პრინტერზე ამოსაბეჭდი დოკუმენტების ჩამონათვალი;

Label list – სქემის ელემენტების აღნიშვნათა სია;

Model list – სქემაში არსებული კომპონენტების სია;

Subcircuits – ქვესქემა (სქემის ნაწილი, რომელიც არის დასრულებული ფუნქციური კვანძი და შემოსაზღვრულია მართკუთხედით ამ უკანასკნელის შიგნით განთავსებული დასახელებით);

Analysis options – მოდელირების რეჟიმების ჩამონათვალი;

Instruments – ხელსაწყოების სია.

ამავე ქვემენიუში შესაძლებელია დასაბეჭდი ოფციის არჩევა (დილაკი Setup) და პრინტერზე ამობეჭდვა (დილაკი Print). პროგრამაში

გათვალისწინებულია აგრეთვე პრინტერზე ამოსაბეჭდი მონაცემების მასშტაბის შესაძლებლობა 20%-დან 500%-მდე.

- Print Setup . . . – პრინტერის გამართვა;
- Exit (ALT+F4) – პროგრამიდან გამოსვლა;
- Install . . . – დისკებიდან დამატებითი პროგრამების ინსტალირება;
- Export to PCB – სქემის შეერთებების სიის შედგენა OrCAD-ის ფორმატში და ნაბეჭდი ფირფიტების დამუშავების სხვა პროგრამებში;
- Import from SPICE – სქემის არწერილობის ტექსტური ფაილების იმპორტი (SPICE-ის ფორმატიდან) და ამ აღწერილობის მიხედვით სქემის ავტომატური აგება. SPICE-ის ფორმატია .cir.;
- Export to SPICE – სქემის ტექსტური აღწერილობის და მოდელირების დავალების შედგენა SPICE-ის ფორმატში;
- Import/Export – მონაცემთა გაცვლის შესაძლებლობა ნაბეჭდი ფირფიტების დამუშავების EWB Layout პროგრამასთან.

1.1.2. მენიუ **EDIT**

მენიუ Edit – ის დანიშნულებაა სქემის რედაქტირების ბრძანებების შესრულება და ეკრანის ასლის გადაღება. ამ მენიუს ბრძანებებია:

- Cut (Ctrl+X) – სქემის მონიშნული ნაწილის წაშლა (ამოჭრა) გაცვლის ბუფერში შენახვით;
- Copy (Ctrl+C) – სქემის მონიშნული ნაწილის ასლის გადაღება გაცვლის ბუფერში;
- Paste (Ctrl+V) - გაცვლის ბუფერის შემცველობის ჩასმა პროგრამის სამუშაო ფანჯარაში;
- Delete (Del) – სქემის მონიშნული ნაწილის წაშლა;
- Select All (ctrl+A) - მთელი სქემის მონიშვნა;
- Copy Bits (Ctrl+I) - ამ ბრძანებით თავის კურსორი გადაიქცევა ჯვრად, რომლის მეშვეობითაც შესაძლებელია ეკრანის საჭირო ნაწილის გამოყოფა მართკუთხედის წესით. თავის მარცხენა ღილაკიდან თითის მოშორებისას ხდება გამოყოფილი ნაწილის ასლის გადაღება გაცვლის ბუფერში. მთლიანი ეკრანის ასლის გადაღებისას საჭიროა Print Screen კლავიშზე დაჭერა, ხოლო ეკრანის გამოყოფილი ნაწილის ასლის გადაღება

(მაგალითად, დიალოგური ფანჯარა) შესაძლებელია Alt+Print Screen კომბინაციით;

- Show Clipboard – გაცვლის ბუფერის შემცველობის ჩვენება.

1.1.3. მენიუ **CIRCUIT**

მენიუ Circuit განკუთვნილია სქემების მოსამზადებლად და მოდელირების პარამეტრების შესარჩევად. მენიუს ბრძანებებია:

- Rotate (Ctrl+R) მონიშნული კომპონენტის გრაფიკული გამოსახულების ბრუნვა ან საზომი ხელსაწყოს პანელზე შესავალი მომჭერების განლაგების შეცვლა (თავზე ყოველი დაწკაპუნებისას კომპონენტების უმეტესობა განიცდის შემობრუნებას 90°-ით საათის ისრის მოძრაობის საწინააღმდეგო მიმართულებით);

- Flip Horizontal – კომპონენტის გრაფიკული გამოსახულების სარკისებრი გარდასახვა ჰორიზონტალური მიმართულებით;

- Flip Vertical - კომპონენტის გრაფიკული გამოსახულების სარკისებრი გარდასახვა ვერტიკალური მიმართულებით;

- Component Properties . . . – კომპონენტის დასახელება. ეს ბრძანება სრულდება აგრეთვე კომპონენტის ნიშნაკზე თავის ორჯერ დაწკაპუნებით ან



ღილაკის გააქტიურებით. ბრძანებების შესრულებისას ეკრანზე ჩნდება დიალოგური ფანჯარა გააქტიურებული ქვებრძანებით Value. გარდა ამ ბრძანებებისა, დიალოგური ფანჯარა შეიცავს აგრეთვე ქვებრძანებებს: Label, Fault, Display, Analysis Setup.

თითოეული ქვებრძანების გააქტიურებისას ეკრანზე ჩნდება შესაბამისი დიალოგური ფანჯარა. განვიხილოთ ამ ქვებრძანებების დანიშნულება:

Label – გამოყოფილი კომპონენტების პოზიციური აღნიშვნა;

Value – კომპონენტის პარამეტრის ნომინალის მნიშვნელობის და განზომილების შეცვლა; პარამეტრის წრფივი (TC1) და კვადრატული (TC2) ტემპერატურული კოეფიციენტების მნიშვნელობების შეჩვენა; პარამეტრის მნიშვნელობის ცდომილების (tolerance) მოცემა. თუ ცდომილება სქემაში შემავალი ყველა კომპონენტისათვის საერთოა, მაშინ ცდომილებაში იწერება Global და აქტიურდება ოფცია use global tolerance;

Fault – კომპონენტის მოდელირების პირობები. დიალოგურ ფანჯარაში მოცემულია კომპონენტის გრაფიკული გამოსახულება, მისი შესავალის და გამოსავალის გასააქტიურებელი გამომყვანები და შესაძლო დაზიანებების

ჩამონათვალი. ამ ჩამონათვალში შედის: Leakage (გაჟონვის წინაღობის მნიშვნელობა), Short (მოკლედ ჩართვა), Open (კონტაქტის გაწვეტა) და None (დაზიანება არაა). ამ ქვებრძანებებით შესაძლებელია სქემებში სხვადასხვა სახის დეფექტების გათვალისწინება (დუმილის რეჟიმში გააქტიურებულია ბრძანება None).

Display – ეკრანზე კომპონენტის აღნიშვნის გამოტანის ვარიანტები. Use Schematic Options global setting ოფციის არჩევისას კომპონენტის აღნიშვნის გამოსატანად გამოიყენება მთლიანი სქემისათვის დადგენილი ისეთი პირობები, როგორცაა: Show labels (კომპონენტების პოზიციური აღნიშვნების ჩვენება), Show values, Show reference ID (კომპონენტების ნომინალის საწყისი მნიშვნელობის ჩვენება). თუ ეს ოფცია არ არის არჩეული, მაშინ კომპონენტის აღნიშვნა გამოიტანება და ნომინალის მნიშვნელობა შეირჩევა თითოეული კომპონენტისათვის ინდივიდუალურად.

Analysis Setup – ტემპერატურის მნიშვნელობის დაყენება (Temperature). ფანჯარაში მოცემული ოფციის Use global temperature გააქტიურებით მთლიანი სქემისათვის აიღება ტემპერატურის ერთი მნიშვნელობა.

უნდა აღინიშნოს, რომ თითოეულ დიალოგურ ფანჯარაში კონკრეტული მნიშვნელობები შედის კლავიატურის მეშვეობით, ხოლო განზომილება შეირჩევა ზემოთ-ქვემოთ მიმართულ ისრიანი აღნიშვნების მომცველი ღილაკებით (მაგალითად, კონდენსატორის ტევადობის მოცემა შესაძლებელია პიკოფარადებში, ნანოფარადებში, მიკროფარადებში).

აქტიური ელემენტების შემთხვევაში Component Properties ბრძანებაში შემავალი ქვებრძანება Value იცვლება ქვებრძანებით Models, რომლის გააქტიურებით ეკრანზე ჩნდება ნაჩვენები დიალოგური ფანჯარა. ამ ფანჯრის მეშვეობით ხდება საბიბლიოთეკო კომპონენტის ტიპის შერჩევა, შერჩეული პარამეტრების მნიშვნელობების შეცვლა და ახალი ბიბლიოთეკის შექმნა. ამ დიალოგური ფანჯრის გამოძახება შესაძლებელია აგრეთვე კომპონენტის აღმნიშვნელ ნიშნაკზე თავის ორჯერ დაწკაპუნებით. დიალოგურ ფანჯარაში მოცემული ფანჯრების და ღილაკების დანიშნულებაა:

Library – იმ ბიბლიოთეკის დასახელება, რომლებშიცაა განთავსებული ამორჩეული კომპონენტები;

Model – ამორჩეულ ბიბლიოთეკაში შემავალი კომპონენტების მოდელირების დასახელება;

New Library – ახალი ბიბლიოთეკის შექმნა. ამ ღილაკის გააქტიურებისას ეკრანზე ჩნდება დიალოგური ფანჯარა, რომელშიც უნდა იქნეს შეტანილი

ახალი ბიბლიოთეკის დასახელება. OK (შენახვა) ღილაკის გააქტიურებისას ეს ახალი დასახელება გაჩნდება Library-ს სვეტში. დასახელების შეცდომით აკრეფვის შემთხვევაში საჭიროა Cancel (შენახვის გარეშე) ღილაკის გააქტიურება;

Edit – ამორჩეული მოდელის პარამეტრების ჩვენება. ამ ღილაკის გააქტიურების შედეგად გამოძახებული დიალოგური ფანჯრით ხდება ამორჩეული მოდელის პარამეტრების ჩვენება. ახალი ბიბლიოთეკის შემქმნის შემდეგ შესაძლებელია პარამეტრების ცვლილება საჭიროების შესაბამისად.

Copy – Model – ის სვეტში ამორჩეული კომპონენტის ასლის გადაღება გაცვლის ბუფერში;

Paste – გაცვლის ბუფერში ასლგადაღებული კომპონენტის მოდელის ჩასმა სვეტში Library ან ახლად გახსნილ ბიბლიოთეკაში, პარამეტრების შემდგომი რედაქტირებისათვის ძირითად ბიბლიოთეკაში შემავალი კომპონენტის მახასიათებლების შეუცვლელად;

Delete - ბიბლიოთეკაში შემავალი კომპონენტის მოდელის წაშლა მისი მონიშვნის შემდეგ;

Rename – კომპონენტის აღმნიშვნელი მოდელის დასახელების შეცვლა;

- Create Subcircuit . . . – სქემის მონიშნული ნაწილიდან ქვესქემის შექმნა. ამ ბრძანების შესრულებისას ეკრანზე ჩნდება დიალოგური ფანჯარა. სტრიქონში Name უნდა ჩაიწეროს ქვესქემის სახელი. სახელის მინიჭების შემდეგ ფანჯარაში მოცემულ ღილაკებზე დაჭერით შესაძლებელი ხდება შემდეგი ოპერაციების განხორციელება:

Copy from Circuit – ქვესქემის კოპირება ბიბლიოთეკაში Favorites საერთო სქემაში ცვლილებების შეტანის გარეშე;

Move From Circuit – მონიშნული სქემის ნაწილის ჩამოჭრა საერთო სქემიდან, ამ ჩამოჭრილი ნაწილის გარდაქმნა ქვესქემად და მისი ასლის გადაღება ბიბლიოთეკაში Favorites;

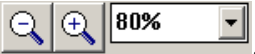
Replace in Circuit – საერთო სქემის მონიშნული ნაწილის შეცვლა ქვესქემით და ასლის გადაღება ბიბლიოთეკაში Favorites.

ქვესქემის დათვალიერებისა და რედაქტირებისათვის საჭიროა მის ნიშნაკზე თაგვის მარცხენა ღილაკით ორჯერ დაწკაპუნება. ქვესქემის დამატებითი გამოსასვლელის გამოსაყვანად აუცილებელია ქვესქემის შესაბამისი წერტილიდან კავშირის(ხაზის) თაგვის კურსორით გაჭიმვა ქვესქემის სამუშაო ფანჯრის რომელიმე საზღვრამდე. გამოსასვლელის

გასაუქმებლად საჭიროა თავის მეშვეობით პატარა ოთხკუთხედის ქვესქემის სამუშაო ფანჯრიდან საერთო სქემის სამუშაო ფანჯარაზე გადატანა.

- Zoom in – სქემის გადიდება მასშტაბურად მასშტაბის მითითებით 50-200% დიაპაზონში;

- Zoom Out – სქემის დაპატარავება მასშტაბურად მასშტაბის მითითებით 50-200% დიაპაზონში;

ამ ორი უკანასკნელი ბრძანების შესრულება შესაძლებელია აგრეთვე სტანდარტული აღნიშვნის მქონე მნემონიკური საშუალებით .

- Schematic Options . . . – სქემის გაფორმება. ამ ბრძანების შესრულებისას ეკრანზე ჩნდება დიალოგური ფანჯარა გააქტიურებული ქვებრძანებით Grid (ბადე);

Grid – ქვებრძანება შეიცავს ორ ოფციას: Show grid (ბადის ჩვენება) და Use Grid (ბადის გამოყენება). ამასთან, პირველი ოფცია გააქტიურებულია მაშინ, როდესაც ჩართულია მეორე ოფცია;

Show/Hide - ჩვენება-დამალვა. ამ ბრძანების შესრულებისას ეკრანზე ჩნდება დიალოგური ფანჯარა, რომელიც შეიცავს შემდეგ ოფციებს:

Show labels – ეკრანზე კომპონენტის პოზიციური აღნიშვნის ჩვენება;

Show reference ID – კომპონენტის პარამეტრის საწყისი მნიშვნელობის ჩვენება;

Show models – კომპონენტის მოდელის სახელის ჩვენება;

Show values – კომპონენტის პარამეტრის ნომინალის ჩვენება;

Show nodes – კვანძის ნუმერაციის ჩვენება;

Autohide parts bins – დუმილის რეჟიმში მოცემულ სქემაში კომპონენტის ბიბლიოთეკის შემადგენლობის დამალვა;

Keep parts bin positions – სქემის გაფორმებისას გამოყენებული კომპონენტების ბიბლიოთეკის შენახვა ეკრანზე. აქვე უნდა აღინიშნოს, რომ ახალი ბიბლიოთეკის შედგენისას იმავე ადგილზე განთავსებული წინა ბიბლიოთეკა ქრება. თუ საჭიროა ყველა ბიბლიოთეკის შენარჩუნება, მაშინ აუცილებელია მათი განთავსება ეკრანის სხვადასხვა ადგილზე.

Font – შრიფტი. ამ ქვებრძანების შესაბამის დიალოგურ ფანჯარაში შესაძლებელია როგორც კომპონენტის პოზიციური აღნიშვნის (Label), ისე კომპონენტის პარამეტრის ნომინალური მნიშვნელობის (Values) გამომსახველი რიცხვის შრიფტის სახეობის (Font name) და შრიფტის ზომის (Font size) დასახელების შერჩევა.

შრიფტის დასახელებისა და შრიფტის ზომის ასარჩევად გამოიყენება დიალოგური ფანჯარა, რომლის გამოძახება შესაძლებელია **set label font** (პოზიციური აღნიშვნების შრიფტი) ან **set value font** (ნომინალური მნიშვნელობის შრიფტი) დილაკებზე დაჭერით.

Wiring – გაყვანილობა (მონტაჟი). ამ ქვებრძანებას შეესაბამება დიალოგური ფანჯარა, რომელიც გამოიყენება ნაბეჭდი ფირფიტის ნახაზის შესადგენად.

Printing – ბეჭდვა. ამ ქვებრძანების დანიშნულებაა ნაბეჭდი ფირფიტის ნახაზის პრინტერზე დაბეჭდვა.

1.1.4. მენიუ ANALYSIS

მენიუ Analysis-ით ხდება სქემის მოდელირება. ამ მენიუში შემავალი ბრძანებებია:

- Activate (ctrl+G) – მოდელირების პროცესის გაშვება;
- Pause (F9) - მოდელირების პროცესის დროებითი შეჩერება;
- Stop (Ctrl+T) - მოდელირების პროცესის დამთავრება;
- Analysis Options . . . (Ctrl+Y) – ბრძანების ნუსხა მოდელირების პარამეტრების დასაყენებლად;

- DC Operating point - რეჟიმის გათვლა მუდმივი დენის მიმართ;
- AC Frequency – სიხშირული მახასიათებლების გაანგარიშება;
- Analysis Graphs – გაანგარიშების შედეგების გრაფიკული გამოსახვა;
- Transient . . . – გარდამავალი პროცესების გაანგარიშება;
- Fourier . . . – სპექტრული ანალიზის ჩატარება;
- Monte Carlo . . . – სტატისტიკური ანალიზი მონტე-კარლოს მეთოდით;
- Display Graph – შესრულებული მოდელირების შედეგების გამოტანა ეკრანზე.

პირველი სამი ბრძანების შესრულება შესაძლებელია აგრეთვე მოდელირების გამშვები და მოდელირების დროებითი შეჩერებელი დილაკების მეშვეობით, რაც შეეხება დანარჩენ ბრძანებებს, თითოეული მათგანი შედგება ქვებრძანებებისაგან. განვიხილოთ ეს ბრძანებები.

1.1.5. მენიუ WINDOW

მენიუ Window შეიცავს შემდეგ ბრძანებებს:

1. Arrang (Ctrl+W) – მუშა ფანჯარაში განთავსებული ინფორმაციის მოწესრიგება ეკრანის გადაწერის გზით. ამ შემთხვევაში გასწორდება

კომპონენტების დამახინჯებული გამოსახულებები და შემაერთებელი გამტარები;

2. Circuit – სქემის გამოტანა წინა პლანზე;

3. Description (Ctrl+D) - სქემის აღწერილობის წინა პლანზე გამოტანა, თუ იგი არსებობს.

1.1.6. მენიუ **HELP**

მენიუ შეიცავს მოკლე მონაცემებს ზემოთ განხილული ყველა ბრძანების, საბიბლიოთეკო კომპონენტების, საზომი ხელსაწყოების და თვით პროგრამის შესახებ. უნდა აღინიშნოს, რომ საბიბლიოთეკო კომპონენტების შესახებ ცნობების მისაღებად საჭიროა სქემაზე თავის დაწკაპუნება (კომპონენტი განთავსდება წითლად) და შემდეგ F1 კლავიშზე დაჭერა.

1.2. მართვის ელემენტები



(New) – ახალი ფაილის შექმნა [Ctrl+N],



(Open) – ფაილის გახსნა [Ctrl+O],



(Save) – ფაილის შინაარსის დამახსოვრება [Ctrl+S],



(Print) – ფაილის შიგთავსის ბეჭედა [Ctrl+P],



(Cut) – ფაილში ერთ-ერთი მონაკვეთის ამოჭრა [Ctrl+X],



(Copy) – ფაილის ან მონაკვეთის ასლის შესრულება [Ctrl+C],



(Paste) – ფაილში გაცვლის ბუფერის შიგთავსის ჩასმა [Ctrl+V],



(Rotate) – გამოსახულების შებრუნება [Ctrl+R],



(Flip Horizontal) – გამოსახულების ასახვა მარცხნიდან მარჯვნივ,



(Flip Vertical) – გამოსახულების ასახვა ზევიდან ქვევით,



(Greate Subcircuit) – მიკროსქემის (ბლოკის, ქვესქემის)

შექმნა[Ctrl+B],



(Display Graphs) – გრაფიკის ასახვა,



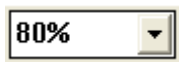
(Component Properties) – კომპონენტების თვისებები,



(Zoom Out) - მასშტაბის შემცირება,



(zoom In) – მასშტაბის გაზრდა,



- მასშტაბის გაზრდა ან შემცირება პროცენტული თანაფარდობით,



(Help) – დახმარების გამოძახება.

13. ელექტრული სქემების კომპონენტები



13.1. (Sources) - სიგნალების წყაროები. ღილაკზე ერთჯერადი დაწკაპუნებით გაიხსნება აღნიშნული კომპონენტების ბიბლიოთეკა.



- დამიწება.



- ბატარეა (მუდმივი ძაბვის წყარო),



- მუდმივი დენის წყარო,




















- სინუსოიდური ძაბვის წყარო,




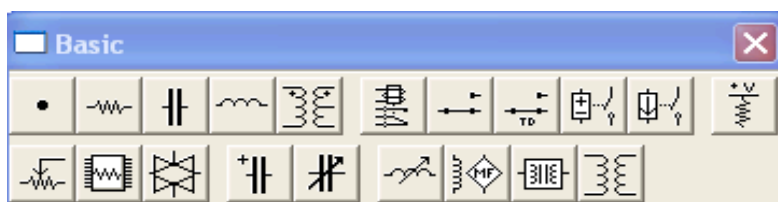
- სინუსოიდური დენის წყარო,





- ძაბვით მართვადი ძაბვის წყარო,


-  - ძაბვით მართვადი დენის წყარო,
-  - დენით მართვადი ძაბვის წყარო,
-  - დენით მართვადი დენის წყარო,
-  - ფიქსირებული ძაბვის +5v კვების წყარო,
-  - ფიქსირებული ძაბვის +15v კვების წყარო,
-  - მართკუთხა ფორმის იმპულსების გენერატორი,
-  - ამპლიტუდით მოდულირებული რხევების გენერატორი,
-  - სიხშირის მოდულირებული რხევების გენერატორი,
-  - ძაბვით მართვადი სინუსოიდური რხევების წყარო,
-  - ძაბვით მართვადი სამკუთხა ფორმის იმპულსების წყარო,
-  - ძაბვით მართვადი მართკუთხა ფორმის იმპულსების წყარო,
-  - მართვადი ერთჯერადი იმპულსის წყარო,
-  - უბან-უბან წრფივი ძაბვის წყარო,
-  - ძაბვით მართვადი უბან-უბან წრფივი ძაბვის წყარო,
-  - სიხშირული მანიპულატორი,
-  - პოლინომური წყარო,
-  - არაწრფივი სიგნალების წყარო.

1.3.2.  (Basic) – ძირითადი. ღილაკზე ერთჯერადი დაწკაპუნებით გაიხსნება პასიური კომპონენტების ბიბლიოთეკა.




 - შეერთების წერტილი, აგრეთვე გამოიყენება სქემაზე წარწერის შემოტანისათვის,


 - რეზისტორი,


 - კონდენსატორი,

 - ინდუქციურობა,


 - ტრანსფორმატორი,

 - ელექტრომაგნიტური რელე,


 - გადამრთველი (ერთპოლუსიანი ტუმბლერი), მართვადია კლავიატურის ნებისმიერი ღილაკით,


 - გადამრთველი დროითი დაყოვნებით.


 - ძაბვით მართვადი გადამრთველი,

 - დენით მართვადი გადამრთველი,


 - მუდმივი ძაბვის წყარო მიმდევრობით ჩართული რეზისტორით,

 - პოტენციომეტრი,

 - ერთნაირი ნომინალის რვა დამოუკიდებელი რეზისტორის ნაკრები,

 - ძაბვით მართვადი ანალოგური სიგნალის კომუტატორი,

 - ელექტროლიტური კონდენსატორი,


 - ცვლადი ტევადობის კონდენსატორი,

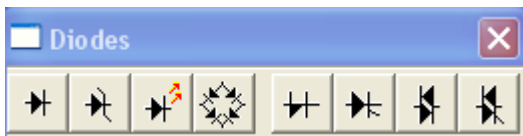
 - ცვლადი ინდუქციურობის კოჭა,

 - კოჭა გულარის გარეშე,

 - მაგნიტური კოჭა.

 - არაწრფივი ტრანსფორმატორი.


1.3.3.  (Diodes) – დიოდები. ღილაკი იძახებს დიოდების ბიბლიოთეკას.




 - ნახევარგამტარიანი დიოდი,

 - სტაბილიტრონი,

 - შუქდიოდი,


 - გამმართველი ბოგირი,

 - დინისტორი,


 - ტირისტორი,

 - ორმხრივი დინისტორი,

 - ორმხრივი ტირისტორი.

1.3.4.  (Transistors) – ტრანზისტორები. ღილაკი იძახებს ტრანზისტორების ბიბლიოთეკას.













 - ბიპოლარული NPN ტრანზისტორი,


 - ბიპოლარული PNP ტრანზისტორი,

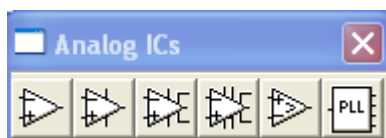
 - ველიანი ტრანზისტორი PN გადასვლით (N-არხით),







 - ველიანი ტრანზისტორი PN გადასვლით (P-არხით),


  - N-არხიანი ლითონ-დიელექტრიკი-ნახევრადგამტარი (ლდნ) ტრანზისტორი ჩაშენებული საკეტი,

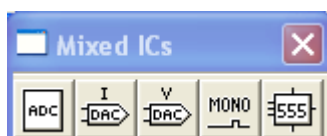
-   - P-არხიანი ღდნ ტრანზისტორი ჩაშენებული საკეტი,
-   - N-არხიანი ღდნ ტრანზისტორი დაინცირებული საკეტი,
-   - P-არხიანი ღდნ ტრანზისტორი დაინცირებული საკეტი,
-  - ველიანი ტრანზისტორი N-არხით და გალიუმის არსენიდიანი,
-  - ველიანი ტრანზისტორი P-არხით და გალიუმის არსენიდიანი.




1.3.5.  (Analog ICs) – ღილაკი იძახებს ანალოგური ინტეგრალური მიკროსქემების ბიბლიოთეკას.



-  - ოპერაციული მაძლიერებელი 3 გამომყვანით,
-  - ოპერაციული მაძლიერებელი 5 გამომყვანით,
-  - ოპერაციული მაძლიერებელი 7 გამომყვანით,
-  - ოპერაციული მაძლიერებელი 9 გამომყვანით,
-  - კომპარატორი,
-  - სიხშირეების ავტომატურად სინფაზირების სქემა.

1.3.6.  (Mixed ICs) - ღილაკი იძახებს შერეული ტიპის მიკროსქემების ბიბლიოთეკას.



-  - ანალოგურ - ციფრული გარდამქნელი,
-  - ციფრულ - ანალოგური გარდამქნელი გარეშე საყრდენი დენით,
-  - ციფრულ - ანალოგური გარდამქნელი გარეშე საყრდენი ძაბვით,



- მულტივიბრატორი,

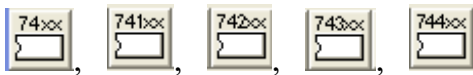
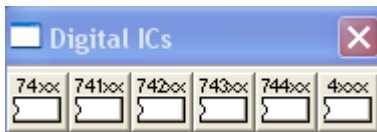


- ინტეგრალური ტაიმერი.

1.4. ციფრული სქემების კომპონენტები



1.4.1. (Digital ICs) - ღილაკი იძახებს ამერიკული წარმოების სერიული ციფრული ინტეგრალური მიკროსქემების ბიბლიოთეკას:



- აღნიშნული ნიშნაკების თითოეული ნუსხა შეიცავს ტრანზისტორულ-ტრანზისტორული ლოგიკის (ტტლ) მქონე მიკროსქემების მოდელებს,

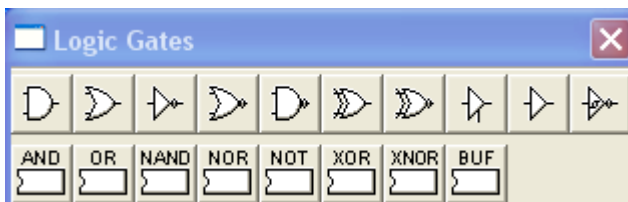


- ლითონი-ჟანგეული-ნახევარგამტარული ლოგიკის (ლუნ) მქონე მიკროსქემების მოდელები.

მოცემულ ბიბლიოთეკაში არსებული სერიული ციფრული ინტეგრალური მიკროსქემების ნუსხა მათი ფუნქციონალური დანიშნულებით მოყვანილია დანართ. 1-ში, ხოლო მიკროსქემების გრაფიკულ გამოსახულებებზე მიღებული გამომყვანების აღნიშვნები დანართ. 2-ში.



1.4.2. (Logic Gates) - ღილაკი იძახებს ლოგიკურ ელემენტებს და ამ ელემენტების სერიულ მიკროსქემებს.



(2Input AND Gate) - კონიუნქტორი (ლოგიკური „ადა“ ელემენტი),



(2 Input OR Gate) - დიზიუნქტორი (ლოგიკური „ან“ ელემენტი),



(NOT Gate) - ინვერტორი (ლოგიკური „არა“ ელემენტი),



(2 Input NOR Gate) - პირის ელემენტი (ლოგიკური „2ან-არა“ ელემენტი),



(2 Input NAND Gate) - შეფერის ელემენტები (ლოგიკური „2და-არა“ ელემენტი),



(2 Input XOR Gate) – „ან-ის გამომრიცხველი“ ელემენტი,



(2 Input XNOR Gate) - „ან-არა-ს გამომრიცხველი“ ელემენტი,



(Tristate buffer) - ბუფერი გამოსასვლელის სამი მდგომარეობით,



(Buffer) - ბუფერი,



(Schmitt triggered inverter) - შმიდტის ტრიგერი უარყოფით,



- ლოგიკური „და“ ელემენტების მიკროსქემები,



- ლოგიკური „ან“ ელემენტების მიკროსქემები,



- ლოგიკური „და-არა“ ელემენტების მიკროსქემები,



- ლოგიკური „ან-არა“ ელემენტების მიკროსქემები,



- ლოგიკური „არა“ ელემენტის მიკროსქემები,



- „ან-ის გამომრიცხველი“ ელემენტის მიკროსქემები,



- „ან-არა-ს გამომრიცხველი“ ელემენტის მიკროსქემები,




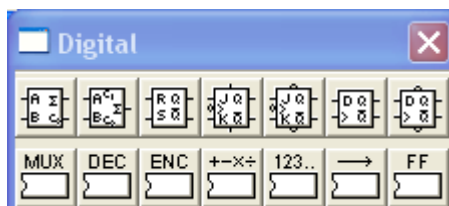
- ბუფერული ელემენტის მიკროსქემები.

პროგრამაში ლოგიკური ელემენტების პირობითი გრაფიკული აღნიშვნები რეალიზებულია ამერიკულ **ANSI** (American National Standard Institute) სტანდარტში, ხოლო ციფრული ტექნიკის გავრცელებულ ლიტერატურაში და სალექციო კურსში გამოიყენება ევროპული **DIN** (Deutsche Ingenieur Normen) სტანდარტი. მაგრამ მოცემული აღნიშვნები ადვილად აღსაქმელია მით უფრო რომ თავის ისრის ნებისმიერ ელემენტის ნიშნაკთან მიყვანისას ჩნდება დამატებითი ინგლისური წარწერა (მოყვანილია ზემოთ თითოეულ ნიშნაკთან ფრჩხილებში).

ყველა ლოგიკურ ელემენტს გააჩნია ორი შესასვლელი. ელემენტის დიალოგური ფანჯრის გამოძახებით, მასში ღილაკის „ Number of Inputs” დაჭერით შესასვლელების რაოდენობის რიცხვი შეიძლება ორიდან რვაამდე გაიზარდოს.

ბიბლიოთეკაში არსებული ლოგიკური ელემენტების მიკროსქემების ფუნქციონალური დანიშნულება იხ. დანართ. 1-ში.

1.4.3.  (Digital) – ღილაკი იძახებს ციფრულ მოწყობილობებს და სერიული მოწყობილობების მიკროსქემების ბიბლიოთეკას.



(Half Adder) - ერთთანრიგა ნახევრად ამჯამავი,



(Full Adder)- ერთთანრიგა სრულად ამჯამავი,



(RS Flip – Flop) - ასინქრონული RS ტრიგერი,



(JK Flip – Flop with Active High Asynch Inputs) - JK ტრიგერი წინასწარი დაყენების პირდაპირი შესასვლელებით,



(JK Flip – Flop with Active Low Asynch Inputs) - JK ტრიგერი წინასწარი დაყენების ინვერსიული შესასვლელებით,



(D Flip – Flop)- D ტრიგერი,



(D Flip – Flop with Active Low Asynch Inputs) - D ტრიგერი წინასწარი დაყენების ინვერსიული შესასვლელებით,



(Multiplexers) – მულტიპლექსორის სერიული მიკროსქემები,



(Dec/Demux) – დემიფრატორის სერიული მიკროსქემები,



(Encoders) – შიფრატორის სერიული მიკროსქემები,



(Arithmetic) – არითმეტიკულ-ლიგიკური მოყობილობის მიკროსქემები,



(Counters) – მთვლელის სერიული მიკროსქემები,



(Shift Registers) – ძვრის რეგისტრის სერიული მიკროსქემები,



(Flip Flops) – ტრიგერის სერიული მიკროსქემები.

ტრიგერების ზედა შესასვლელი არის ერთის მდგომარეობაში დაყენების, ხოლო ქვედა – ნულის მდგომარეობაში დაყენების შესასვლელი.

ბიბლიოთეკაში არსებული ციფრული მოწყობილობების მიკროსქემების ფუნქციონალური დანიშნულება იხ. დანართ. 1-ში.

1.5. ინდიკატორები



(Indicators) – ინდიკატორული მოწყობილობების ბიბლიოთეკა:



(Voltmeter) – ვოლტმეტრი,



(Ammeter) – ამპერმეტრი,



(Bulb) – ვარვარების ნათურა,

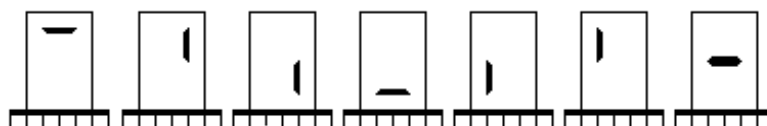


(Red Probe) – ლოგიკური სასინჯი. გამოიყენება მიერთების წერტილში ლოგიკური მდგომარეობის ფიქსირებისათვის,



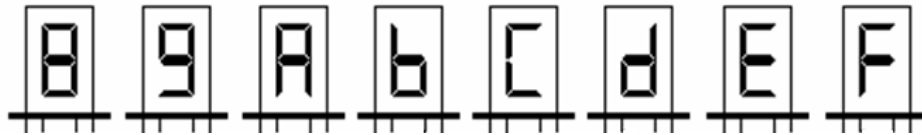
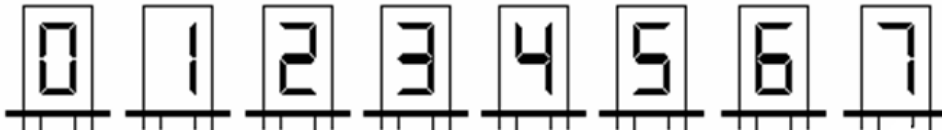
(Seven Segment Display) – შვიდსეგმენტისანი ინდიკატორი.


გამოიყენება ათობითი და თექვსმეტობითი რიცხვების ასახვისათვის. უერთდება სპეციალურ დეშიფრატორს, სადაც თითოეულ სეგმენტს მინიჭებული აქვს სახელი :





(Decoded Seven Segment Display) - შვიდსეგმენტისანი ინდიკატორი დეშიფრატორით. მისი საშუალებით ხორციელდება ათობითი და

თექვსმეტობითი რიცხვების ასახვა შესასვლელზე შესაბამისი ორობითი რიცხვის მიწოდებისას:



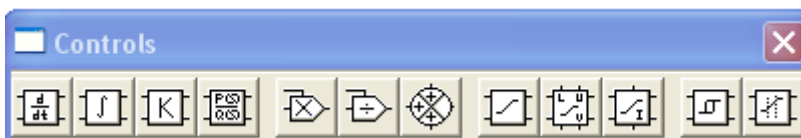
 (Buzzer) – ხმოვანი ინდიკატორი,


 (Bargraph Display) – ლოგიკური დონის გასაზომი ინდიკატორი, შეიცავს ათ დამოუკიდებელ შუქდიოდს,


 (Decoded Bargraph Display) - ლოგიკური დონის გასაზომი დეკოდირებული ინდიკატორი, შეიცავს ათ შუქდიოდს ანალოგურ-ციფრული გარდაქმნელით.


1.6. მართვის მოწყობილობები


 (Controls) – ლილაკის დაჭერით იხსნება მართვის ანალოგური მოწყობილობების ბიბლიოთეკა:










 - მადიფერენცირებული რგოლი,

 - მაინტეგრირებული რგოლი,

 - მასშტაბირების (პროპორციულობის) რგოლი,

 - გადაცემის ფუნქციის მაფორმირებელი,

 - ანალოგური გადამამრავლებელი,












-  - ანალოგური გამყოფი,
-  - სამშესასაველიანი ამჯამავი,
-  - ძაბვის მართვადი შემზღუდველი,
-  - ძაბვის არამართვადი შემზღუდველი,
-  - ჰისტერეზისული მახასიათებლის მქონე ბლოკი,
-  - სიგნალების სელექტორი.

1.7. დამატებითი მოწყობილობები

 (Miscellaneous) – დილაკის დაჭერით იხსნება

სხვადასხვა მოწყობილობების ბიბლიოთეკა:

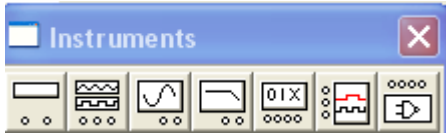


-  - დნობადი დამცველი,
-  - მონაცემთა ჩამწერი,
-  - მაკრომოდულების ნაკრები (ქვესისტემები),
-  - გადაცემის ხაზი დანაკარგებით,
-  - გადაცემის ხაზი დანაკარგების გარეშე,
-  - კვარცული რეზონატორი
-  - მუდმივი დენის ელექტროძრავა,
-  - ელექტროვაკუუმიანი ტრიოდი,
-  ,  ,  - მუდმივი დენის გარდამქნელები.

1.8. ხელსაწყოები



(Instruments) – დილაკის დაჭერით იხსნება საზომ - საკონტროლო ხელსაწყოების ბიბლიოთეკა:



(Multimetr) – მულტიმეტრი. გამოიყენება ძაბვის, დენის, წინაღობის ან ძაბვის ვარდნის გასაზომად. სქემას უერთდება „+“ და „-“ კლემებით,



(Function Generator) – ფუნქციური გენერატორი. მისი დანიშნულებაა პერიოდული სიგნალების გენერირება. წარმოადგენს სინუსოიდალური, მართკუთხა და სამკუთხა ფორმის ანალოგური სიგნალების გაცემის ძაბვის წყაროს,



(Oscilloscope) – ორარხიანი ოსცილოგრაფი. გამოიყენება ელექტრული სიგნალის ამპლიტუდის და სიხშირის ცვლილების ასახვისათვის. შეიძლება გამოყენებული იყოს დროში სიგნალის გრაფიკული ასახვის მიღებისათვის ან ორი სიგნალის ფორმის შესადარებლათ,



(Bode Plotter) – ამპლიტუდურ-სიხშირული და ფაზურ-სიხშირული მახასიათებლების საზომი. წარმოადგენს გრაფამგებს (ოთხბოლუსის ამპლიტუდურ-სიხშირული და ფაზურ-სიხშირული მახასიათებლების ამგები),



(Word Generator) – სიტყვების გენერატორი. განკუთვნილია ციფრული სიგნალების მიმდევრობის ფორმირებისათვის. გააჩნია ციფრული მიმდევრობის გენერაციის 16 არხი. გენერირებული იმპულსების თანმიმდევრობა მიეწოდება თექვსმეტობით კოდში,



(Logic Analyzer) – ლოგიკური ანალიზატორი. მისი დანიშნულებაა გამოსაკვლევი სქემის თექვსმეტ წერტილში დროითი დიაგრამების აღწარმოება,



(Logic Converter) – ლოგიკური გარდამქმნელი. გამოიყენება ლოგიკური სქემების სინთეზის და ანალიზისათვის. მისი საშუალებით ხორციელდება: ლოგიკური გამოსახულების თანახმად ჭეშმარიტების ცხრილის შედგენა, ჭეშმარიტების ცხრილის თანახმად ლოგიკური

გამოსახულების მიღება, მიღებული გამოსახულების მინიმიზაცია, ციფრული სქემის მიხედვით ჭეშმარიტების ცხრილის შედგენა, ლოგიკური გამოსახულების სქემური რეალიზება ბულის და შეფერის ბაზისებში.

ხელსაწყოს გამოძახებისათვის ამორჩეული ნიშნაკი კურსორით გადაიტანება მუშა ველში და გამტარებით უერთდება გამოსაკვლევ სქემას. ხელსაწყოს (მულტიმეტრის და გენერატორის გამოკლებით) სამუშაო ველზე ასახული ნიშნაკი წარმოადგენს მის შეკუმშულ გამოსახულებას. ხელსაწყოს მუშა მდგომარეობაში მოსაყვანად საჭიროა კურსორით ხელსაწყოს ნიშნაკზე ორჯერ დაწკაპუნება. თითოეული ხელსაწყო შეიცავს მუშა რეჟიმების ამომრჩევ მართვის ღილაკებს. ღილაკზე დაწკაპუნებით ხდება მისი გააქტიურება და შესაბამისი რეჟიმების შერჩევა. აქვე უნდა აღინიშნოს, რომ მუშა მდგომარეობაში მოყვანილი ხელსაწყოს მართვის ზოგიერთი ღილაკი ხელსაწყოს გამოძახებისთანავე გააქტიურებულია მათზე ზემოქმედების გარეშე (დუმილისას).

მოცემულ ლაბორატორიულ სამუშაოებში გამოყენებული ზემოთ ჩამოთვლილი ხელსაწყოებთან მათი მუშა მდგომარეობაში გადაყვანა და მუშაობის რეჟიმის დაყენება აღწერილია სათანადო ლაბორატორიულ სამუშაოში.

2.სქემის მოდელირების მეთოდოლოგია

სქემის აგების პროცესი იწყება სამუშაო ფანჯარაში მამოდელირებელი სქემის კომპონენტების განთავსებით. თითოეული კომპონენტი განლაგებულია პროგრამის სათანადო განყოფილების ბიბლიოთეკაში, რომლის გახსნა ხორციელდება სასურველი განყოფილების დილაკთან თავის კურსორის მიტანით და მისი მარცხენა დილაკზე დაწკაპუნებით. გახსნის შემდეგ ხდება საჭირო კომპონენტის ნიშნაკზე თავის კურსორის მიტანა და თავის მარცხენა დილაკზე დაჭერა. კომპონენტის წითელი ფერის მიღებისას შერჩეული კომპონენტის ნიშნაკი გადაადგილდება თავის კურსორის მეშვეობით სამუშაო ფანჯრის სასურველ ადგილზე და მარცხენა დილაკის განთავსუფლების შედეგად ის დაფიქსირდება.

შერჩეული კომპონენტის ნიშნაკზე (როცა ის წითელი ფერისაა) თავის ორჯერ დაწკაპუნებით ხდება მისი შესაბამისი დიალოგური ფანჯრის გამოძახება. ამ უკანასკნელის მეშვეობით კომპონენტს მიენიჭება პოზიციური აღნიშვნა და შეირჩევა პარამეტრების სასურველი მნიშვნელობები. შერჩეული პარამეტრების დადასტურებისათვის გამოიყენება დილაკი Accept ან კლავიში Enter. კომპონენტების განლაგებისას საჭიროა აგრეთვე საკონტროლებელი წერტილებისა და საზომ-საკონტროლო ხელსაწყოების ნიშნაკების განლაგების გათვალისწინება.

კომპონენტების განლაგების შემდეგ მათი გამომყვანების ერთმანეთთან დაკავშირება ხორციელდება გამტარების მეშვეობით. ამასთან, უნდა აღინიშნოს, რომ კომპონენტის თითოეულ გამომყვანთან შესაძლებელია მხოლოდ ერთი გამტარის მიერთება. შეერთების მოსახდენად საჭიროა თავის კურსორის მიტანა კომპონენტის გამომყვანთან და პატარა შავი ბურთულის გამოჩენის შემდეგ თავის მარცხენა დილაკზე დაჭერა. კომპონენტის გამომყვანთან წარმოქმნილი გამტარი თავის მეშვეობით მიიტანება მეორე კომპონენტის გამომყვანთან და ამ უკანასკნელთან პატარა შავი ბურთულის გამოჩენისათანავე თავის მარცხენა დილაკი თავისუფლდება. ამ ოპერაციის შესრულებით ორი კომპონენტის თითო გამომყვანი ერთმანეთს უკავშირდება გამტარის მეშვეობით. თუ საჭიროა კომპონენტის გამომყვანის დაკავშირება რამდენიმე კომპონენტის გამომყვანებთან (ან ერთი კომპონენტის რამდენიმე გამომყვანთან), მაშინ Passive განყოფილებიდან გამოიძახება შეერთების წერტილი წითელი ფონით და იგი დაიტანება გატარებულ გამტარზე. სამუშაო ფანჯრის თავისუფალ ადგილზე თავის ორჯერ დაწკაპუნებით წერტილი გაშავდება. თუ ამ წერტილსა და გამტარს შორის ელექტრული შეერთება განხორციელდება, მაშინ შეერთების წერტილი მთლიანად

შავდება. თუ შეერთების წერტილზე ჩანს გადაძვეული გამტარის კვალი, მაშინ ელექტრული შეერთება არაა განხორციელებული და საჭიროა წერტილის განთავსების ოპერაციის ხელსაყრელი შესრულება. შეერთების წერტილის დასმის შემდეგ შესაძლებელია გატარებულ გამტართან კიდევ ორი გამტარის დაკავშირება. თუ საჭიროა გამტარის გაუქმება, მაშინ თავის კურსორი მიიტანება ერთ-ერთი კომპონენტის გამომყვანთან ან შეერთების წერტილთან და ამ უკანასკნელთან შავი წერტილის გაჩენის შემდეგ ხდება თავის მარცხენა დილაკზე დაჭერა. ერთი ბოლოდან განთავისუფლებული გამტარი გადაადგილდება თავის მეშეობით სამუშაო ფანჯრის თავისუფალ ადგილზე და მარცხენა დილაკი თავისუფლდება.

თუ საჭიროა კომპონენტის გამომყვანის დაკავშირება უკვე გატარებულ გამტართან, მაშინ კომპონენტის გამომყვანიდან აიღება ახალი გამტარი და ეს უკანასკნელი მიიტანება არსებულ გამტართან. შეერთების წერტილის წარმოქმნის შემდეგ თავის მარცხენა დილაკი თავისუფლდება.

შეერთების წერტილის გამოყენება შეიძლება არა მხოლოდ გამტარების შესაერთებლად, არამედ სქემაზე წარწერების დასატანად (მაგალითად, გამტარის ფუნქციური დანიშნულება და სხვა). წარწერის დასატანად საჭიროა წერტილზე თავის ორჯერ დაწკაპუნება და გახსნილ დიალოგურ ფანჯარაში შესაბამისი მონაცემების შეტანა. ამასთან, უნდა აღინიშნოს, რომ წარწერაში შემავალი სიმბოლოების რაოდენობა არ უნდა აღემატებოდეს თოთხმეტს და წარწერის დაძვრა შესაძლებელია მარცხნივ, მარცხნიდან საჭირო რაოდენობის „ცარიელი სიმბოლო“ შეტანის შემდეგ. ეს თვისება შეიძლება გამოყენებულ იქნას იმ შემთხვევაში, როდესაც კომპონენტის პოზიციური აღნიშვნა (მაგალითად, Q1,S0, VT1) ედება გვერდით გამავალ გამტარს ან სქემის სხვა ელემენტს.

გამტარის ცალკეული სეგმენტის გადაადგილება შესაძლებელია განხორციელდეს შემდეგნაირად: თავის კურსორი მიიტანება გამტართან, დაეჭირება მარცხენა დილაკს და ვერტიკალური ან ჰორიზონტალური მიმართულებით ორმაგი კურსორის გაჩენის შემდეგ შესრულდება გამტარის სეგმენტის გადაადგილება.

სქემასთან მაკონტროლებელი საზომი ხელსაწყოების მიერთება ხდება ანალოგიურად. ამასთან, ისეთი ხელსაწყოების შეერთება, როგორცაა ოსცილოგრაფი და ლოგიკური ანალიზატორი, მიზანშეწონილია შესრულდეს ფერადი გამტარებით, რადგან გამტარის ფერი განსაზღვრავს შესაბამისი ოსცილოგრაფის ფერს. ფერადი გამტარების გამოყენება მიზანშეწონილია აგრეთვე ერთი და იგივე ფუნქციური დანიშნულების გამტარების აღსანიშნავად.

შესაბამისად სქემაში სხვა სქემის ან რაიმე ფრაგმენტის იმპორტირებისას მიზანშეწონილია მოქმედებების ჩატარება შესრულდეს შემდეგი თანმიმდევრობით:

-File → Save As ბრძანებით ჩაიწეროს ფაილში შესადგენი სქემა დიალოგურ ფანჯარაში მისი სახელის მითითებით;

-File → Open ბრძანებით ჩაიტვირთოს მუშა ფანჯარაზე იმპორტირებადი სქემა Windows – ის სტანდარტული სახით;

-Edit → Select All ბრძანებით შესრულდეს სქემის გამოყოფა, თუ ხდება მთლიანი სქემის იმპორტირება, ან შესრულდეს სქემის საჭირო ნაწილის გამოყოფა;

-Edit → Copy ბრძანებით შესრულდეს გამოყოფილი სქემის ასლის გადაგზავნა გაცვლის ბუფერში;

-Edit → Open ბრძანებით შესრულდეს შესადგენი სქემის ჩატვირთვა;

-Edit → Paste ბრძანებით შესრულდეს გაცვლის ბუფერიდან სქემის დასმა სამუშაო ფანჯარაში (დასმული სქემა წითელი ფონისაა და იგი შეიძლება დაიყოს შესადგენ სქემად). დასმის შემდეგ იმპორტირებული სქემა ითვლება გამოყოფილად;

-კურსორის მართვის კლავიშების ან თავის მეშვეობით შესრულდეს გამოყოფილი სქემის გადაადგილება მუშა ფანჯრის საჭირო ადგილას. გამოყოფილი სქემის განთავსების შემდეგ შესრულდეს გამოყოფის გაუქმება;

-იმპორტირებული სქემის ჩართვის შემდეგ შესრულდეს ამ სქემის ყველა კომპონენტზე თავის დაწკაპუნება.

სქემის ცალკეული ფრაგმენტის გადაადგილება ხდება ანალოგიურად.

აგებული სქემის მოდელირების გასაშვებად გამოიყენება ღილაკი



, რომელიც თავის კურსორის მიტანით უნდა გადაირთოს I (In-ჩართული) მდგომარეობაში, ხოლო გამორთვა – ღილაკის O (Out-გამოსვლა) მდგომარეობაში გადართვით. მოდელირების დროებით შეჩერება

ხორციელდება  ღილაკის დაჭერით.

ლაბორატორიული სამუშაოების დასრულება ფორმდება კომპიუტერზე შესრულებული ანგარიშების კრებულით, რომელსაც ენიჭება შესაბამისი ქულა. თითოეული ლაბორატორიული სამუშაოს ანგარიში უნდა იყოს მოყვანილი თემატიკის შინაარსი, მამოდელირებელი მოწყობილობის დანიშნულება, გამოკვლევის ჩატარების მსვლელობისას თითოეული მიღებული შედეგი და მათი მიღების მეთოდობა, დასკვნა.

ანგარიშში მოდელირებული სქემის და გამოკვლევის შედეგების მოსაყვანათ უნდა შესრულდეს შემდეგი მოქმედებანი:

- მართვის კლავიატურის Print Screen SysRq ღილაკის დაჭერით გადაიგზავნოს პროგრამის ფანჯრის გამოსახულება გაცვლის ბუფერში;
- შედით პროგრამა Paint – ში, გაცვლის ბუფერიდან მასში Ctrl+V - თი გადაიტანეთ პროგრამის ფანჯარაში არსებული გამოსახულება;
- მონიშნეთ გამოსახულების საჭირო მონაკვეთი, Ctrl+C – თი ჩასვით აღნიშნული მონაკვეთი ანგარიშის აღწერაში.

II ნაწილი. ლაბორატორიული სამუშაოები

ლაბორატორიული სამუშაო № 1

თემა:

ლოგიკური (ბულის) ფუნქციები

სამუშაოს შინაარსი

1. ლოგიკური (ბულის) ფუნქციების (F_1-F_{16}) ჭეშმარიტების ცხრილის შედგენა. მოცემული ფუნქციების გამოსახულების მინიმიზაცია.

$$F_1 = \bar{A} \cdot B \vee A \cdot \bar{B} \vee A \cdot B$$

$$F_2 = A \cdot B \cdot \bar{C} \vee A \cdot \bar{B} \cdot \bar{C} \vee \bar{A} \cdot \bar{B} \cdot C \vee \bar{A} \cdot B \cdot \bar{C}$$

$$F_3 = A \cdot B \cdot \bar{C} \vee A \cdot B \cdot C \vee \bar{A} \cdot B \cdot C \vee A \cdot \bar{B} \cdot \bar{C}$$

$$F_4 = \bar{A} \cdot B \cdot \bar{C} \vee \bar{A} \cdot B \cdot C \vee A \cdot B \cdot \bar{C} \vee A \cdot B \cdot C$$

$$F_5 = \bar{A} \cdot B \cdot \bar{C} \vee A \cdot \bar{B} \cdot C \vee A \cdot \bar{B} \cdot \bar{C} \vee \bar{A} \cdot B \cdot C$$

$$F_6 = \bar{A} \cdot \bar{B} \cdot \bar{C} \vee \bar{A} \cdot \bar{B} \cdot C \vee A \cdot \bar{B} \cdot \bar{C} \vee A \cdot \bar{B} \cdot C \vee A \cdot B \cdot C$$

$$F_7 = \bar{A} \cdot \bar{B} \cdot C \vee A \cdot \bar{B} \cdot C \vee A \cdot \bar{B} \cdot \bar{C} \vee A \cdot B \cdot C \vee \bar{A} \cdot \bar{B} \cdot \bar{C}$$

$$F_8 = \bar{A} \cdot \bar{B} \cdot C \cdot D \vee A \cdot B \cdot \bar{C} \cdot \bar{D} \vee A \cdot B \cdot C \cdot \bar{D} \vee A \cdot \bar{B} \cdot C \cdot D$$

$$F_9 = A \cdot B \cdot \bar{C} \cdot \bar{D} \vee \bar{A} \cdot B \cdot \bar{C} \cdot \bar{D} \vee \bar{A} \cdot B \cdot C \cdot \bar{D} \vee A \cdot B \cdot C \cdot \bar{D}$$

$$F_{10} = A \cdot \bar{B} \cdot \bar{C} \cdot \bar{D} \vee A \cdot \bar{B} \cdot \bar{C} \cdot D \vee A \cdot \bar{B} \cdot C \cdot D \vee A \cdot \bar{B} \cdot C \cdot \bar{D}$$

$$F_{11} = A \cdot \bar{B} \cdot C \cdot D \vee \bar{A} \cdot B \cdot C \cdot \bar{D} \vee A \cdot \bar{B} \cdot \bar{C} \cdot D \vee \bar{A} \cdot \bar{B} \cdot C \cdot D \vee \bar{A} \cdot B \cdot \bar{C} \cdot \bar{D} \vee \bar{A} \cdot \bar{B} \cdot C \cdot \bar{D}$$

$$F_{12} = \bar{A} \cdot B \cdot \bar{C} \cdot \bar{D} \vee A \cdot B \cdot \bar{C} \cdot \bar{D} \vee \bar{A} \cdot B \cdot \bar{C} \cdot D \vee A \cdot B \cdot \bar{C} \cdot D \vee A \cdot \bar{B} \cdot C \cdot D \vee A \cdot \bar{B} \cdot C \cdot \bar{D}$$

$$F_{13} = \bar{A} \cdot \bar{B} \cdot \bar{C} \cdot \bar{D} \vee \bar{A} \cdot \bar{B} \cdot C \cdot D \vee \bar{A} \cdot B \cdot \bar{C} \cdot D \vee A \cdot B \cdot C \cdot D \vee A \cdot B \cdot C \cdot \bar{D} \vee A \cdot \bar{B} \cdot \bar{C} \cdot D$$

$$F_{14} = \bar{A} \cdot B \cdot \bar{C} \cdot \bar{D} \vee \bar{A} \cdot \bar{B} \cdot \bar{C} \cdot D \vee \bar{A} \cdot \bar{B} \cdot C \cdot D \vee \bar{A} \cdot B \cdot C \cdot \bar{D} \vee A \cdot \bar{B} \cdot \bar{C} \cdot D \vee A \cdot \bar{B} \cdot C \cdot D$$

$$F_{15} = \bar{A} \cdot B \cdot \bar{C} \cdot \bar{D} \vee A \cdot B \cdot \bar{C} \cdot \bar{D} \vee \bar{A} \cdot B \cdot \bar{C} \cdot D \vee A \cdot B \cdot \bar{C} \cdot D \vee A \cdot B \cdot C \cdot \bar{D} \vee A \cdot \bar{B} \cdot C \cdot D \vee \\ \vee A \cdot \bar{B} \cdot C \cdot \bar{D}$$

$$F_{16} = A \cdot B \cdot C \cdot \bar{D} \vee A \cdot \bar{B} \cdot C \cdot \bar{D} \vee \bar{A} \cdot B \cdot \bar{C} \cdot D \vee \bar{A} \cdot B \cdot C \cdot D \vee \bar{A} \cdot \bar{B} \cdot \bar{C} \cdot D \vee \bar{A} \cdot B \cdot \bar{C} \cdot \bar{D} \vee \\ \vee \bar{A} \cdot B \cdot C \cdot \bar{D} \vee \bar{A} \cdot \bar{B} \cdot C \cdot \bar{D} \vee \bar{A} \cdot \bar{B} \cdot \bar{C} \cdot \bar{D}$$

2. ჭეშმარიტების ცხრილების 1.1 და 1.2 მიხედვით ფუნქციების ($F_{17}-F_3$) ლოგიკური გამოსახულების შედგენა. მიღებული გამოსახულების მინიმიზაცია

პოზ. ადნ.	A	B	C	F_{17}	F_{18}	F_{19}	F_{20}	F_{21}	F_{22}
1	0	0	0	0	1	1	0	1	1
2	0	0	1	0	0	0	1	1	0
3	0	1	0	1	0	1	0	0	1
4	0	1	1	1	0	0	1	1	1
5	1	0	0	1	1	1	0	0	0
6	1	0	1	0	1	0	1	1	0
7	1	1	0	1	0	1	1	1	1
8	1	1	1	1	1	0	1	0	0

პოზ. ადნ.	A	B	C	D	F_{23}	F_{24}	F_{25}	F_{26}	F_{27}	F_{28}	F_{29}	F_{30}	F_{31}	F_{32}
1	0	0	0	0	0	0	0	1	0	1	0	0	1	1
2	0	0	0	1	1	1	1	0	0	0	1	1	1	1
3	0	0	1	0	1	1	0	1	1	1	0	0	0	1
4	0	0	1	1	1	0	1	0	1	0	1	1	0	1
5	0	1	0	0	0	0	0	1	1	0	1	0	0	1
6	0	1	0	1	1	1	1	0	0	0	0	0	1	0
7	0	1	1	0	1	1	1	1	0	1	1	0	0	1
8	0	1	1	1	1	0	0	0	1	1	0	1	0	0
9	1	0	0	0	0	0	1	1	0	1	0	0	1	0
10	1	0	0	1	0	1	0	1	0	0	1	1	1	0
11	1	0	1	0	0	1	1	0	0	1	0	0	1	0
12	1	0	1	1	1	0	0	0	0	0	1	1	0	1
13	1	1	0	0	0	0	1	0	1	0	1	0	0	0
14	1	1	0	1	0	1	0	0	1	1	0	0	0	1
15	1	1	1	0	1	0	1	0	0	0	1	0	1	0
16	1	1	1	1	1	0	1	0	0	1	0	1	1	1

ზოგადი ცნობები

ელექტრონული გამოთვლელი მანქანები და სხვა ციფრული მოწყობილობები ფუნქციონირებენ სპეციალური მათემატიკური აპარატის –

ლოგიკის ალგებრის მკაფიო ლოგიკური კანონების შესაბამისად. ლოგიკის ალგებრის ფუძემდებლად ითვლება ინგლისელი მათემატიკოსი *ჯორჯ ბული* (XIX ს.), რომელმაც არისტოტელისეული (*არისტოტელი* - ძვ.წ. IV ს. ბერძენი მეცნიერი) მათემატიკის (დედუქტიური ლოგიკის) საფუძველზე შექმნა თანამედროვე მათემატიკური ლოგიკის აპარატი. აქედან გამომდინარე ლოგიკის ალგებრას ხშირად უწოდებენ *ბულის ალგებრას*.

ლოგიკის ალგებრაში ცვლადები და მათი ფუნქციები დებულობენ მხოლოდ ორ მნიშვნელობას 1 და 0, რომლებიც წარმოადგენენ სიმბოლოებს, სადაც 1 (ლოგიკური 1) ასახავს აბსოლუტურ ჭეშმარიტებას, ხოლო 0 (ლოგიკური 0) – აბსოლუტურ მცდარობას. აღნიშნულ ცვლადებს და მათ ფუნქციებს ეწოდებათ ორობითი, ლოგიკური ან ბულის ცვლადები და ფუნქციები.

ლოგიკის ალგებრაში არსებითად არსებობს სამი ძირითადი ოპერაცია: *დიზიუნქცია* (ლოგიკური შეკრება), *კონიუნქცია* (ლოგიკური გამრავლება) და *ინვერსია* (ლოგიკური უარყოფა). დანარჩენი სხვა ლოგიკური ოპერაციები წარმოადგენენ მათ კომბინაციებს.

ძირითადი ოპერაციების მნიშვნელობა შეიძლება განისაზღვროს გრაფიკული ილუსტრაციით (ნახ.1.1), სადაც მართკუთხედი წარმოადგენს ყველა იმ ელემენტების სიმრავლეს რომელთა მიმართ ეს ოპერაციები გამოიყენება. მართკუთხედის წერტილების ქვესიმრავლე შეიძლება აისახოს წრის სახით მის შიგნით, ხოლო ორი ქვესიმრავლე (X და Z) – ორი წრის სახით (ნახ.1.1ა). ამგვარ გამოსახულებას ეწოდება ვენის დიაგრამა.

ნახ.1.1ბ-ზე მოყვანილი ვენის დიაგრამის გამუქებული არე ასახავს ქვესიმრავლეების გაერთიანებას, აღიწერება გამოსახულებით: $X \cup Z$, ან $X \&* Z$, და არის ლოგიკური გამრავლების ოპერაციის გრაფიკული წარმოდგენა. ე.ი. ლოგიკური გამრავლების ოპერაცია უზრუნველყოფს განსაზღვრული მინიმალური არეს გამოყოფას.

ნახ.1.1გ-ზე ნაჩვენები ვენის დიაგრამის გამუქებული არე ასახავს ლოგიკური შეკრების ოპერაციის მოქმედებას, აღიწერება გამოსახულებით: $X \vee Z$ ან $X + Z$. აღნიშნული ოპერაცია გამოიყენება მაქსიმალური არეს გამოყოფისათვის.

* **&** ნიშანი დამწერლობაში შემოტანილია ცნობილი ძველი რომაელი ორატორის ციცერონის მდივნის მარკ ტული ტირონის მიერ, რომელიც წერისას ლათინურ ” **ET**” (**და**, ინგლისურად- **and**), ცვლიდა **&** ნიშნით.

ორივე ზემოთ ნახსენები ოპერაცია შეზღუდულია ქვესიმრავლების გამოყოფის შესაძლებლობაში. ამასთან დაკავშირებით შემოტანილია ლოგიკური უარყოფის ოპერაცია. ნახ.1.1ვ-ზე ნაჩვენებია მისი მოქმედება X ქვესიმრავლეზე (გამუქებული არე), აღინიშნება – X, ის უზრუნველყოფს ლოგიკური გამრავლების და შეკრების ოპერაციების გავრცელებას სხვა სიმრავლეებზე.

ბულის ალგებრაში, კლასიკური მათემატიკის ანალოგიურად, ფუნქციის წარმოდგენისათვის გამოიყენება ორი ხერხი: ანალიზური (ფორმულის სახით) ან ცხრილური. ბულის ფუნქციის ანალიზური გამოსახულება წარმოადგენს ლოგიკურ (ბულის) გამოსახულებას, რომელშიც ნაჩვენებია თუ რა თანმიმდევრობით, რა ლოგიკური ოპერაციები უნდა შესრულდეს ფუნქციის არგუმენტებზე. ცხრილური ხერხის გამოყენებისას დგება ეგრეთ წოდებული ჭეშმარიტების ცხრილი, სადაც მოყვანილია არგუმენტების ყველა შესაძლო კომბინაცია და ფუნქციის შესაბამისი მნიშვნელობა.

მიღებულია ლოგიკური ფუნქციების წარმოდგენის ორი კანონიკური ფორმა: **სრულყოფილი დიზიუნქტურული ნორმალური ფორმა** და **სრულყოფილი კონიუნქტურული ნორმალური ფორმა**.




ფუნქციის წარმოდგენას **სრულყოფილი დიზიუნქტურული ნორმალური ფორმით** ეწოდება ისეთ ფორმას რომლის დროს ლოგიკური გამოსახულების წევრები დაკავშირებული არიან დიზიუნქციით, ხოლო თითოეული წევრთაგანი წარმოადგენს ფუნქციის ყველა არგუმენტების (ან მათი ინვერსიების) კონიუნქციას.

ფუნქციის წარმოდგენას *სრულყოფილი კონიუნქტურული ნორმალური ფორმით* ეწოდება ისეთ ფორმას რომლის დროს ლოგიკური გამოსახულების წევრები დაკავშირებული არიან კონიუნქციით, ხოლო თითოეული წევრთაგანი წარმოადგენს ფუნქციის ყველა არგუმენტების (ან მათი ინვერსიების) დიზიუნქციას.


კანონიკური ფორმით ფუნქციის წარმოდგენის საფუძველზე აგებული ციფრული მოწყობილობის სქემა, როგორც წესი, გამოდის რთული და თხოვლობს ელემენტების დიდ რაოდენობას. აქედან გამომდინარე სქემის აგებისას იყენებენ ფუნქციის გამარტივების (მინიმიზაციის) სხვადასხვა მეთოდებს, რის შედეგად სქემა ძალზე მარტივდება.


არსებობს ლოგიკური გამოსახულების მინიმიზაციის ანალიზური და გრაფიკული მეთოდები. ანალიზური მეთოდი იყენებს ბულის ალგებრის კანონებს (მაგალითად, შთანთქმის და შეწების კანონებს). გრაფიკული მეთოდისას გამოიყენება ბარათები, მაგალითად, კარნოს ბარათები.

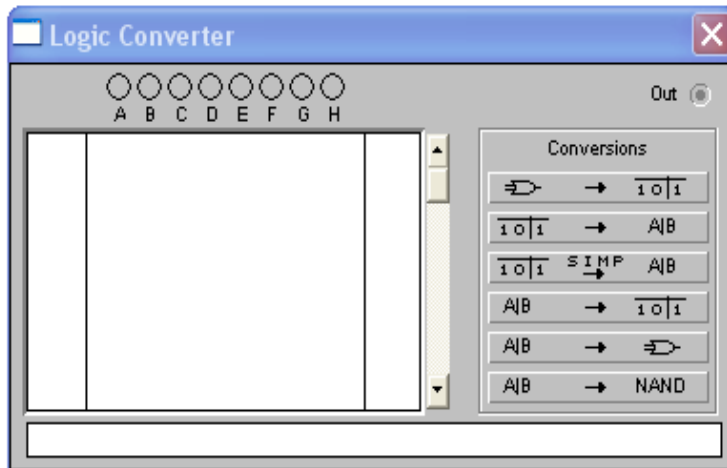
სამუშაოს შესრულების მეთოდიკა

თავით დააწკაპუნეთ პროგრამის მაკონტროლებელი საზომი ხელსაწყოს  დილაკზე, რის შედეგადაც გაიშლება ხელსაწყოების ბიბლიოთეკა. მასში მოთავსებული ნიშნაკი  (ლოგიკური გარდაქმნელი) თავის გამოყენებით გადაიტანეთ მუშა ველზე, სადაც განდებთ ხელსაწყოს შეკუმშული გამოსახულება , მასზე ორჯერ დაწკაპუნებით ეკრანზე გაიშლება ლოგიკური გარდაქმნელის წინა პანელი (ნახ.1.2).

მოცემული ფუნქციის (F_1-F_{16}) გამოსახულება შეიტანეთ გარდაქმნელის ქვედა სტრიქონში (1), ამასთანავე მასში წინასწარ გააქტიურდება კურსორი, ხოლო არგუმენტის ინვერსიული მნიშვნელობისათვის გამოიყენეთ შემდეგი სიმბოლო, მაგალითად A' .

ლოგიკური გარდაქმნელის  კლავიშზე დაწკაპუნებით მის წინა პანელზე მიიღება ფუნქციის ჭეშმარიტების ცხრილი (პანელზე-2 დაიწერება ფუნქციის არგუმენტების ყველა შესაძლო კომბინაცია, ხოლო მარჯვენა სვეტში-3 ფუნქციის შესაბამისი მნიშვნელობები). მიღებული შედეგი დააფიქსირეთ.

დააწკაპუნეთ  კლავიშზე. ქვედა სტრიქონში მიიღება შეტანილი ფუნქციის მინიმიზებული გამოსახულება. მიღებული შედეგი დააფიქსირეთ.



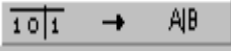
დამატებითი დავალება:


1. მიღებული ჭეშმარიტების ცხრილის მიხედვით შეადგინეთ მოცემული ფუნქციის ლოგიკური გამოსახულება სრულყოფილი კონიუნქტურული ნორმალური ფორმით და შეიტანეთ გარდამქმნელის სტრიქონში. მიიღეთ ფუნქციის ჭეშმარიტების ცხრილი და შეადარეთ ზემოთ მიღებულ ცხრილთან;

2. კარნოს ბარათების გამოყენებით შეასრულეთ მოცემული ფუნქციის მინიმიზება. მიღებული შედეგი შეადარეთ ზემოთ მიღებულ მინიმიზებულ გამოსახულებას.

1.1 და 1.2 ცხრილებში მოცემული ფუნქციის ($F_{17} - F_{32}$) თანახმად ხელსაწყოს წინა პანელზე (ნახ.1.2) განლაგებულ არგუმენტების საინდიკაციო კლემებზე A,B,...,H დაჭერით აირჩიეთ ფუნქციების არგუმენტების სათანადო რაოდენობა (3 ან 4), რის შედეგად კლემები გამუქდება, პანელზე (2) დაიწერება არჩეული არგუმენტების ყველა შესაძლო კომბინაცია.

მოათავსეთ კურსორი პანელის მარჯვენა სვეტში (3) შესასწორებელ სტრიქონზე და მოცემული ცხრილის თანახმად შეიტანეთ ფუნქციის ჭეშმარიტი მნიშვნელობები (ნული შეიცვალოს ერთიანით).

გარდაქმნელის  კლავიშზე დაჭერით პანელის ქვედა

სტრიქონში დაიწერება ფუნქციის ბულის გამოსახულება, ხოლო  კლავიშზე დაჭერით - ფუნქციის მინიმიზებული გამოსახულება.

ზემოთ მიღებული თითოეული შედეგი დააფიქსირეთ.

დამატებითი დავალება:

1. კარნოს ბარათების გამოყენებით შეასრულეთ სრულყოფილი დიზიუნქტურული ნორმალური ფორმით ფუნქციის მიღებული გამოსახულების მინიმიზება და შეადარეთ ზემოთ მიღებულ მინიმიზებულ გამოსახულებას.

2. მოცემული ჭეშმარიტების ცხრილის მიხედვით შეადგინეთ ფუნქციის ბულის გამოსახულება სრულყოფილი კონიუნქტურული ნორმალური ფორმით და შეიტანეთ გარდაქმნელის სტრიქონში. მიიღეთ ფუნქციის ჭეშმარიტების ცხრილი და შეადარეთ მოცემულ ცხრილთან.

ლაბორატორიული სამუშაო № 2

თემა:

ლოგიკური ელემენტების ფუნქციონირების კვლევა

სამუშაოს შინაარსი

1. ელემენტარული ლოგიკური ფუნქციების რეალიზების ლოგიკური ელემენტების მოქმედების პრინციპის კვლევის ჩატარება.

2. კომბინირებული ლოგიკური ელემენტების (კომპლიკატორის, იმპლიკატორის, მაჟორიტარის, ორსაფეხურიანი) მოქმედების პრინციპის კვლევის ჩატარება.

ზოგადი ცნობები

ციფრული ინფორმაციის ყველაზე რთული გარდაქმნებიც საბოლოოდ დაიყვანება მარტივ ლოგიკურ ოპერაციებამდე, რომელთა რეალიზება ხორციელდება ელექტრონული სქემების – ლოგიკური ელემენტების საშუალებით. ლოგიკური ელემენტები მოქმედებენ ბულის ალგებრის ფორმულების შესაბამისად და იყენებენ ორობით ცვლადებს, აქედან გამომდინარე მათ ეწოდებათ *ორობითი ლოგიკური ელემენტები*.

რეალურ პირობებში ლოგიკური ცვლადები (1 და 0), როგორც წესი, აისახება ძაბვის ორი სხვადასხვა დონით: U_1 და U_0 , აგრეთვე გამოიყენება ძაბვის მაღალი და დაბალი დონის აღნიშვნა შესაბამისად H(Hing) და L(Low).

ლოგიკური ცვლადებიდან ელექტრულ სიგნალებში გადასვლისას დგება ლოგიკური შეთანხმების საკითხი. არსებობს დადებითი და უარყოფითი ლოგიკის ცნება. დადებით ლოგიკაში $U_1 > U_0$, ხოლო უარყოფითში $U_1 < U_0$. თანამედროვე ციფრულ ტექნიკაში ძირითადად იყენებენ დადებით ლოგიკას.

ელემენტარული ლოგიკური ფუნქციების (ერთი და ორი ცვლადის მქონე ფუნქციები) რეალიზების ძირითადი და საბაზო ლოგიკურ ელემენტებს წარმოადგენს: დიზიუნქტორი ანუ **2ან** ელემენტი (элемент **2ИЛИ**, 2Input OR Gate); კონიუნქტორი ანუ **2და** ელემენტი (элемент **2И**, 2Input AND Gate); ინვერტორი ანუ **არა** ელემენტი (элемент **НЕ**, NOT Gate); შეფერის ელემენტი ანუ **2და-არა** ელემენტი (элемент **2И- НЕ**, 2Input NAND Gate); პირსის ელემენტი ანუ **2ან-არა** ელემენტი (элемент **2ИЛИ- НЕ**, 2Input NOR Gate); უტოლობის ანუ **ან** **გამომრიცხველი** ელემენტი (элемент **ИСКЛЮЧАЮЩЕЕ ИЛИ**, 2Input XOR Gate);

ტოლობის ანუ ან-არა გამომრიცხველი ელემენტი (элемент ИСКЛЮЧАЮЩЕЕ ИЛИ- НЕ, 2Input XNOR Gate).

სამი ცვლადის ფუნქციებს შორის ინტერეს წარმოადგენს მაჟორიტარული (*Major* – უდიდესი, უფროსი) - უმრავლესობის ფუნქცია, რომელიც ღებულობს ჭეშმარიტ მნიშვნელობას მხოლოდ მაშინ როცა უმრავლესობა (სამისთვის – ორი ან სამი) ღებულობს ჭეშმარიტ მნიშვნელობას.


ძირითადი ლოგიკური ელემენტების (*დიზიუნქტორი, კონიუნქტორი, ინვერტორი*) ერთმანეთთან განსაზღვრული წესებით შეერთებისას მიიღება შედარებით უფრო რთული ლოგიკური ფუნქციების რეალიზების კომბინირებული ლოგიკური ელემენტები.

რადიოელემენტების ანალოგიურად თითოეული ლოგიკური ელემენტი და ტიპური ფუნქციონალური ციფრული მოწყობილობა ხასიათდება პირობითი გრაფიკული აღნიშვნით. მათი მუშაობის პრინციპი აღიწერება შესასრულებადი ფუნქციის ლოგიკური გამოსახულებით, ჭეშმარიტების ცხრილით და მუშაობის დროითი დიაგრამით.


ლოგიკური ელემენტები გამოიყენება ციფრული ელექტრონიკის რეალური ამოცანების გადაწყვეტისათვის. სხვადასხვა ლოგიკური ელემენტების ერთმანეთთან შეერთებით აიგება კომბინაციური ციფრული მოწყობილობები.

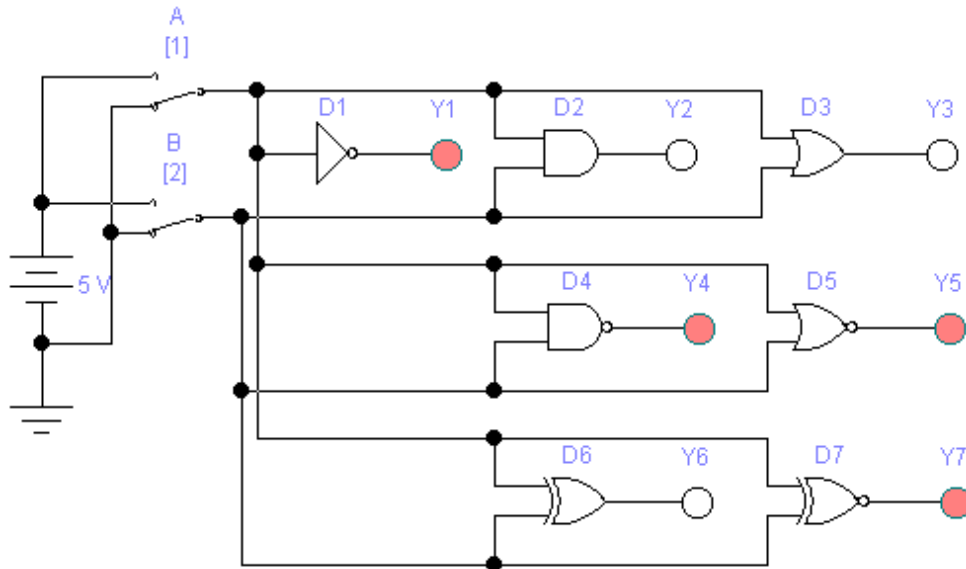
სამუშაოს ჩატარების მეთოდика.



ძირითადი და საბაზო ლოგიკური ელემენტების მოქმედების პრინციპის გამოსაკვლევად ააგეთ ელემენტების მოდელირების საერთო სქემა


(ნახ.2.1), რისთვისაც პანელის  ღილაკზე თავის დაწკაპუნებით გახსენით ლოგიკური ელემენტების ბიბლიოთეკა. კურსორი მიიყვანეთ სქემაში მონაწილე ელემენტის გრაფიკული აღნიშვნის ნიშნაკთან, დააჭირეთ თავის მარცხენა ღილაკს და მისი არ გაშვებით გადაიტანეთ გამოსახულება სამუშაო ველზე.


ორჯერ დააწკაპუნეთ მის გამოსახულებაზე, გაიხსნება ელემენტის დიალოგური ფანჯარა, მასში დააწკაპუნეთ Label ღილაკზე და შეიტანეთ სქემაში არსებული მისი აღნიშვნა (D1, D2,...,D7). სქემაში გამოყენებული გადამრთველების – 1 და 2 ტუმბლერების ასახვა ხორციელდება

კომპონენტების პანელის  ღილაკზე დაწკაპუნებით, გახსნილ მენიუდან სამუშაო ველზე ორჯერ გადაიტანეთ ტუმბლერის გრაფიკული აღნიშვნის



 ნიშნაკი. ტუმბლერის გამოსახულებას საჭირო მდგომარეობის დაფიქსირებისათვის დააწკაპუნეთ მის გამოსახულებაზე, რის შედეგად გამოსახულება გააქტიურდება (გაწითლდება) და ბრუნვის  ღილაკზე დაჭერით დააფიქსირეთ სქემაზე არსებული მდგომარეობა. ორჯერ დააწკაპუნეთ ტუმბლერის გამოსახულებაზე, სამუშაო ველზე გაჩნდება მისი დიალოგური ფანჯარა, მასში დააწკაპუნეთ Label ღილაკზე და შეიტანეთ მისი ფუნქციონალური დანიშნულების სახელი – A, ხოლო Key ღილაკზე დაწკაპუნებით მართვის პანელის შესაბამისი ღილაკის სახელი – 1. მეორე ტუმბლერის შემთხვევაში მიანიჭეთ სახელები: B და 2 .


სქემის კვების წყარო და დამიწების ნიშნების გამოსახულება მიიღება კომპონენტების პანელის  ღილაკზე დაჭერით, გახსნილ ბიბლიოთეკიდან მაგიდაზე გადაიტანეთ მიწის და ბატარეის გრაფიკული აღნიშვნის ნიშნები. ბატარეის ნიშანზე ორჯერ დაწკაპუნებით გაჩნდება მისი კომპონენტების პანელი, დააწკაპუნეთ Value ღილაკზე, მასში შეიტანეთ ძაბვის მნიშვნელობა – 5v. სქემის გამოსახულებაზე ჩართული ლოგიკური სასინჯის (ინდიკატორის)

გამოსახულება მიიღება კომპონენტების პანელის  საინდიკაციო ღილაკის დაჭერით, გახსნილ ბიბლიოთეკიდან მაგიდაზე გადაიტანეთ ლოგიკური სასინჯის ნიშნაკი. მისი სქემაზე არსებული მდგომარეობის დაფიქსირებისათვის გამოიყენეთ ბრუნვის ღილაკი.

ინსტრუმენტების პანელზე განლაგებული სქემის მოდელირების გამშვები




დილაკი დააყენეთ **I (In-ჩართული)** მდგომარეობაში. ტუმბლერების გადართვის მეშვეობით ლოგიკური ელემენტების შესასვლელებზე მიაწოდეთ ლოგიკური ერთიანი (+5v. ტუმბლერის ზედა მდგომარეობა) და ნული ("მიწა". ტუმბლერის ქვედა მდგომარეობა) სხვადასხვა კომბინაციით. ტუმბლერების მართვა ხორციელდება მართვის პანელზე მათი სახელის მქონე დილაკებზე(1 და 2) დაჭერით. ყოველი ასალი კომბინაციის მიწოდებამდე დააჭირეთ მოდელირების

დროებით შემჩერებელ  დილაკს, გადართეთ ტუმბლერები (შეცვალეთ ერთიანის და ნულის კომბინაცია) და დააბრუნეთ დილაკი საწყის მდგომარეობაში. შეამოწმეთ თითოეული ლოგიკური ელემენტის მოქმედების პრინციპი ნახ.2.2-ზე მოყვანილი ჭეშმარიტის ცხრილების შესაბამისად.

ლოგიკური ელემენტების გამოსასვლელზე ჩართული ლოგიკური სასინჯი მიუთითებს გამოსასვლელზე ლოგიკური ერთის და ნულის არსებობას (როცა ლოგიკური სასინჯი ანათებს, მაშინ გამოსასვლელზე ლოგიკური ერთია).

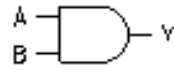
ელემენტების მოქმედების კონტროლი აგრეთვე ხორციელდება დროითი დიაგრამის აგებით, რისთვის გამოიყენება სპეციალური ლოგიკური ანალიზატორი. ანალიზატორი განლაგებულია საზომ-საკონტროლო

ხელსაწყოების პანელზე. დააწკაპუნეთ  დილაკზე, გახსნილი მენიუდან

ანალიზატორის შეკუმშული გამოსახულების  ნიშნაკი გადაიტანეთ სამუშაო მაგიდაზე. სქემის შესასვლელები და თითოეული ელემენტის გამოსასვლელი მიუერთეთ ანალიზატორის შეკუმშული გამოსახულების კლემებთან, როგორც ნაჩვენებია ნახ.2.3ა-ზე. ორჯერ დაწკაპუნებით შეკუმშულ გამოსახულებაზე, გაიხსნება ანალიზატორის წინა პანელი (ნახ.2.3ბ), სადაც უნდა აისახოს თითოეული ელემენტის მუშაობის დროითი დიაგრამა.

დროითი დიაგრამების აგებისას გაიმეორეთ ყველა ზემოთ აღწერილი მოქმედებანი. მოდელირების დროებით შემჩერებელ დილაკის გამოყენებით ანალიზატორის წინა პანელზე დააფიქსირეთ თითოეული კომბინაციის გამოსასვლელი სიგნალის მნიშვნელობა.

მოდელირების დასრულებისას დააყენეთ გამშვები დილაკი **O (Out – გამართული)** მდგომარეობაში.



A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1



A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1



A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0



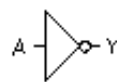
A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0



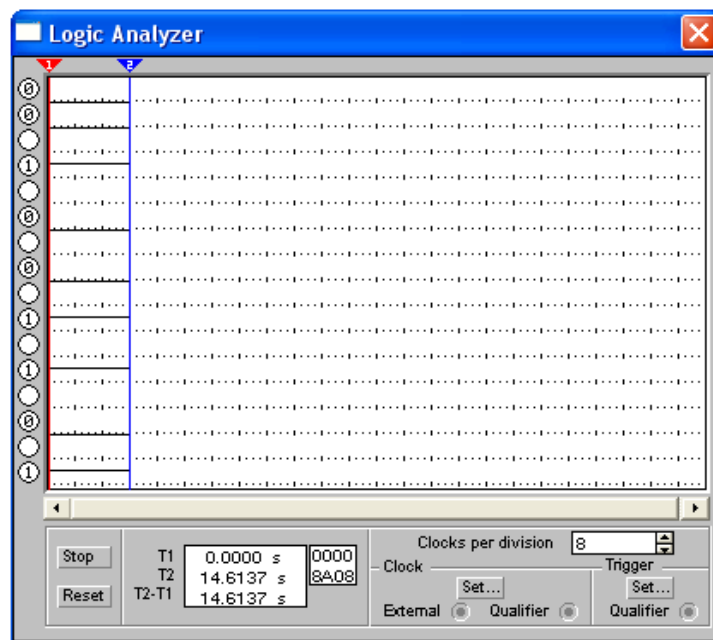
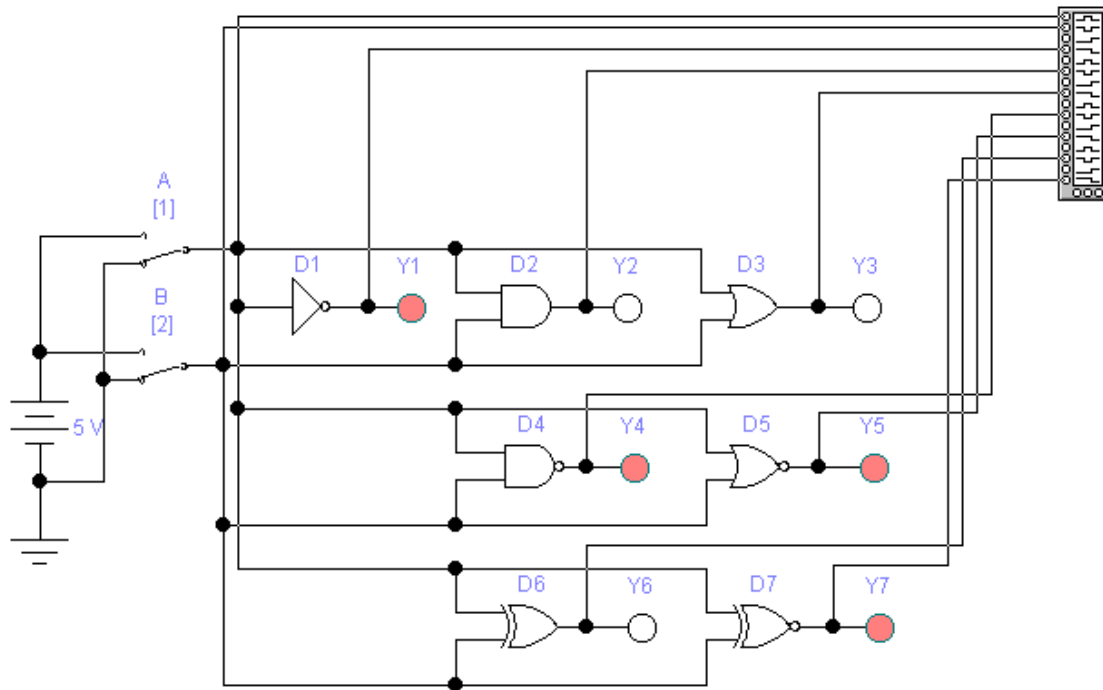
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0



A	B	Y
0	0	1
0	1	0
1	0	0
1	1	1

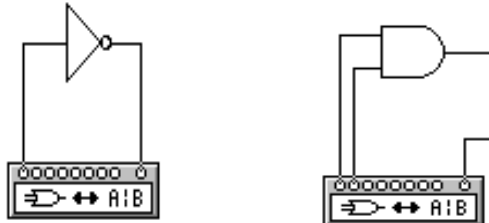


A	Y
0	1
1	0



დამატებითი დავალება:

1. შეადგინეთ ნახ.2.3-ზე მონაწილე ლოგიკური ელემენტების ფუნქციის ბულის გამოსახულება, რისთვის გამოიძახეთ ლოგიკური გარდაქმნელის შეკუმშული გამოსახულება და მას თანმიმდევრობით მიუერთეთ თითოეული ლოგიკური ელემენტი, როგორც ეს ნაჩვენებია ნახ.2.4-ზე.



ორჯერ დააწკაპუნეთ შეკუმშულ გამოსახულებაზე და გახსნილი გარდაქმნელის წინა პანელზე თავის კურსორით გააქტიურეთ (გაამუქეთ) კლემები (ინვერტორისთვის მხოლოდ ერთი კლემა), რის შედეგადაც მიიღება ელემენტის მუშაობის ჭეშმარიტების ცხრილი. მიღებული ცხრილი შეადარეთ ნახ.2.2-ზე მოყვანილი შესაბამის ცხრილს.

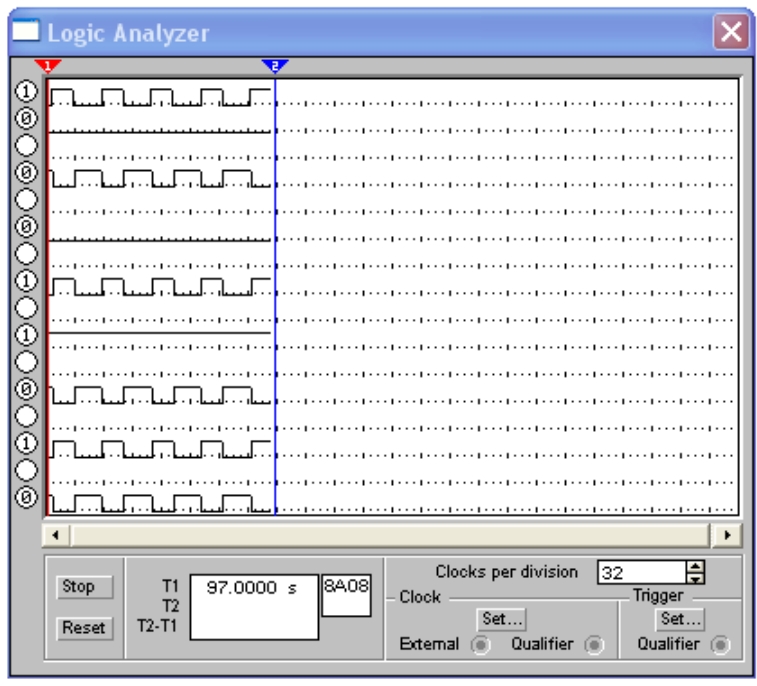
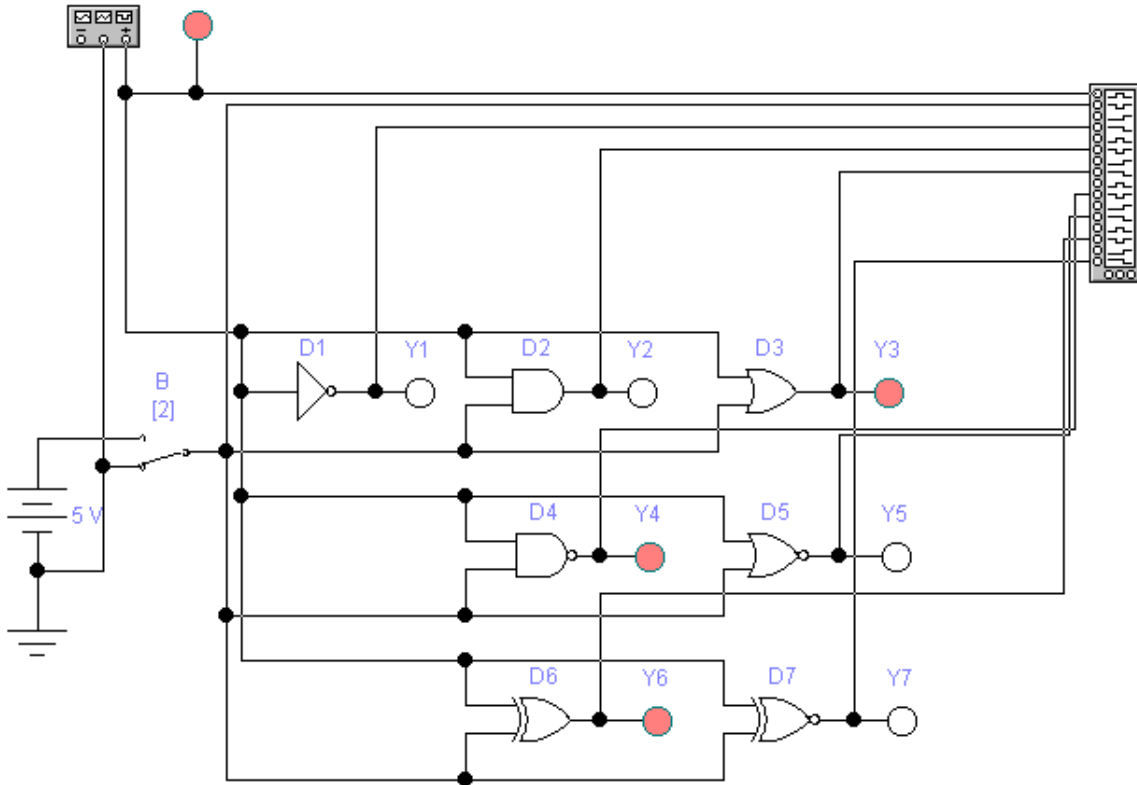
დააჭირეთ გარდაქმნელის კლავიშზე, პანელის ქვედა სტრიქონში დაიწერება ფუნქციის ბულის გამოსახულება.

2. ააგეთ ნახ.2.5-ზე მოყვანილი მოდელირების სქემა, სადაც ელემენტების ერთ – ერთ შესასვლელზე (ნახ.2.3-ზე გაუქმებულია ტუმბლერი A) იმპულსების გენერატორიდან მუდმივად მიწოდებულია ტაქტური იმპულსები.

გენერატორის გამოსახულება მოთავსებულია პროგრამის საზომ – საკონტროლ ხელსაწყოების განყოფილებაში. დააჭირეთ ღილაკს, მასში

განლაგებული ნიშნაკი გადაიტანეთ სამუშაო ველზე, რომელიც წარმოადგენს გენერატორის შეკუმშულ გამოსახულებას. მასზე დაწკაპუნებით გაიხსნება გენერატორის დიალოგური ფანჯარა, სადაც გააქტიურეთ მარტკუდხედი იმპულსები და მონიშნეთ სიხშირე (frequency) 1Hz .

გამოიძახეთ ანალიზატორის წინა პანელი, ტუმბლერი B დააყენეთ ქვედა მდგომარეობაში (ლოგიკური ნულის მიწოდების მდგომარეობაში), ხართვით

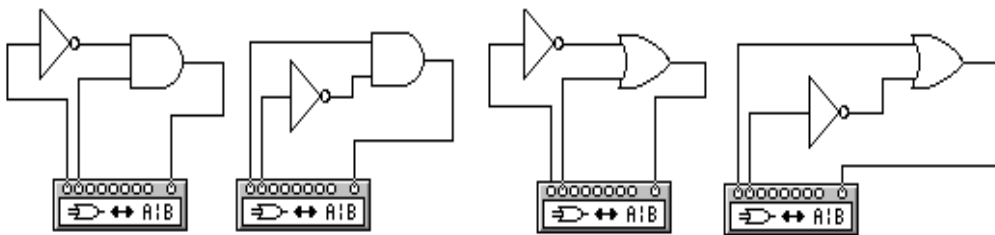


მოდელირების გამშვები ღილაკი, დროით დიაგრამაზე დააფიქსირეთ თითოეული ლოგიკური ელემენტის გამოსასვლელზე დაფორმირებული სიგნალი. დააჭირეთ მოდელირების დროებით შემჩერებელ ღილაკს, გადართეთ ტუმბლური B ზედა მდგომარეობაში (ლოგიკური ერთიანის მიწოდების მდგომარეობაში),

ჩართეთ მოდელირების ღილაკი და დიაგრამაზე დააფიქსირეთ თითოეული ლოგიკური ელემენტის გამოსახველზე დაფორმირებული სიგნალი.

გაანალიზეთ მიღებული შედეგები.


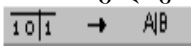
იმპლიკატორის და კომპლიკატორის ჭეშმარიტების ცხრილის მიღება ხორციელდება ლოგიკური გარდაქმნელის გამოყენებით. წინა ამოცანის ანალოგიურად გამოიძახეთ გარდაქმნელის შეკუმშული გამოსახულება, გამოსაკვლევი ელემენტები თანმიმდევრობით მიუერთეთ ლოგიკურ ანალიზატორს (ნახ.2.6).

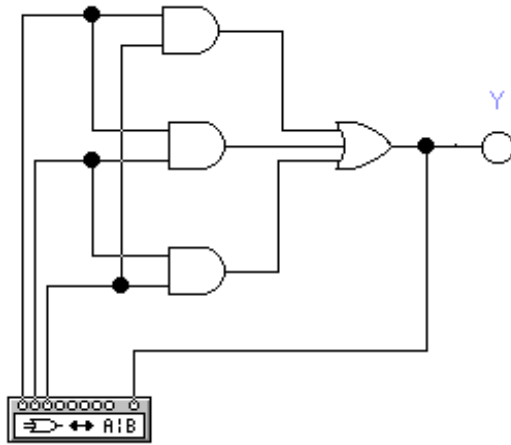
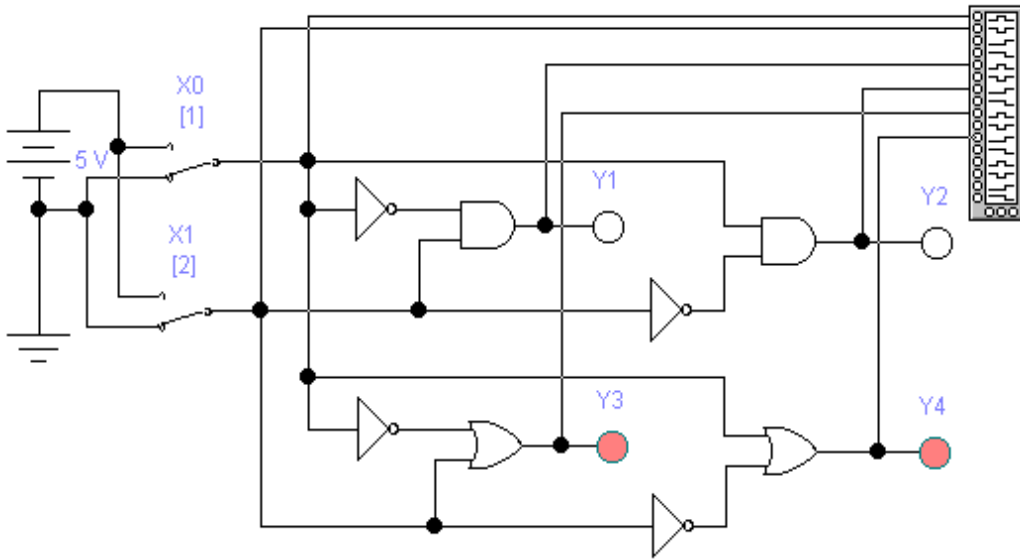



გამოიძახეთ ლოგიკური გარდაქმნელის წინა პანელი მასში გააქტიურეთ ღილაკები A და B, დააჭირეთ სათანადო კლავიშებზე და გარდაქმნელის ეკრანზე გაჩნდება ელემენტის ჭეშმარიტების ცხრილი და ბულის ფუნქციის გამოსახულება. დააფიქსირეთ მიღებული შედეგი.

ააგეთ ნახ.2.7-ზე მოყვანილი სქემა და შეამოწმეთ თითოეული ელემენტის მოქმედების პრინციპი მიღებული ჭეშმარიტების ცხრილის შესაბამისად. ანალოგიურად ზემოთ აღწერილისა ანალიზატორის გამოყენებით ააგეთ ელემენტების დროითი დიაგრამა.

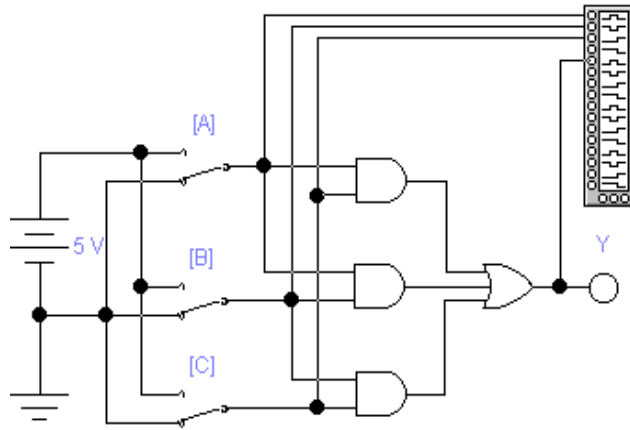
ააგეთ მაჟორიტარული ელემენტის მოდელირების სქემა (ნახ.2.8), სადაც სამი შესასვლელის მქონე დიზიუნქტორის (3AN) გამოსახულების მიღებისათვის ორჯერ დააწკაპუნეთ მის ორშესასვლელიან (2AN) გამოსახულებაზე. ეკრანზე გაჩნდება მისი დიალოგური ფანჯარა (2-Input OR Gate Properties), მასში დააწკაპუნეთ Number of Inputs ღილაკზე, გახსნილ ფანჯარაში მონიშნეთ 3. მიუერთეთ მოდელირების სქემა ლოგიკურ გარდაქმნელს, მასში გააქტიურეთ A, B

და C კლემები, დააჭირეთ  კლავიშზე და ეკრანზე შეივსება ელემენტის ჭეშმარიტების ცხრილი,  კლავიშზე დაჭერით ეკრანის

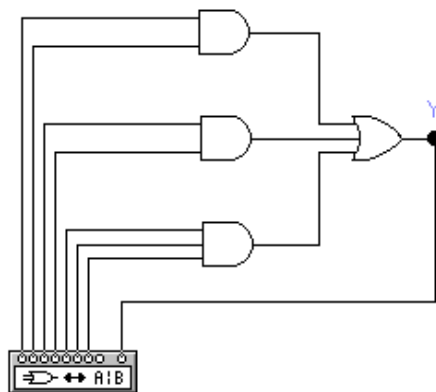


სტრიქონში დაიწერება ელემენტის ბულის ფუნქციის გამოსახულება, ხოლო  კლავიშზე დაჭერით კი მისი მინიმიზებული გამოსახულება. ყველა მიღებული შედეგი დააფიქსირეთ.

ააგეთ ნახ.2.9-ზე მოყვანილი მაჟორიტარული ელემენტის მოდელირების სქემა. ტუმბლერების საშუალებით სქემის A,B,C შესასვლელებზე მიაწოდეთ ლოგიკური ერთიანის და ლოგიკური ნულის დონეების კომბინაციები. მიღებული შედეგი შეადარეთ ზემოთ მიღებული ჭეშმარიტების ცხრილს. ააგეთ ელემენტის დროითი დიაგრამა.



ააგეთ ნახ.2.10-ზე ორსაფეხურიანი **2-2-3ღა-3ან-არა** ლოგიკური ელემენტის ლოგიკური სტრუქტურის მოდელირების სქემა. მიუერთეთ სქემის შესასვლელები ლოგიკურ გარდამქმნელს, გამოიძახეთ მუშაობის ჭეშმარიტების ცხრილი და ფუნქციის ლოგიკური გამოსახულება, რისთვისაც მონიშნეთ A,B,C, D და E კლემები. დააფიქსირეთ მიღებული შედეგი.



ანალოგიურად წინა ელემენტისა სქემის შესასვლელებზე ჩართეთ ტუმბლერები, მათი საშუალებით შეამოწმეთ ელემენტის მუშაობის პრინციპი მიღებული ჭეშმარიტების ცხრილის შესაბამისად. ააგეთ ელემენტის დროითი დიაგრამა.

დამატებითი დავალება:

1. ნახ.2.7-ზე მოყვანილ სქემაში გააუქმეთ ტუმბლერი 1 (X0) და მიუერთეთ იმპულსების გენერატორი (ნახ.2.5-ის სქემის ანალოგიურად). ტუმბლერი 2 (X1)

დააყენეთ ქვედა მდგომარეობაში (ლოგიკური ნულის მიწოდების მდგომარეობაში), ჩართეთ მოდელირების გამშვები ღილაკი, დროით დიაგრამაზე დააფიქსირეთ თითოეული ლოგიკური ელემენტის (იმპლიკატორის და კომპლიკატორის) გამოსასვლელზე დაფორმირებული სიგნალი. დააჭირეთ მოდელირების დროებით შემჩერებელ ღილაკს, გადართეთ ტუმბლერი B ზედა მდგომარეობაში (ლოგიკური ერთიანის მიწოდების მდგომარეობაში), ჩართეთ მოდელირების ღილაკი და დიაგრამაზე დააფიქსირეთ თითოეული ლოგიკური ელემენტის გამოსასვლელზე დაფორმირებული სიგნალი. გაანალიზეთ მიღებული შედეგები.

2. კარნოს ბარათების გამოყენებით შეასრულეთ ფუნქციის მიღებული გამოსახულების მინიმიზირება. შედეგი შეადარეთ ზემოთ მიღებულ შედეგს (ლოგიკური გარდაქმნელის გამოყენებით).

ლაბორატორიული სამუშაო № 3

თემა:

ინტეგრალური ლობიკური კომპონენტები

სამუშაოს შინაარსი

1. ტრანზისტორული-ტრანზისტორული ლოგიკის მიკროსქემების საბაზო ლოგიკური ელემენტის სქემის მოდელირება;
2. ემიტერებით დაკავშირებული ლოგიკის მიკროსქემების საბაზო ლოგიკური ელემენტის სქემის მოდელირება;
3. ველიან ტრანზისტორებზე აგებული მიკროსქემების საბაზო ლოგიკური ელემენტის სქემის მოდელირება ;
4. კომპლემენტარულ ველიან ტრანზისტორებზე აგებული მიკროსქემების საბაზო ლოგიკური ელემენტის სქემის მოდელირება.

ზოგადი ცნობები.

თანამედროვე ციფრული ტექნიკის ძირითად ელემენტურ ბაზას წარმოადგენს ციფრული ინტეგრალური მიკროსქემები. ინტეგრალური მიკროსქემა არის მიკროელექტრონული მოწყობილობა, რომელიც შეიცავს როგორც აქტიურ (ტრანზისტორებს, დიოდებს), ასევე პასიურ (რეზისტორებს, კონდენსატორებს, დროსელებს) მიკროელემენტებს, რომლებიც დამზადებული არიან ერთიან ტექნოლოგიურ პროცესში, დაკავშირებული არიან ერთმანეთთან ელექტრულად, მოთავსებული არიან ერთ საერთო კორპუსში. მათი გამოშვება ხორციელდება სერიების სახით. თითოეული მათგანის ფუძეს წარმოადგენს საბაზო, ძირითადად ღა-არა ან ან-არა ოპერაციის შემსრულებელი, ლოგიკური ელემენტი. საბაზო ელემენტს შეიძლება გააჩნდეს რამდენიმე სქემური ვარიანტი, ე.ი. ის შეიძლება აიგოს სხვადასხვანაირად რეზისტორების, დიოდების, ბიპოლარული და უნიპოლარული (ველიანი) ტრანზისტორების გამოყენებით.

არსებობს რეზისტორულ-ტრანზისტორული ლოგიკის (რტლ), დიოდურ-ტრანზისტორული ლოგიკის (დტლ), ტრანზისტორულ-ტრანზისტორული ლოგიკის (ტტლ), ემიტერულად დაკავშირებული ლოგიკის (ედლ), ინტეგრალურ-ინჟექციური ლოგიკის (იილ ან ილ) და ველიან მუნ (მეტალი-

ქანგუელი-ნახევარგამტარი) ტრანზისტორებზე აგებული ინტეგრალური მიკროსქემები.

რტლ ლოგიკის მიკროსქემები აგებულია ტრანზისტორულ გასადებებზე, რომელთა შორის განხორციელებულია რეზისტორული კავშირი. ისინი ძირითადად გამოიყენება დაბალი სწრაფქმედების ციფრულ მოწყობილობებში.

დტლ ლოგიკის მიკროსქემები აგებულია დიოდური ლოგიკური სქემისა და ტრანზისტორული ინვერტორის საფუძველზე, ძირითადად გამოიყენება საშუალო სწრაფქმედების ციფრულ მოწყობილობებში.

ტტლ ლოგიკის მიკროსქემებში შესავალ წრედში გამოიყენება მრავალემიტერიანი ტრანზისტორი. ჩვეულებრივი ბიპოლარული ტრანზისტორებისაგან ის იმით განსხვავდება, რომ აქვს რამდენიმე ემიტერი (2,4 ან 8) და ერთი საერთო ბაზა და კოლექტორი. ემიტერის რიცხვი განსაზღვრავს შესასვლელების რაოდენობას. ტტლ – თან ერთად ფართო გავრცელება პოვა ტტლშ (ტრანზისტორულ-ტრანზისტორული ლოგიკა შოტკის ტრანზისტორებზე) მიკროსქემებმა. ისინი იგივე პრინციპით აიგება, რაც ტტლ, მაგრამ ჩვეულებრივი ტრანზისტორის ნაცვლად მათში გამოიყენება ტრანზისტორი შოტკის დიოდთან ერთად, რომელიც ჩართულია კოლექტორული გადასასვლელის პარალელურად. ტტლ და ტტლშ მიკროსქემები ხასიათდება შედარებით მაღალი სწრაფქმედებით და კარგი ხელშეშლამედევობით, რაც საფუძველს იძლევა მათი გამოყენებისა ფართო დანიშნულების ციფრულ მოწყობილობებში.

ეღლ ლოგიკის მიკროსქემების საბაზო ელემენტის ძირითად ნაწილს წარმოადგენს დენის გადამრთველი, იგი შედგება ორი ტრანზისტორისაგან, რომლებიც მუშაობენ არაგაჯერებულ რეჟიმში. ორივე ტრანზისტორის ემიტერები გაერთიანებულია და დაკავშირებულია დენის გენერატორთან. ეღლ ლოგიკის მიკროსქემები ხასიათდება მაღალი სწრაფქმედებით, მათი გამოყენება შეიძლება იმ ციფრულ მოწყობილობებში, რომლებშიც გადართვის სიხშირე აღემატება 50 მგჰც-ს.

02ლ ლოგიკის მიკროსქემები წარმოადგენენ უშუალოკავშირებიანი სქემების განვითარებას. ასეთი სქემების მუშაობის უნარი დამოკიდებულია დატვირთვის არჩევაზე, რომელიც განსაზღვრავს გამოსავალი ტრანზისტორის დენს ბაზურ წრედში. აღნიშნული ლოგიკის მიკროსქემების დადებით მხარეს წარმოადგენს მცირე ენერგომოხმარება, საკმაო სწრაფქმედება და ინტეგრაციის მაღალი დონე. უარყოფითი მხარეებია: მგრძობიარობა და სხვა

ლოგიკის მიკროსქემებთან უშუალოდ დაკავშირების შეუძლებლობა. სწორედ აქედან გამომდინარე ისინი ფართოდ გამოიყენება მიკროპროცესორის დიდ ინტეგრალურ სქემებში, სადაც ისინი ასრულებენ ყველა ფუნქციას სტრუქტურის შიგნით.

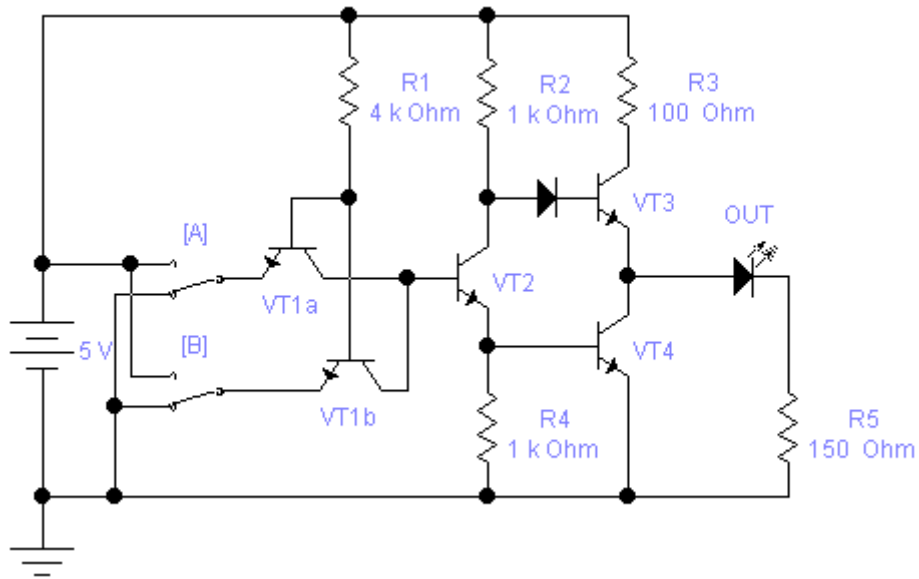
უკანასკნელ პერიოდში ფართო გამოყენება პოვეს ინტეგრალური მიკროსქემები ველიან ტრანზისტორებზე, რომლებიც დამზადებული არიან მჰნ ტექნოლოგიით. რადგან უანგეული ასრულებს დიელექტრიკის როლს, ამიტომ მათ მდნ ტრანზისტორებსაც უწოდებენ. მჰნ ტრანზისტორი არსებობს ორი სახის: p და n ტიპის. ველიან ტრანზისტორებზე აგებული ინტეგრალური სქემების სწრაფქმედება ნაკლებია რტლ ან ელლ სქემებთან შედარებით, მაგრამ გამოირჩევიან დაბალი მოხმარებული სიმძლავრით, მაღალი დატვირთვის უნარით, ხელშეშლამედგობით და, რაც ძალზე მნიშვნელოვანია, იკავებს ნაკლებ ფართობს. ამიტომ ისინი ძირითადად გამოიყენება იქ, სადაც არ არის მოთხოვნა მაღალ სისწრაფეზე, მაგრამ საჭიროა ინტეგრაციის მაღალი დონე.








ინტეგრალურ მიკროსქემებში ველიანი ტრანზისტორების ეფექტურობა გაიზრდება, თუკი გამოვიყენებთ სხვადასხვა ტიპის გამტარობის კომპლემენტარულ ტრანზისტორებს (კმჰნ). კმჰნ სტრუქტურის მიკროსქემათა პარამეტრები ახლოა იდეალურთან. სტატიკურ რეჟიმში ისინი თითქმის არ ითხოვენ სიმძლავრეს, აქვთ მაღალი დატვირთვის უნარი და ხელშეშლამედგობა, კარგი ტემპერატურული სტაბილურობა. გამოსავალი სიგნალის დონე პრაქტიკულად კვების წყაროს ტოლია, მაღალია ინტეგრაციის ხარისხი. ამით აიხსნება მათი ფართო გამოყენება დიდ ინტეგრალურ სქემებში, ესენია: მახსოვრობის მოწყობილობები, მიკროპროცესორული კოპლექტის მოწყობილობები, ანალოგურ-ციფრული და ციფრულ-ანალოგური გარდაქმნელები და სხვა.

სამუშაოს ჩატარების მეთოდოლოგია.

3.1 ნახ-ზე მოყვანილია ტტლ ტიპის მიკროსქემის საბაზო ღა-არა ლოგიკური ელემენტის მოდელირების სქემა. სქემა შედგება სამი კასკადისაგან: მრავალემიტერიან ტრანზისტორზე (VT1a და VT1b) აგებული შესავალი კასკადი, რომელიც ასრულებს გამრავლების (ღა) ფუნქციის რეალიზებას; VT2 ტრანზისტორზე აგებული ფაზის გამყოფი კასკადი შეკრების (ან) ფუნქციის რეალიზების შესაძლებლობით და ორ

ტრანზისტორზე აგებული გამოსასვლელი გამაძლიერებელი. მოყვანილი საბაზო ელემენტი გამოიყენება ტტლ მიკროსქემების რიგი სერიებში უმრავლესობა ლოგიკური სქემების ასაგებათ.

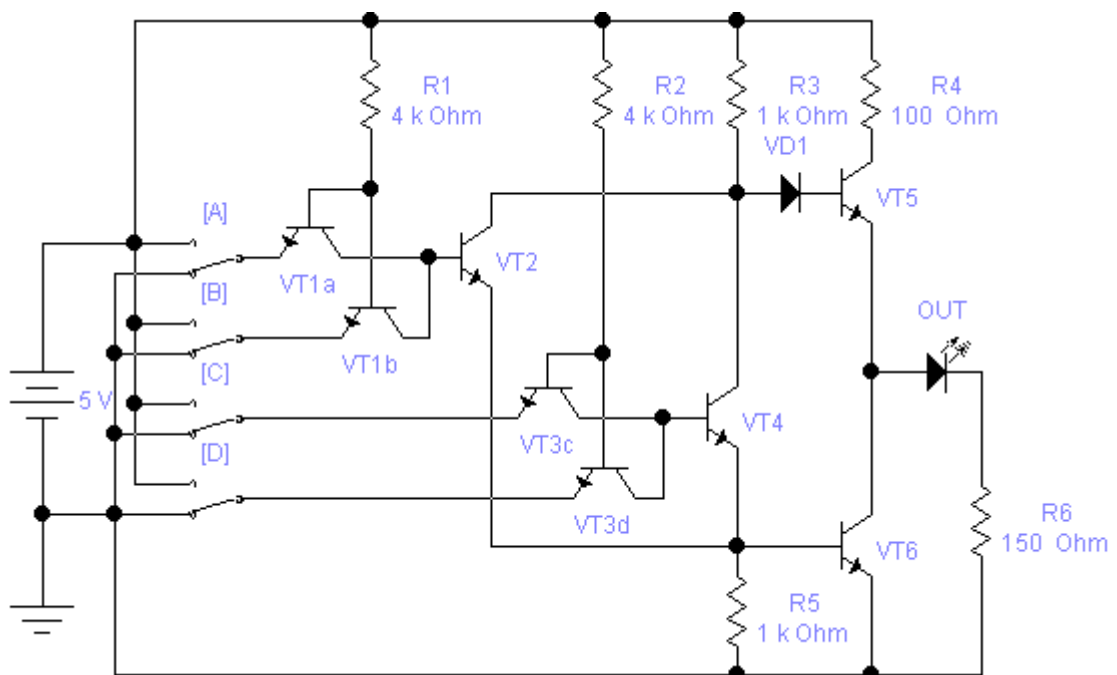


ააგეთ მოცემული სქემა. ტრანზისტორის, დიოდის და წინაღობის გამოსახულების მისაღებად დააჭირეთ კომპონენტების პანელის  ,  და  ღილაკებზე. გახსნილი ბიბლიოთეკებიდან ნიშნაკები  ,  ,  და  გადაიტანეთ სამუშაო მაგიდაზე. ორჯერ დააწკაპუნეთ წინაღობის მიღებულ გამოსახულებაზე, რის შედეგად გაიხსნება მისი დიალოგური ფანჯარა (Resistor Properties) ,მასში შეიტანეთ სქემაზე მოცემული პარამეტრი.

ჩაატარეთ სქემის ფუნქციონირების გამოკვლევა. A და B ტუმბლერების გადართვით სქემის შესასვლელებზე მიაწოდეთ ლოგიკური ერთის და ნულის სხვადასხვა კომბინაცია და შეამოწმეთ სქემის ფუნქციონირება და-არა ელემენტის ცხრილის შესაბამისად (ლაბორატორიული სამუშაო №3). შედეგი მოწმდება გამოსასვლელზე ჩართული შუქდიოდის (OUT) საშუალებით, სადაც ლოგიკური ერთიანისას ისრები გაშავებულია (როგორც ნაჩვენებია ნახ-ზე), ხოლო ლოგიკური ნულის დროს ისრები – თეთრია.

დამატებითი დავალება:

ზემოთ განხილული საბაზო ელემენტის სქემა გამოიყენება ტტლ მიკროსქემების სერიების უმრავლესობა ლოგიკური სქემების ასაგებად. 3.1 ნახ-ზე მოყვანილ სქემას თუ დაემატება კიდევ ერთი შესავალი კასკადი მივიღებთ ღა-ან-არა ფუნქციის შემსრულებელი ლოგიკური ელემენტის მოდელს, რომელიც მოყვანილია 3.2 ნახ-ზე.

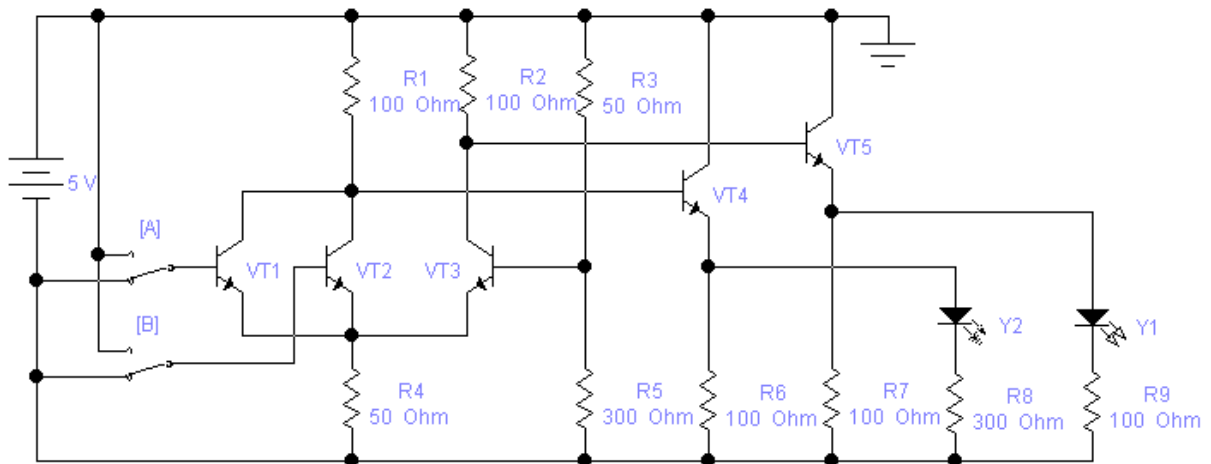


ააგეთ მოცემული სქემა. ჩაატარეთ სქემის ფუნქციონირების გამოკვლევა. A,B,C და D ტუმბლერების გადართვით სქემის შესასვლელებზე მიაწოდეთ ლოგიკური ერთიანს და ნულის სხვადასხვა კომბინაცია და შეამოწმეთ სქემის ფუნქციონირება 3.1 ცხრილის შესაბამისად.

<i>N</i> ₂	<i>D</i>	<i>C</i>	<i>B</i>	<i>A</i>	<i>Y</i>
0	0	0	0	0	1
1	0	0	0	1	1
2	0	0	1	0	1
3	0	0	1	1	0
4	0	1	0	0	1
5	0	1	0	1	1
6	0	1	1	0	1
7	0	1	1	1	0


<i>N</i> ₂	<i>D</i>	<i>C</i>	<i>B</i>	<i>A</i>	<i>Y</i>
8	1	0	0	0	1
9	1	0	0	1	1
10	1	0	1	0	1
11	1	0	1	1	1
12	1	1	0	0	0
13	1	1	0	1	0
14	1	1	1	0	0
15	1	1	1	1	0

ააგეთ 3.3 ნახ-ზე მოყვანილი ემიტერებით დაკავშირებული ლოგიკის მიკროსქემის ან/ან-არა ლოგიკური ელემენტის მოდელირების სქემა. ჩაატარეთ სქემის ფუნქციონირების გამოკვლევა. A და B ტუმბლერების გადართვით სქემის შესასვლელებზე მიაწოდეთ ლოგიკური ერთის და ნულის სხვადასხვა კომბინაცია და შეამოწმეთ სქემის ფუნქციონირება ან (გამოსასვლილი Y1) და ან-არა (გამოსასვლილი Y2) ელემენტების ცხრილის შესაბამისად (ლაბორატორიული სამუშაო №3).

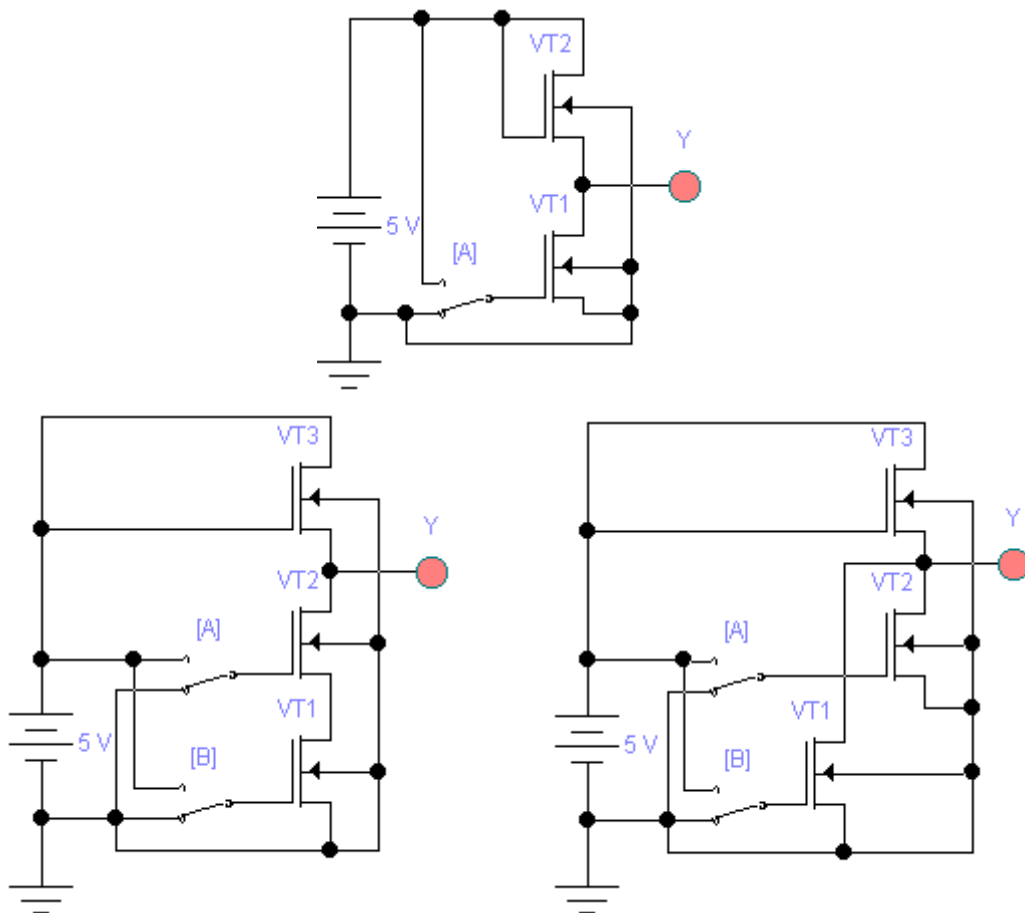



მოცემულ ნახ-ზე Y2 გამოსასვლელზე დამყარებულია ლოგიკური ერთიანი (ისრები გაშავებულია), ხოლო Y1 გამოსასვლელზე – ლოგიკური ნული (ისრები თეთრია).

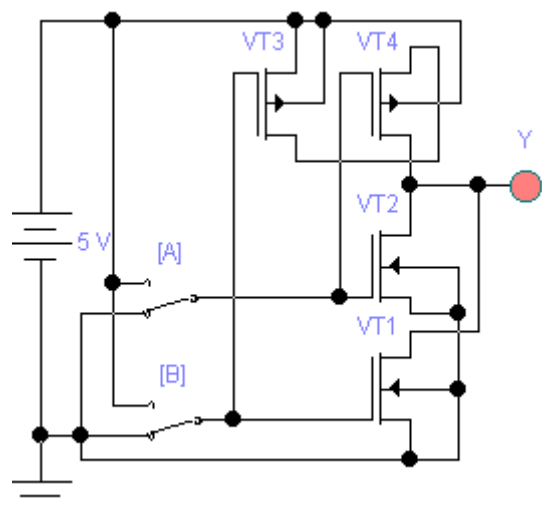
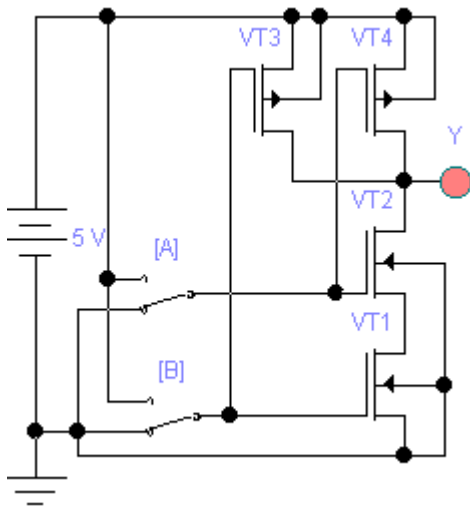
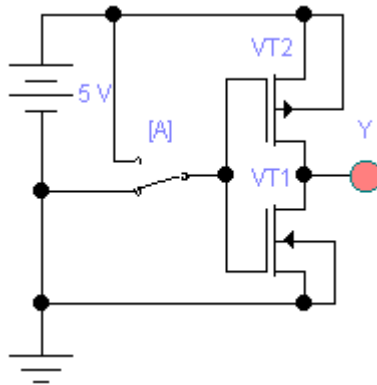
ააგეთ 3.4 ნახ-ზე მოყვანილი ველიან ტრანზისტორებზე აგებული არა (ნახ.3.4ა), და-არა (ნახ.3.4ბ) და ან-არა (ნახ.3.4გ) ლოგიკური ელემენტების მოდელირების სქემა. დააჭირეთ ტრანზისტორების ბიბლიოთეკის ღილაკს, მასში აირჩიეთ ველიანი ტრანზისტორი სახისა: 4 Terminal Depletion


N-MOSFET (ოთხი შესასვლელის მქონე გადარიბებული N-არხით) -  ნიშნაი.

ჩაატარედ სქემების ფუნქციონირების გამოკვლევა, სადაც A და B ტუმბლერების გადართვით სქემის შესასვლელებზე მიაწოდეთ ლოგიკური ერთის და ნულის სხვადასხვა კომბინაცია და შეამოწმეთ სქემების ფუნქციონირება შესაბამისი ელემენტის ცხრილის თანახმად (ლაბორატორიული სამუშაო №3). შედეგი მოწმდება გამოსასვლელზე ჩართული ლოგიკური სასინჯის (Y) საშუალებით. გამოსასვლელზე ლოგიკური ერთიანის არსებობისას ლოგიკური სასინჯი ანთებულია, ხოლო ლოგიკური ნულის დროს – ჩამქრალია.



აგეთ 3.5 ნახ-ზე მოყვანილი კომპლემენტარულ ველიან ტრანზისტორებზე აგებული ლოგიკური ელემენტების: არა (ნახ.3.5ა), და-არა (ნახ.3.5ბ) და ან-არა (ნახ.3.5გ) მოდელირების სქემები. ტრანზისტორების ბიბლიოთეკაში ისევ ვირჩევთ წინა სქემებში გამოყენებული ოთხი შესასვლელის და გადარიბებული N-არხის მქონე ველიან ტრანზისტორს, აგრეთვე ვიყენებთ მის მიმართ კომპლემენტარული ოთხი შესასვლელის და გადარიბებული P-არხის (4 Terminal Depletion P-MOSFET) მქონე ველიან ტრანზისტორს -  ნიშნაკი.



აღნიშნული ტრანზისტორები არსების ტიპის მიხედვით ორადია (სარკისებრია), მათი კვებაც სარკისებრია, ანუ P-არხის ტრანზისტორში სათავე უერთება "პლიუსთან". VT2 , VT3 და VT4 P- ტრანზისტორებისათვის ნახ-ზე მოყვანილი მდგომარეობის მისაცემად მონიშნეთ ტრანზისტორის გამოსახულება, დააჭირეთ პროგრამის  ღილაკს, რის შედეგად მისი გამოსახულება შებრუნდება პორიზონტალური ღერძის მიმართ.

ზემოთ ჩატარებული მოქმედებების ანალოგიურად ჩაატარეთ სქემების ფუნქციონირების გამოკვლევა.

ლაბორატორიული სამუშაო № 4

თემა:

ციფრული სქემების სინთეზი

სამუშაოს შინაარსი.

1. ციფრული სქემების სინთეზი (ბულის ფუნქციების სქემური რეალიზება).
2. სინთეზირებული სქემების ყველა შესაძლო სქემური ვარიანტის მოდელირება.
3. ციფრული სქემების აგება მიკროსქემების გამოყენებით.



ზოგადი ცნობები.


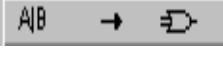
ნებისმიერი რთული ლოგიკური გამოსახულების სქემური რეალიზება-სინთეზი ხორციელდება ოპერაციების შესრულების დადგენილი განსაზღვრული თანმიმდევრობით: ჯერ სრულდება ცვლადის ინვერსიის ოპერაცია, შემდეგ ლოგიკური გამრავლების ოპერაცია და ბოლოს ლოგიკური შეკრების ოპერაციის რეალიზება. მაგრამ, თუ გამოსახულებაში მონაწილეობს ფრჩხილები, მაშინ არგუმენტის ინვერსიის შესრულების შემდეგ სრულდება მასში მოთავსებული ოპერაციები და შემდეგ გარე ოპერაციები ზემოთ აღნიშნული თანმიმდევრობით.

ნებისმიერი სქემის აგება შეიძლება განხორციელდეს ელემენტების სხვადასხვა ბაზისში: ბულის (და, ან და არა ელემენტების გამოყენებით); შეფერის (მხოლოდ და – არა ელემენტების გამოყენებით) და პირსის (მხოლოდ ან – არა ელემენტების გამოყენებით).

სამუშაოს ჩატარების მეთოდოლოგია.


ბულის ფუნქციების $F_1 - F_{16}$ (ლაბორატორიული სამუშაო №1) სქემის სინთეზი შეიძლება შესრულდეს ლოგიკური გარდაქმნელის გამოყენებით.

ლოგიკური გარდაქმნელის სტრიქონში შეიტანეთ მოცემული ფუნქციის გამოსახულება, დააჭირეთ გარდაქმნელის  კლავიშზე და მის ეკრანზე დაიწერება ფუნქციის ჭეშმარიტების ცხრილი. დააჭირეთ გარდაქმნელის  კლავიშზე, შედეგად სამუშაო ველზე დაიხაზება ფუნქციის სინთეზირებული სქემა შესრულებული ბულის ბაზისში და მხოლოდ ორი შესასვლელის მქონე ლოგიკურ ელემენტებზე. სანამ სქემა აქტიურია (წითელი ფერისაა) მიიყვანეთ მასთან თავის კურსორი, რომელიც გარდაიქმნება ხელის გამოსახულებაში და სქემა გაადაადგილეთ ველის თავისუფალ ადგილზე. დააფიქსირეთ მიღებული შედეგი.


 კლავიშზე დაჭერით მიიღეთ ფუნქციის მინიმიზებული გამოსახულება და ისევ  კლავიშზე დაჭერით დაიხაზება სქემის მინიმიზებული ვარიანტი. მოათავსეთ სქემა ველის თავისუფალ ადგილზე, დააფიქსირეთ მიღებული შედეგები.

ბულის ფუნქციების $F_{17} - F_{32}$ (ლაბორატორიული სამუშაო №1) სქემის სინთეზისათვის ლოგიკურ გარდაქმნელში ფუნქციის შესაბამისად გააქტიურეთ სათანადო კლემები (A, B, ... H) და შეიტანეთ ფუნქციის ჭეშმარიტი მნიშვნელობები (სათანადო სტრიქონში ნული შეცვალეთ ერთიანით). მიიღეთ ფუნქციის ბულის გამოსახულება. ზემოთ აღწერილი თანმიმდევრობით შეასრულეთ ფუნქციის სქემური რეალიზება, ფუნქციის მინიმიზაცია და მინიმიზებული სქემის აგება.

დამატებითი დავალება:

სამუშაო ველზე ააგეთ მოცემული ფუნქციის ლოგიკური სქემა, სადაც გამოიყენეთ ფუნქციის შესაბამისად სამი და ოთხი შესასვლელის მქონე ლოგიკური ელემენტები. ორზე მეტი შესასვლელის მქონე ელემენტის მიღებისათვის გააქტიურეთ (გააწითლეთ) ორ შესასვლელიანი ელემენტის გამოსახულება, ორჯერ დააწკაპუნეთ მის გამოსახულებაზე, გახსნილ დიალოგურ ფანჯარაში დააწკაპუნეთ *Number of Inputs* ღილაკზე, გახსნილ ფანჯარაში მონიშნეთ შესაბამისად 3 ან 4. სინთეზირებული სქემა მიუერთეთ ლოგიკურ გარდაქმნელს, დააჭირეთ მის  კლავიშზე და მიიღეთ სქემის მოქმედების ჭეშმარიტების ცხრილი, ხოლო სათანადო კლავიშზე დაწკაპუნებით ბულის გამოსახულება.

დააფიქსირეთ მიღებული შედეგი, შეადარეთ ზემოთ მიღებულ შედეგთან და გაანალიზეთ.

ლოგიკური გარდაქმნელის სტრიქონში მოცემული ფუნქციის გამოსახულების მიღების შემდეგ დააჭირეთ  კლავიშზე, შედეგად სამუშაო ველზე დაიხაზება ფუნქციის სინთეზირებული სქემა შესრულებული მხოლოდ ორი შესასვლელის მქონე **და - არა** ლოგიკურ ელემენტებზე (შეფერის ბაზისში).

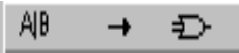
დამატებითი დავალება:

*1. მოიყვანეთ მოცემული ფუნქციის მინიმიზებული გამოსახულება შეფერის ბაზისში ისე რომ სქემა აიგოს მხოლოდ **2და - არა** ლოგიკურ ელემენტებზე. სამუშაო ველზე ააგეთ გარდაქმნილი ფუნქციის ლოგიკური სქემა და მიუერთეთ ლოგიკურ გარდამქმნელს. მიიღეთ გარდამქმნელის ეკრანზე სქემის ჭეშმარიტების ცხრილი და შესრულებული ფუნქციის ბულის გამოსახულება.*

დააფიქსირეთ მიღებული შედეგი და შეადარეთ ზემოთ მიღებულ შედეგთან.

*2. მოიყვანეთ მოცემული ფუნქციის მინიმიზებული გამოსახულება პირსის ბაზისში ისე რომ სქემა აიგოს მხოლოდ **2ან - არა** ლოგიკურ ელემენტებზე. სამუშაო ველზე ააგეთ გარდაქმნილი ფუნქციის ლოგიკური სქემა და მიუერთეთ ლოგიკურ გარდაქმნელს. მიიღეთ გარდაქმნელის ეკრანზე სქემის ჭეშმარიტების ცხრილი და შესრულებული ფუნქციის ბულის გამოსახულება.*


დააფიქსირეთ მიღებული შედეგი, შეადარეთ ზემოთ მიღებულ შედეგთან და გაანალიზეთ.


პირსის ბაზისში გარდაქმნილი ფუნქციის გამოსახულება შეიტანეთ ლოგიკური გარდაქმნელის სტრიქონში, დააწკაპუნეთ  კლავიშზე, რის შედეგადაც მიიღება ფუნქციის რეალიზების ლოგიკური სქემა პირსის ბაზისში.


დააფიქსირეთ მიღებული შედეგი, შეადარეთ ზემოთ მიღებულ შედეგთან და გაანალიზეთ.


ააგეთ ნახ.4.1-ზე მოყვანილი ციფრული სქემა, რომელიც ასრულებს შემდეგი ფუნქციის რეალიზებას:

$$F = A \cdot B \cdot \bar{C} \vee A \cdot \bar{B} \cdot \bar{C} \vee \bar{A} \cdot \bar{B} \cdot C \vee \bar{A} \cdot B \cdot \bar{C}$$

სქემა აგებულია მიკროსქემების კატალოგის  ლიდაკის განყოფილებაში განლაგებული შემდეგი ინტეგრალური მიკროსქემების გამოყენებით:

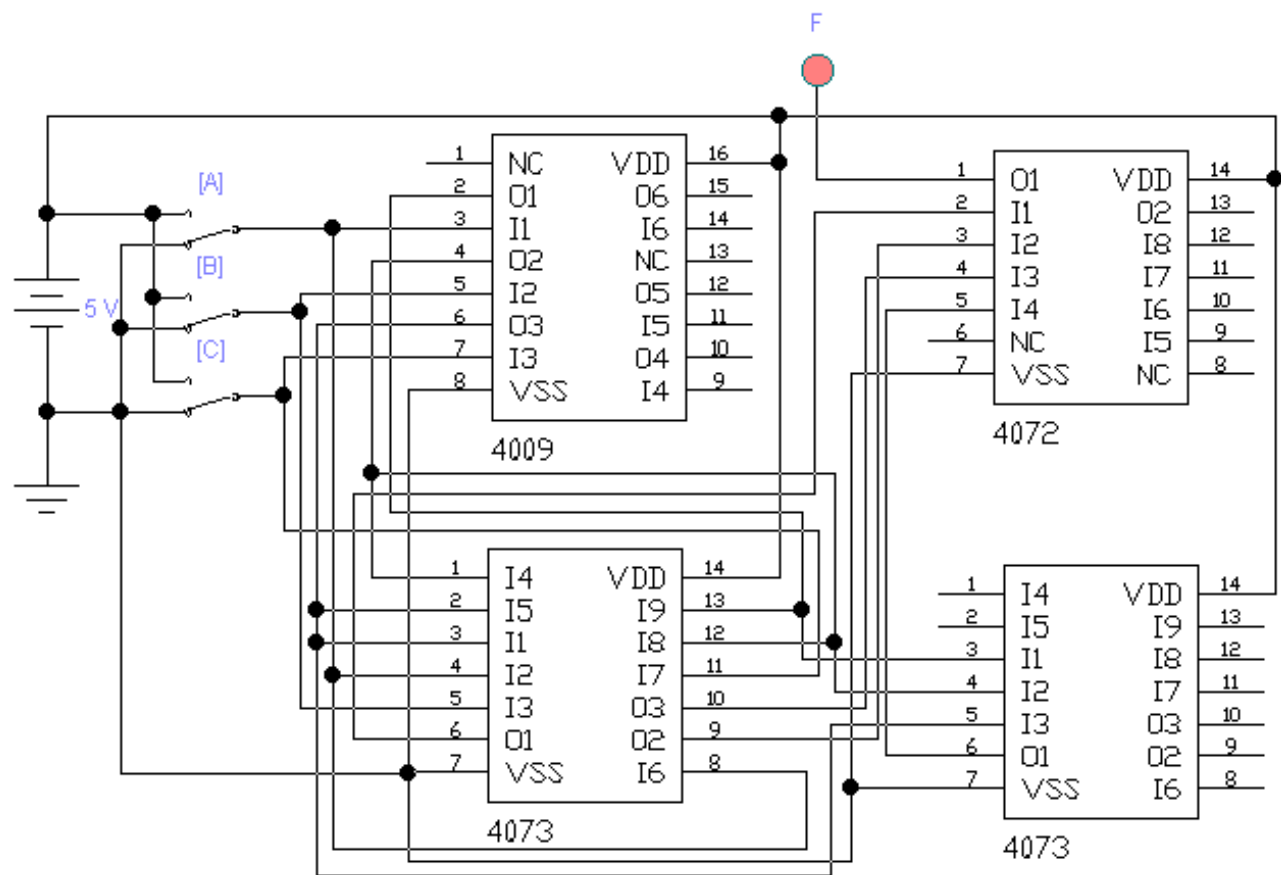
- 4009 წარმოადგენს **ინვერტორს**, მასში განლაგებულია ექვსი ელემენტი, სადაც I1 – I6 - თითოეული ელემენტის შესასვლელია, ხოლო O1 – O6 - მათი გამოსასვლელი. მიკროსქემა განლაგებულია განყოფილების  ნიშნაკის ჩამონათვალში;

- 4072 წარმოადგენს **დიზიუნქტორს** - **4ან** ლოგიკურ ელემენტს, მასში მოთავსებულია ორი ელემენტი, სადაც I1 – I4, I5 – I8 - თითოეული ელემენტის შესასვლელია, ხოლო O1 , O2 - მათი გამოსასვლელი. მიკროსქემა განლაგებულია განყოფილების  ნიშნაკის ჩამონათვალში;

- 4073 წარმოადგენს **კონიუნქტორს** - **3და** ლოგიკურ ელემენტს, მასში მოთავსებულია სამი ელემენტი, სადაც I1 – I3, I4 – I6, , I7 – I9 - თითოეული ელემენტის შესასვლელია, ხოლო O1 , O2, O3 - მათი გამოსასვლელი. მიკროსქემა განლაგებულია განყოფილების  ნიშნაკის ჩამონათვალში.

სქემის ასაგებად საჭიროა ოთხი კონიუნქტორი, მიკროსქემა 4073 კი შეიცავს მხოლოდ სამ ელემენტს. აქედან გამომდინარე სქემაში გამოყენებულია ორი აღნიშნული მიკროსქემა.

ფუნქციის გამოსახულებიდან გამომდინარე შეამოწმეთ სქემის ფუნქციონირება, რისთვის A,B,C ტუმბლერების გადართვის მეშვეობით სქემას მიაწოდეთ ყველა შესაძლო სამთანრიგა კოდური კომბინაცია. ფუნქციის ჭეშმარიტი მნიშვნელობა მოწმდება F ლოგიკური სასინჯით. თუ ლოგიკური სასინჯი წითელი ფერისაა (ანთებულია) მაშინ $F = 1$, თუ კი ჩამქრალია - $F = 0$.



შეასრულეთ ქვემოთ მოყვანილი თითოეული ლოგიკური ფუნქციის სქემური რეალიზება ბულის, შეფერის და პირსის ბაზისებში პროგრამაში არსებული ლოგიკური ელემენტების ინტეგრალური მიკროსქემების გამოყენებით:

$$F_1 = \overline{X_1} \cdot \overline{X_2} \vee \overline{X_3} \vee X_4;$$

$$F_2 = \overline{\overline{\overline{X_1} \cdot X_2} \vee \overline{\overline{\overline{X_3} \vee X_4}}};$$

$$F_3 = \overline{X_1} \cdot \overline{X_2} \vee \overline{X_3} \cdot X_4;$$

$$F_4 = X_1 \vee X_2 \cdot \left(\overline{\overline{X_3} \vee X_4} \right) \cdot \overline{X_5};$$

$$F_5 = \overline{\overline{X_1} \cdot X_2} \cdot \overline{\overline{X_3} \vee X_4};$$

$$F_6 = \overline{\overline{(X_1 \vee X_2)} \cdot X_3 \vee X_4 \vee \overline{\overline{X_5}}};$$

$$F_7 = \overline{X_1} \cdot \overline{X_2} \vee \overline{\overline{\overline{X_3} \vee X_4} \cdot X_2};$$

$$F_8 = \overline{\overline{X_1} \vee X_2} \cdot \overline{(X_3 \vee X_4)} \vee \overline{X_5};$$

$$F_9 = \overline{X_1} \vee X_2 \cdot \overline{X_3} \vee \overline{X_4} \cdot \overline{\overline{(X_5 \vee X_2)}};$$

$$F_{10} = \overline{\overline{\overline{X_1} \vee X_2} \cdot X_3 \cdot X_4 \vee \overline{\overline{X_5}} \cdot X_3}.$$

ინტეგრალური მიკროსქემის ასარჩევად დააჭირეთ ლოგიკური ელემენტების მიკროსქემების კატალოგის დილაკს, მასში ელემენტის სახეობის მიხედვით სათანადო ნიშნაკი (ნახ.4.2) გადაიტანეთ სამუშაო მაგიდაზე. გასხნილ ნუსხაში აირჩიეთ საჭირო მიკროსქემა.

ლაბორატორიული სამუშაო № 5

თემა:

კომბინაციური მოწყობილობის მოდელირება.

კოდების ბარდაქმნელები

სამუშაოს შინაარსი

1. ორობითი შიფრატორის ლოგიკური სტრუქტურის მოდელირება. შიფრატორის შესასვლელი არხების რაოდენობის გაზრდის სქემის მოდელირება. მიკროსქემის ჩართვის სქემის მოდელირება.

2. ორობითი დეშიფრატორის ლოგიკური სტრუქტურის მოდელირება. დეშიფრატორის თანრიგობის (გამოსასვლელი არხების რაოდენობის) გაზრდის სქემის მოდელირება. მიკროსქემის ჩართვის სქემის მოდელირება.

3. შვიდსეგმენტა კოდში გარდამქმნელის ლოგიკური სტრუქტურის მოდელირება. მიკროსქემის ჩართვის სქემის მოდელირება.

ზოგადი ცნობები

ზოგადათ ციფრული მოწყობილობები იყოფა კომბინაციურ და მიმდევრობითი ქმედების მოწყობილობებად.

კომბინაციური მოწყობილობის გამოსასვლელი სიგნალის მნიშვნელობა დროის ნებისმიერ დისკრეტულ მომენტში ცალსახად დამოკიდებულია შესასვლელი სიგნალების მხოლოდ მიმდინარე მნიშვნელობაზე. აღნიშნული ტიპის მოწყობილობებს არ გააჩნიათ მეხსიერება.

ციფრულ მოწყობილობებში ინფორმაციის სისტემური წარმოდგენისათვის გამოიყენება სპეციალური ხერხი – კოდირება. ინფორმაციის დამუშავების, შენახვის და გადაცემის ტექნიკის განვითარებამ განაპირობა სხვადასხვა კოდების შემოღება. კოდები გამოიყენება ინფორმაციის დაცვისათვის, შეკუმშვისათვის, დაბრკოლებამდგრადობის უზრუნველყოფისათვის და ა.შ.

პრაქტიკაში იყენებენ ციფრული კოდების სხვადასხვა სახეობას:

ორობითი, ორობით – ათობითი, პოზიციური (“N-დან 1“ კოდი), შვიდსეგმენტა და მრავალი სხვა. რიცხვების წარმოდგენა ათვლის სხვადასხვა

სისტემებში (ორობითში, რვაობითში, ათობითში, თექვსმეტობითში და სხვა) წარმოადგენს მარტივ რიცხობრივ კოდირებას. ორობით – ათობითი და შვიდსეგმენტა კოდები საჭიროა მონაცემთა ვიზუალური წარმოდგენისათვის, პოზიციური კოდი გამოიყენება ცალკეული ობიექტების ჩართვისას ან მონაცემთა გადაცემისას.



კოდების მაგალითს წარმოადგენს მორზეს ანბანი, ცნობილი ბრაილის შრიფტი, რომელსაც იყენებენ უსინათლო ადამიანები წიგნების კითხვისას. აღნიშნული კოდები არსობრივად წარმოადგენენ ორობით კოდს. ფართოდ გავრცელებულ კოდს წარმოადგენს ASII (American Standard Code for Information Interchange) კოდი, სწორედ ამ კოდში მიღებულია ინფორმაციის შენახვა კომპიუტერის მეხსიერებაში, ხოლო გამოთვლები ხორციელდება ორობით კოდში.

ზემოთ აღნიშნულიდან გამომდინარე დგება კოდების გარდაქმნის ამოცანა.

კომბინაციური ტიპის ციფრულ მოწყობილობას, რომელიც ასრულებს ერთი კოდის გარდაქმნას სხვა სახის კოდში ეწოდება *კოდის გარდამქმნელი*. აღნიშნული სახის მოწყობილობას წარმოადგენს შიფრატორი (ასრულებს პოზიციური კოდის გარდაქმნას ორობით კოდში) , დეშიფრატორი (ასრულებს შიფრატორის უკუფუნქციას ანუ ორობით კოდს გარდაქმნის პოზიციურ კოდში) და კოდის გარდამქმნელი შვიდსეგმენტა ინდიკატორისათვის (ასრულებს ორობითი კოდის გარდაქმნას ათობით რიცხვში).

სამუშაოს ჩატარების მეთოდოლოგია.

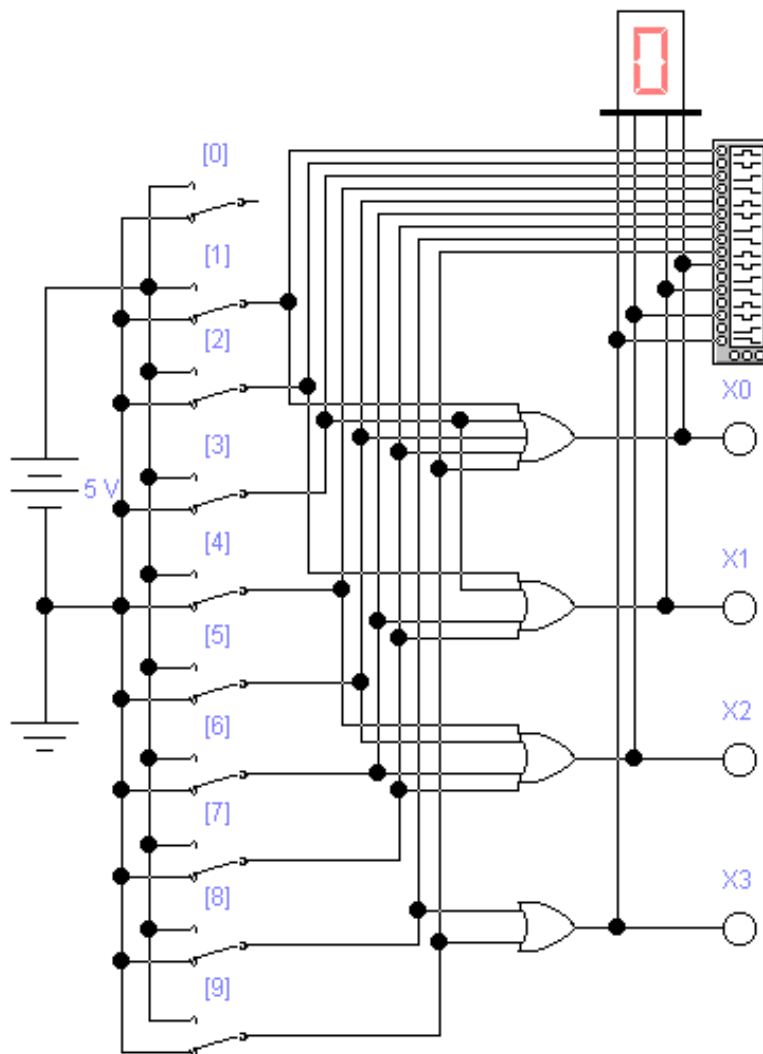
ააგეთ ნახ.5.1 მოყვანილი 10x4 შიფრატორის ლოგიკური სტრუქტურის სქემა. სქემის გამოსასვლელზე ჩართული ციფრული ინდიკატორის გამოსახულების მიღებისათვის დააწკაპუნეთ კომპონენტების პროგრამის

პანელის  ლილაკზე, გახსნილი ბიბლიოთეკიდან  ნიშნაკი გადაიტანეთ მუშა ველზე და მიუერთეთ გამოსასვლელებს.


თანმიმდევრულად თითოეული ტუმბლერის (1 – 9) ჩართვით (მისი ზედა მდგომარეობაში გადაყვანით) შიფრატორის თითოეულ შესასვლელზე მიაწოდეთ ლოგიკური ერთიანის დონის სიგნალი (5v), ამასთანავე სხვა ტუმბლერები იმყოფება გამორთულ მდგომარეობაში (გადაყვანილია ქვედა მდგომარეობაში) და შესაბამისად შიფრატორის სხვა შესასვლელებზე


მიწოდება ლოგიკური ნულის დონის სიგნალი. შედეგად შიფრატორის გამოსასვლელზე უნდა დაფორმირდეს ტუმბლერის ნომრის (ათობითი რიცხვების) ორობითი კოდი. მიღებული კოდის მნიშვნელობა მოწმდება გამოსასვლელზე ჩართული ლოგიკური სასინჯებით და ციფრულ ინდიკატორზე ასახული ათობითი რიცხვით.


შეამოწმეთ და გაანალიზეთ მოცემული შიფრატორის ფუნქციონირება, ააგეთ მუშაობის დროითი დიაგრამა. თითოეული გამოსასვლელისათვის (X0 ... X3) შეადგინეთ ლოგიკური გამოსახულება.

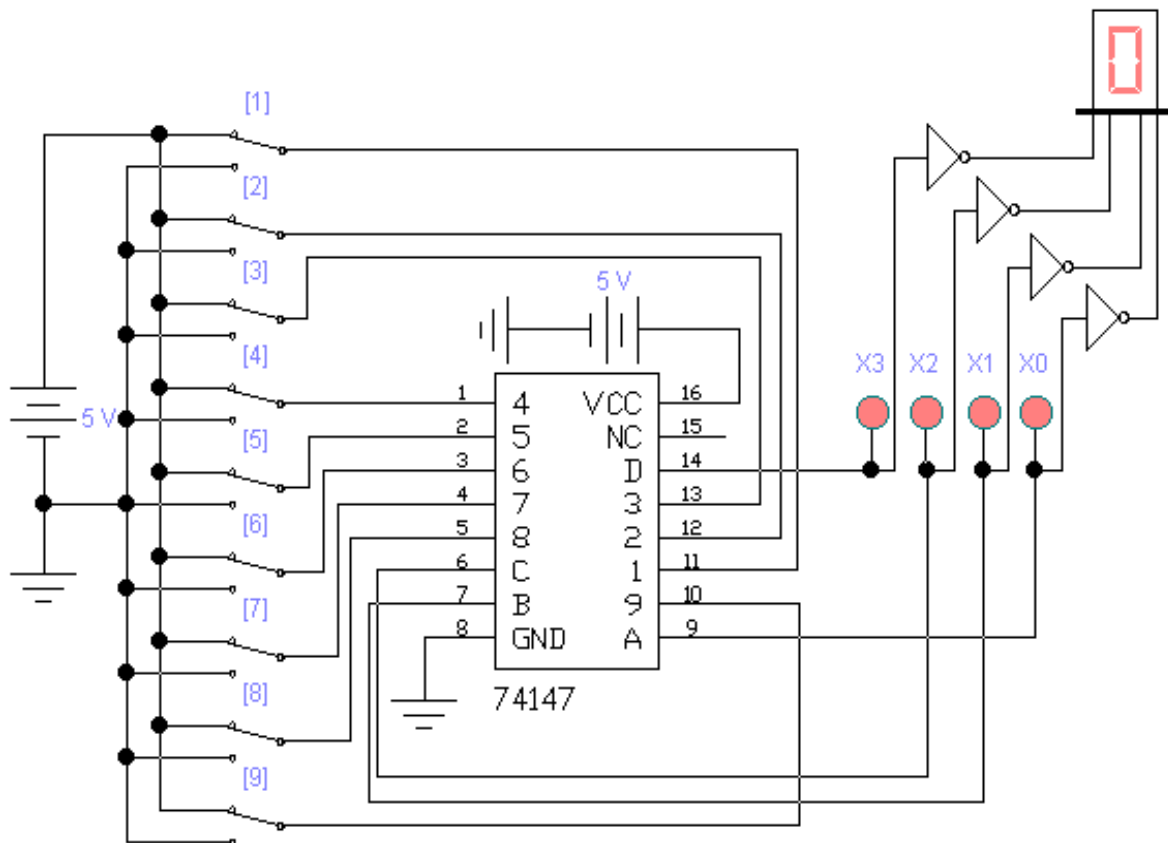


მზა მიკროსქემების სახით არსებობს ეგრეთ წოდებული პრიორიტეტული შიფრატორი, რომელშიც რამოდენიმე შესასვლელის ერთდროულად არჩევასა გამოსასვლელზე ფორმირდება უმაღლესი ნომრის მქონე შესასვლელის (ათობითი რიცხვის) ორობითი კოდი.

დააწკაპუნეთ  კლავიშზე, გახსნილი ბიბლიოთეკიდან მაგიდაზე

გადაიტანეთ  ნიშნაკი, რის შედეგად გაიხსნება პროგრამაში არსებული შიფრატორის მიკროსქემების ჩამონათვალი. მონიშნეთ მიკროსქემა 74147 და

დააჭირეთ  ღილაკს, სამუშაო მაგიდაზე გაჩნდება არჩეული მიკროსქემის გრაფიკული აღნიშვნა (ნახ.5.2), რომელიც წარმოადგენს 10 x 4 პრიორიტეტის მქონე შიფრატორს, სადაც მე 9 შესასვლელს გააჩნია ყველაზე მაღალი პრიორიტეტი. ააგეთ ნახ.5.2 მოყვანილი მიკროსქემის ჩართვის სქემა.



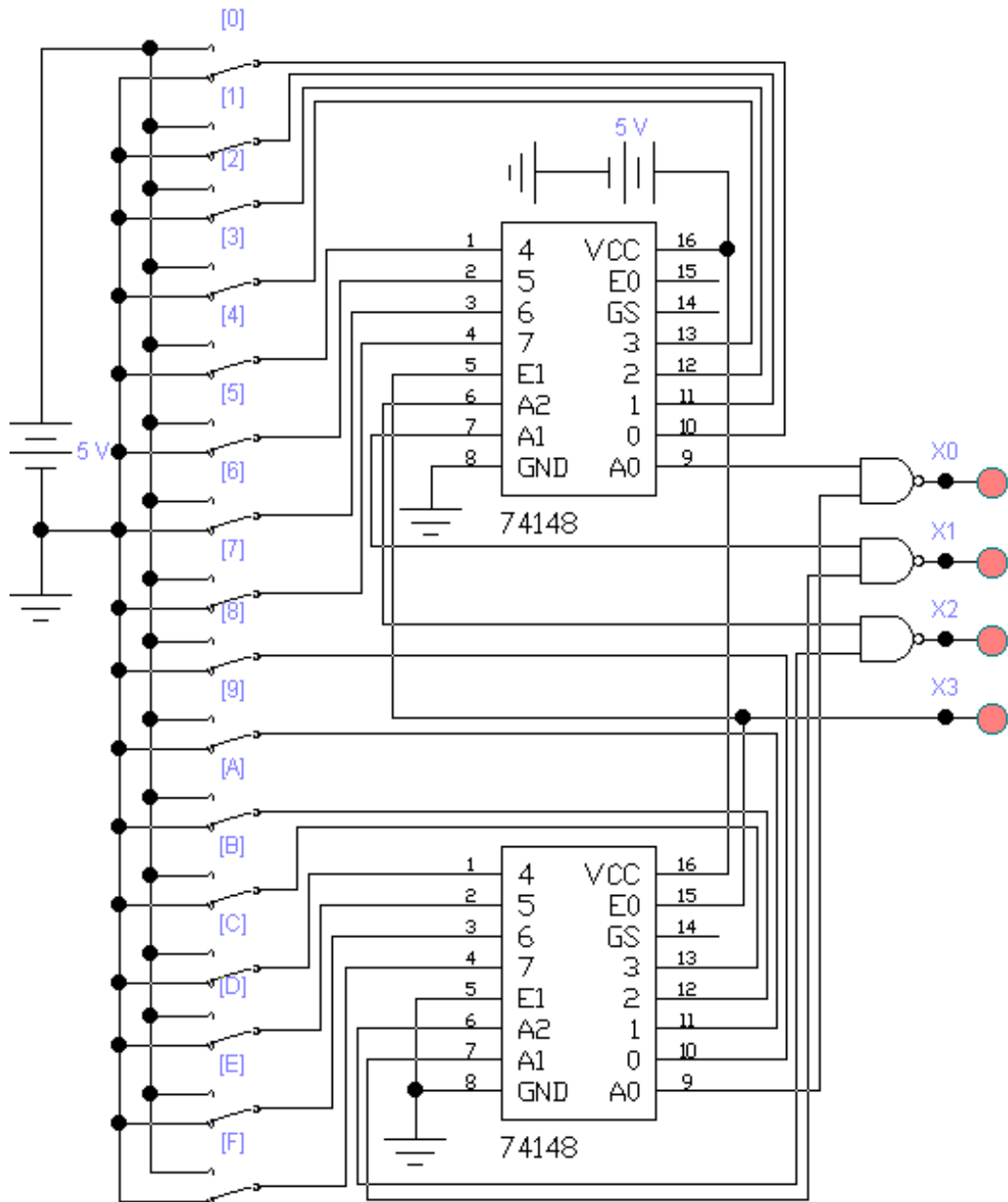
შეამოწმეთ და გაანალიზეთ მოცემული შიფრატორის ფუნქციონირება ჭეშმარიტების ცხრილ.5.1 თანახმად. თითოეული გამოსასვლელისათვის (X0 ... X3) შეადგინეთ ლოგიკური გამოსახულება.

1	2	3	4	5	6	7	8	9		D	C	B	A
1	1	1	1	1	1	1	1	1		1	1	1	1
X	X	X	X	X	X	X	X	0		0	1	1	0
X	X	X	X	X	X	X	0	1		0	1	1	1
X	X	X	X	X	X	0	1	1		1	0	0	0
X	X	X	X	X	0	1	1	1		1	0	0	1
X	X	X	X	0	1	1	1	1		1	0	1	0
X	X	X	0	1	1	1	1	1		1	0	1	1
X	X	0	1	1	1	1	1	1		1	1	0	0
X	0	1	1	1	1	1	1	1		1	1	0	1
0	1	1	1	1	1	1	1	1		1	1	1	0

დამატებითი დაგეგმვა:

74148 მიკროსქემის საფუძველზე, რომელიც წარმოადგენს 8 x 3-ზე პრიორიტეტულ შიფრატორს (მუშაობის ჭეშმარიტების ცხრილი მოყვანილია ცხრილ.5.2-ში) ააგეთ 16 x 4-ზე პრიორიტეტული შიფრატორის ფუნქციური სქემა (ნახ.5.3). აღნიშნული მიკროსქემა განლაგებულია შიფრატორის მიკროსქემების იგივე ჩამონათვალში სადაც მოთავსებულია მიკროსქემა 74147.

EI		0	1	2	3	4	5	6	7		A2	A1	A0		GS	EO
1		X	X	X	X	X	X	X	X		1	1	1		1	1
0		1	1	1	1	1	1	1	1		1	1	1		1	0
0		X	X	X	X	X	X	0	1		0	0	0		0	1
0		X	X	X	X	X	0	1	1		0	1	0		0	1
0		X	X	X	X	0	1	1	1		0	1	1		0	1
0		X	X	X	0	1	1	1	1		1	0	0		0	1
0		X	X	0	1	1	1	1	1		1	0	1		0	1
0		X	0	1	1	1	1	1	1		1	1	0		0	1
0		0	1	1	1	1	1	1	1		1	1	1		0	1



შიფრატორს გააჩნია რვა მიმართვის შესასვლელი 0 . . . 7. მიმართვის თითოეულ წყაროს გააჩნია ფიქსირებული პრიორიტეტი, ამასთანავე უმაღლესი პრიორიტეტით სარგებლობს შიფრატორის მეშვიდე შესასვლელი. შიფრატორს გააჩნია დამატებითი სიგნალები რომელთა საშუალებით შეიძლება აიგოს კასკადური სქემა რათა გაიზარდოს მიმართვის შესასვლელების რაოდენობა.

ცხრილიდან გამომდინარე როცა შიფრატორს არ გააჩნია არცერთი გამოძახება (მის შესასვლელებზე დამყარებულია ლოგიკური ერთიანის დონის სიგნალები, რადგან შესასვლელის გამოძახება ხორციელდება ლოგიკური

ნულის დონის სიგნალით) მისი გამოსასვლელები იმყოფება პასიურ მდგომარეობაში (რომელსაც მოცემულ მოწყობილობაში შეესაბამება ერთიანის დონის სიგნალები, ე.ი. შიფრატორის გამოსასვლელებზე მიიღება ინვერსიული ორობითი კოდი).

თანმიმდევრულად თითოეული ტუმბლერის: 0 – 9, A - 10, B - 11, C - 12, D - 13, E - 14 და F – 15 ქვედა მდგომარეობაში გადართვით შეამოწმეთ და გაანალიზეთ სქემის ფუნქციონირება რომელიც მოწმდება გამოსასვლელებზე ჩართული ლოგიკური სასინჯებით, სადაც აისახება მიმართვის ნომრის პირდაპირი ორობითი კოდი.

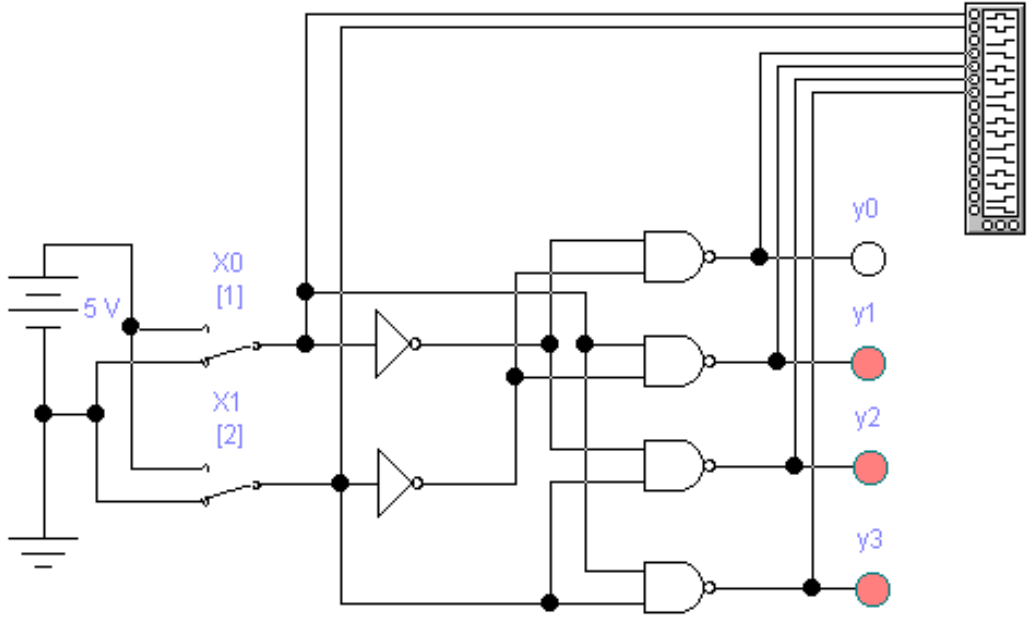
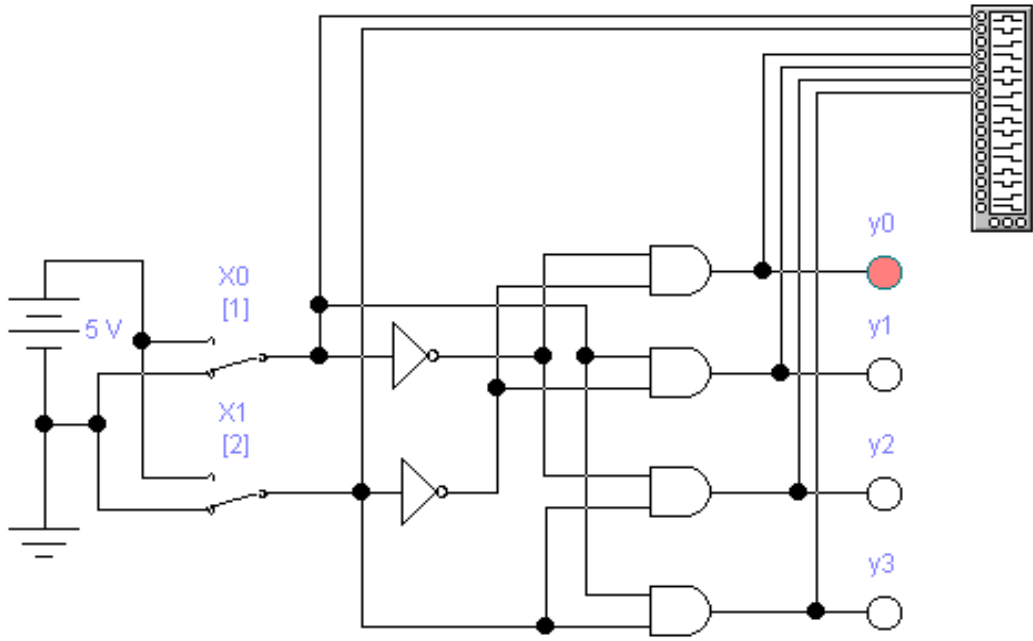
შეადგინეთ მოცემული შიფრატორის მუშაობის ჭეშმარიტების ცხრილი და თითოეული გამოსასვლელისათვის (X0 ... X3) – ბულის გამოსახულება.

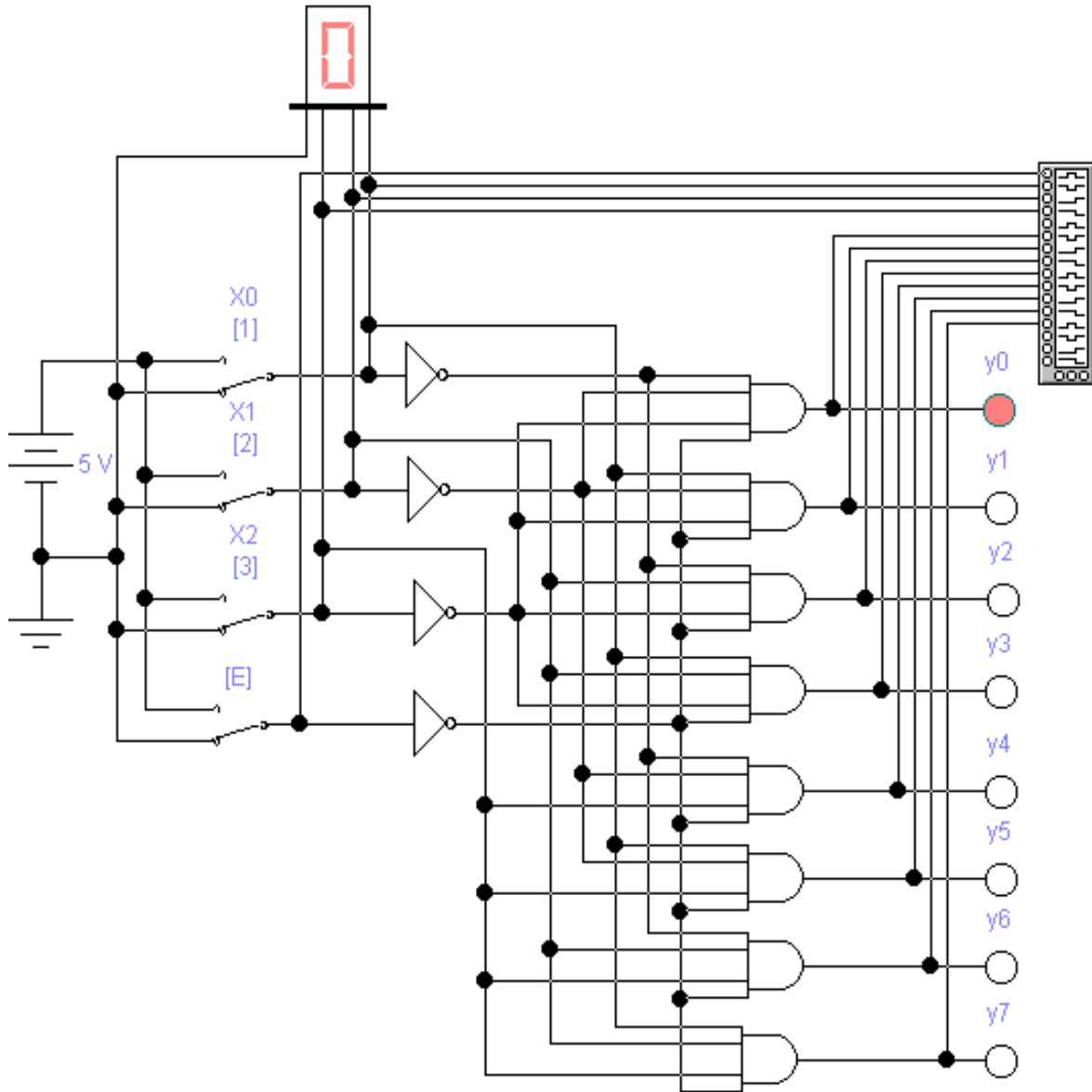
ააგეთ პირდაპირი (ნახ.5.4) და ინვერსიული (ნახ.5.5) გამოსასვლელების მქონე ორთანრიგა დეშიფრატორის (2 x 4 -ზე) სტრუქტურის მოდელირების სქემა.

1 და 2 ტუმბლერების საშუალებით 0 – 3 რიცხვების შესაბამისი ორობითი კომბინაციების თანმიმდევრული მიწოდებით რიგრიგობით (ზემოდან ქვემოთ) უნდა აინთოს ნახ.5.4-ზე ნაჩვენები დეშიფრატორის გამოსასვლელებზე ჩართული თითო ლოგიკური სასინჯი (დანარჩენი სამი ჩამქრალი იქნება), ე.ი. მოხდება ლოგიკური ერთიანის მოძრაობა, ხოლო ნახ.5.5 ნაჩვენები დეშიფრატორის გამოსასვლელებზე – რიგრიგობით უნდა ჩაქრეს ჩართული თითო ლოგიკური სასინჯი (დანარჩენი სამი ანთებული იქნება), ე.ი. მოხდება გამოსასვლელებზე ლოგიკური ნულის მოძრაობა.

შეამოწმეთ და გაანალიზეთ მოცემული დეშიფრატორების ფუნქციონირება, შეადგინეთ მუშაობის ჭეშმარიტების ცხრილი, ააგეთ მუშაობის დროითი დიაგრამა. თითოეული გამოსასვლელისათვის (Y0 ... Y3) დაწერეთ ლოგიკური გამოსახულება.




ააგეთ ნახ.5.6-ზე ნაჩვენები 3 x 8-ზე დეშიფრატორის ლოგიკური სტრუქტურის სქემა, რომელსაც გააჩნია დამატებითი – მუშაობის ნებართვის შესასვლელი E. როცა ნებართვის სიგნალის მნიშვნელობა შეესაბამება ძაბვის დაბალ დონეს (E =0) დეშიფრატორი ფუნქციონირებს, ხოლო როცა - ძაბვის მაღალ დონეს (E =1) მისი მუშაობა ბლოკირებულია და ყველა გამოსასვლელებზე დამყარებულია ლოგიკური ნულის დონის სიგნალები.

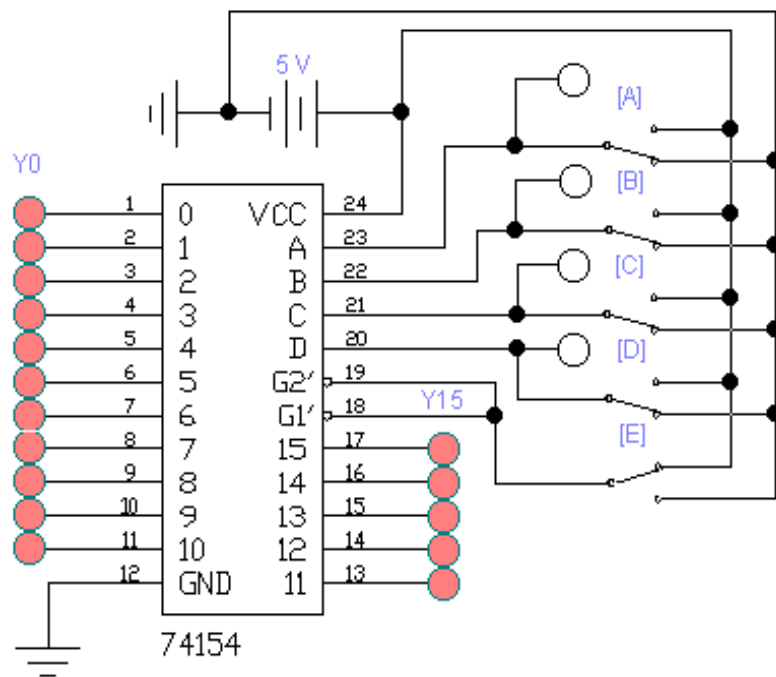




1 . . . 3 ტუმბლერების მეშვეობით 0 . . . 7 რიცხვების შესაბამისი ორობითი კომბინაციების თანმიმდევრული მიწოდებით სქემის გამოსასვლელზე რიგრიგობით (ზემოდან ქვევით) უნდა აინთოს გამოსასვლელებზე ჩართული თითო ლოგიკური საინდიკაციო სასინჯი. სქემის მოქმედებისათვის საჭიროა ტუმბლერი E იყოს ნულიანის მიწოდების მდგომარეობაში.

შეამოწმეთ და გაანალიზეთ მოცემული დეშიფრატორების ფუნქციონირება, შეადგინეთ მუშაობის ჭეშმარიტების ცხრილი, ააგეთ მუშაობის დროითი დიაგრამა. თითოეული გამოსასვლელისათვის (Y0 ... Y7) შეადგინეთ ბულის გამოსახულება.

დააწკაპუნეთ  კლავიშზე, გახსნილი ბიბლიოთეკიდან მაგიდაზე გადაიტანეთ  ნიშნაკი, რის შედეგად გაიხსნება პროგრამაში არსებული დეშიფრატორის მიკროსქემების ჩამონათვალი. მონიშნეთ მიკროსქემა 74154 და დააჭირეთ  ღილაკს, სამუშაო მაგიდაზე გაჩნდება არჩეული მიკროსქემის გრაფიკული აღნიშვნა (ნახ.5.7), რომელიც წარმოადგენს 4 x 16-ზე დეშიფრატორს ინვერსიული გამოსასვლელებით და ააგეთ მისი ჩართვის მოდელირების სქემა (ნახ.5.7).



ტუმბლერების A,B,C,D გამოყენებით რიცხვების 0. . . 15 შესაბამისი ორობითი კომბინაციის თანმიმდევრული მიწოდებით უნდა ჩაქრეს გამოსასვლელზე ჩართული თითო ლოგიკური სასინჯი (Y0. . . Y15), ხოლო დანარჩენი დარჩება ანთებული. მიწოდებული ორობითი კომბინაციის სისწორე მოწმდება შესასვლელებზე ჩართული ლოგიკური სასინჯების მეშვეობით. დეშიფრატორი იმოქმედებს მხოლოდ როცა $G1'=G2'=0$ რაც იმართება ტუმბლერით E.

ჩაატარეთ მიკროსქემის მოქმედების პრინციპის გამოკვლევა ჭეშმარიტების ცხრილის (ცხრილ. 5.3) შესაბამისად. შეადგინეთ თითოეული გამოსასვლელისათვის (Y0 - Y15) ბულის გამოსახულება.

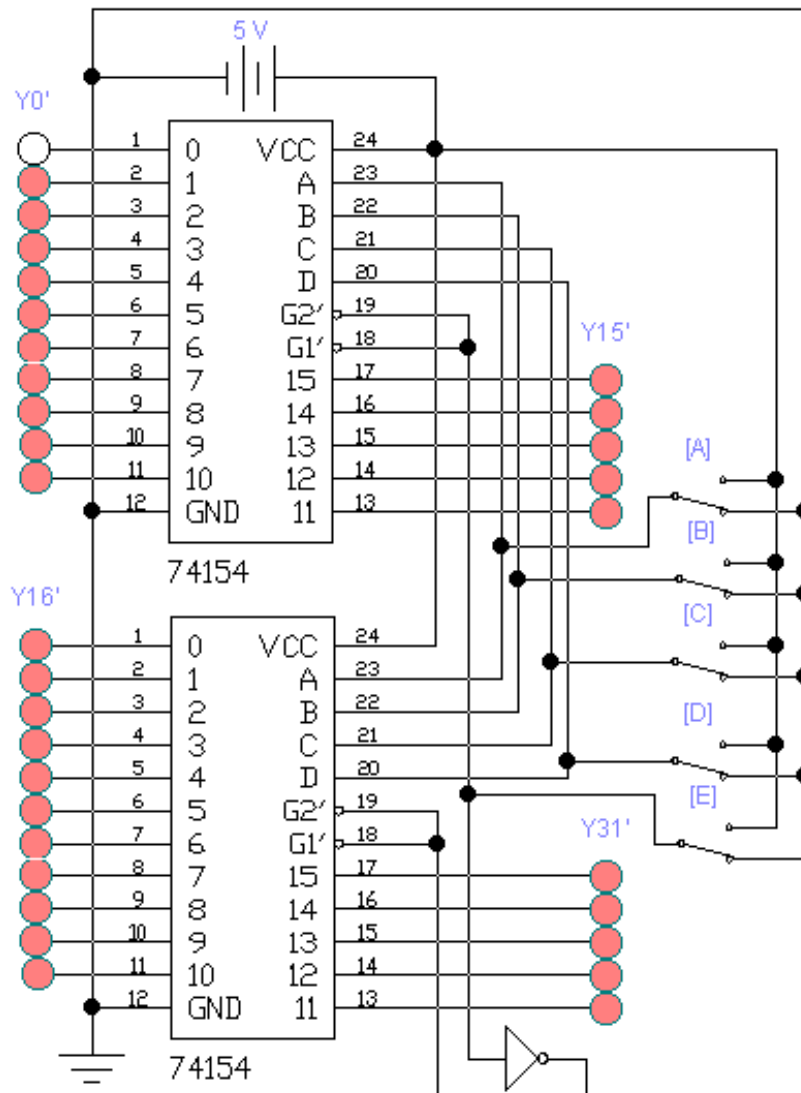
G1	G2	D	C	B	A	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
0	0	0	0	0	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1
0	0	0	0	1	0	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1
0	0	0	0	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1
0	0	0	1	0	0	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1
0	0	0	1	0	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1
0	0	0	1	1	0	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1
0	0	0	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1
0	0	1	0	0	0	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1
0	0	1	0	0	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1
0	0	1	0	1	0	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1
0	0	1	0	1	1	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1
0	0	1	1	0	0	1	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1
0	0	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	0	1	1	1
0	0	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	0	1	1
0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0	1
0	1	X	X	X	X	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
1	0	X	X	X	X	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
1	1	X	X	X	X	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

74154 მიკროსქემის გამოყენებით ააგეთ 5 x 32 დეშიფრატორის ფუნქციონალური სქემა (ნახ.5.8). გაანალიზეთ აგებული მოწყობილობის ფუნქციონირება და მოიყვანეთ მუშაობის პრინციპის აღწერა. შეადგინეთ აგებული დეშიფრატორის მუშაობის ჭეშმარიტების ცხრილი და თითოეული გამოსასვლელისათვის (Y0 ... Y31) – ბულის გამოსახულება.

დამატებითი დავალება:

1. ააგეთ ნახ.5.9 ნაჩვენები დეშიფრატორის ლოგიკური სტრუქტურის სქემა, რომელიც წარმოადგენს ორ 2 x 4 დეშიფრატორს. მათ გააჩნიათ საერთო საინფორმაციო შესასვლელები, ხოლო თითოეულ მათგანს - ცალკეული მუშაობის ნებართვის შესასვლელები, შესაბამისად :E1 და E2, E3 და E4.

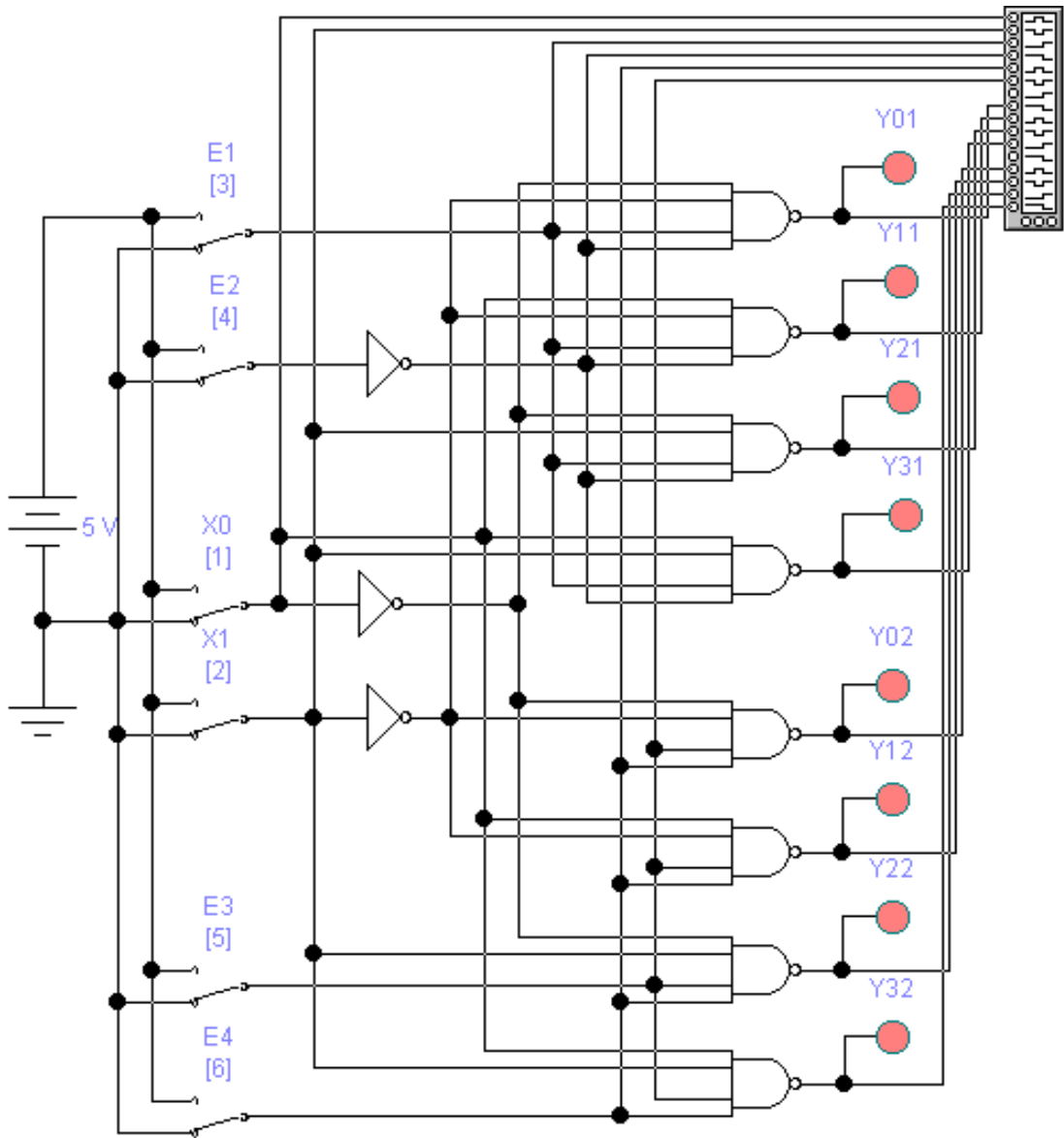
შეამოწმეთ და გაანალიზეთ სქემის ფუნქციონირება, რომელიც მოწმდება გამოსასვლელებზე ჩართული ლოგიკური სასინჯებით და მუშაობის დროითი დიაგრამით.



მოიყვანეთ აგებული დეშიფრატორის მუშაობის პრინციპის აღწერა, შეადგინეთ მისი მუშაობის ჯეშმარიტების ცხრილი და თითოეული გამოსასვლელის (Y01 – Y31, Y02 – Y32) ბულის გამოსახულება.

2. 74138 ნიკროსქემის გამოყენებით ააგეთ 5 x 32 დეშიფრატორის ფუნქციონალური სქემა (მახ.5.10). აღნიშნული მიკროსქემა განლაგებულია ბიბლიოთეკის იგივე კატალოგში რაც მიკროსქემა 74154.

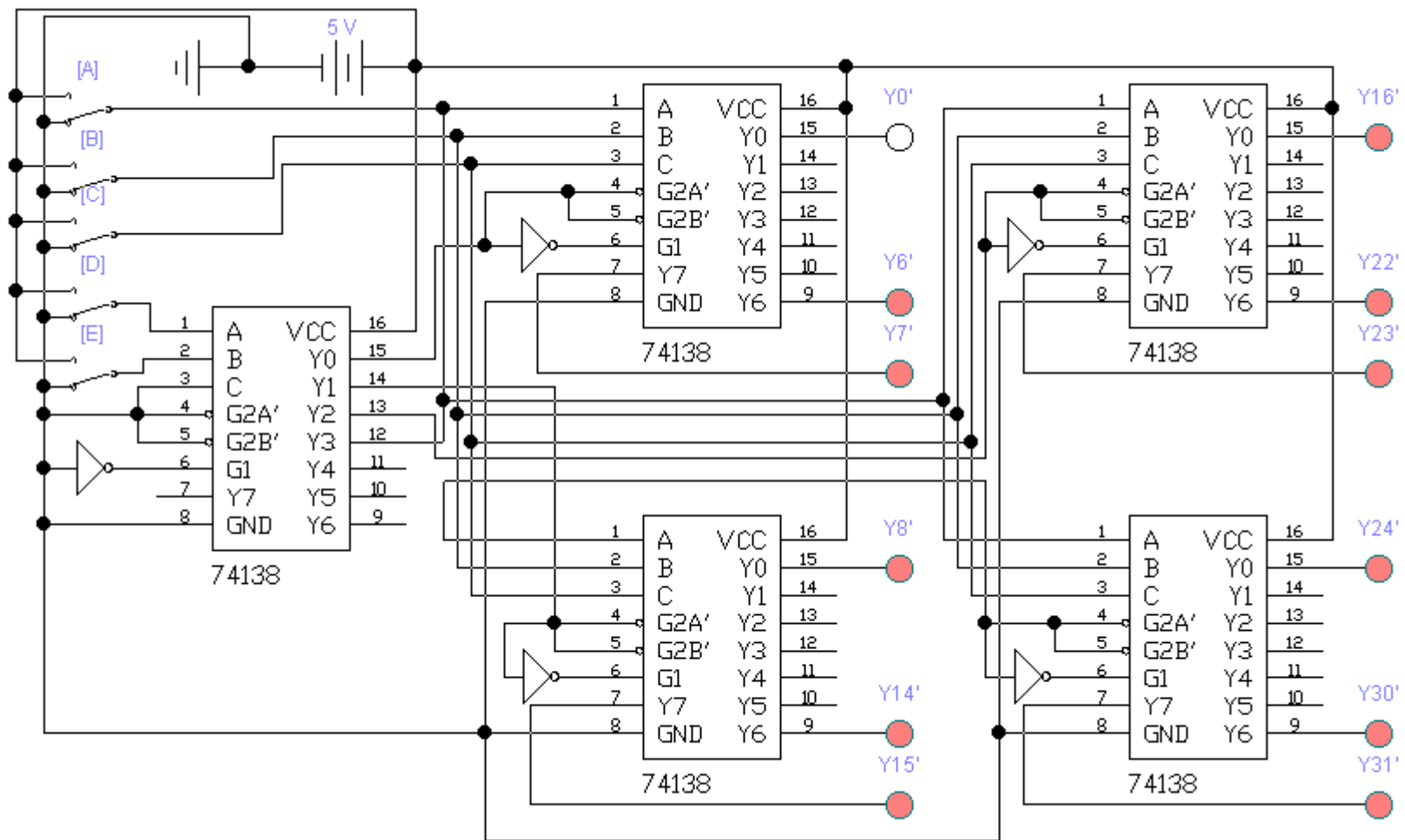
ტუმბლერების A,B,C,D,E გადართვით დეშიფრატორის შესასვლელებზე თანმიმდევრულად მიაწოდეთ ათობითი რიცხვების 0 . . . 31 შესაბამისი ორობითი კომბინაცია, შეამოწმეთ და გაანალიზეთ სქემის ფუნქციონირება.

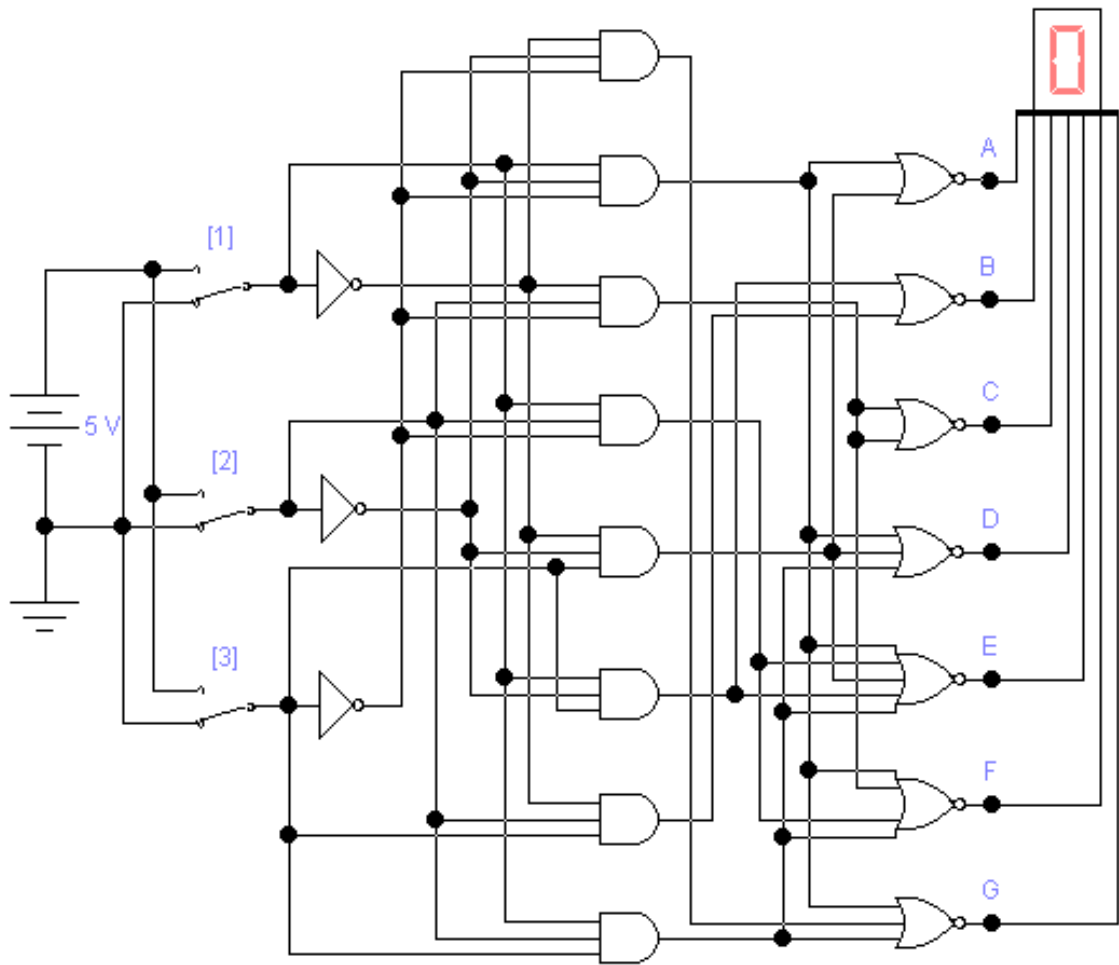


შეადგინეთ აგებული დეშიფრატორის მუშაობის ჯემზარიტების ცხრილი და თითოეული გამოსასვლელისათვის ბულის გამოსახულება.



ააგეთ ნახ.5.11-ზე ნახვენები სამთანრიგა ორობითი კოდის შვიდსვემენტა კოდში გარდაქმნის დეშიფრატორის ლოგიკური სტრუქტურის სქემა.

ჩაატარეთ სქემის ფუნქციონირების გამოკვლევა. ტუმბლერების 1, 2, 3 საშუალებით სქემის შესასვლელებზე მიაწოდეთ 0 . . . 7 ციფრების შესაბამისი ორობითი კოდი და დააკვირდით გამოსასვლელზე ჩართულ

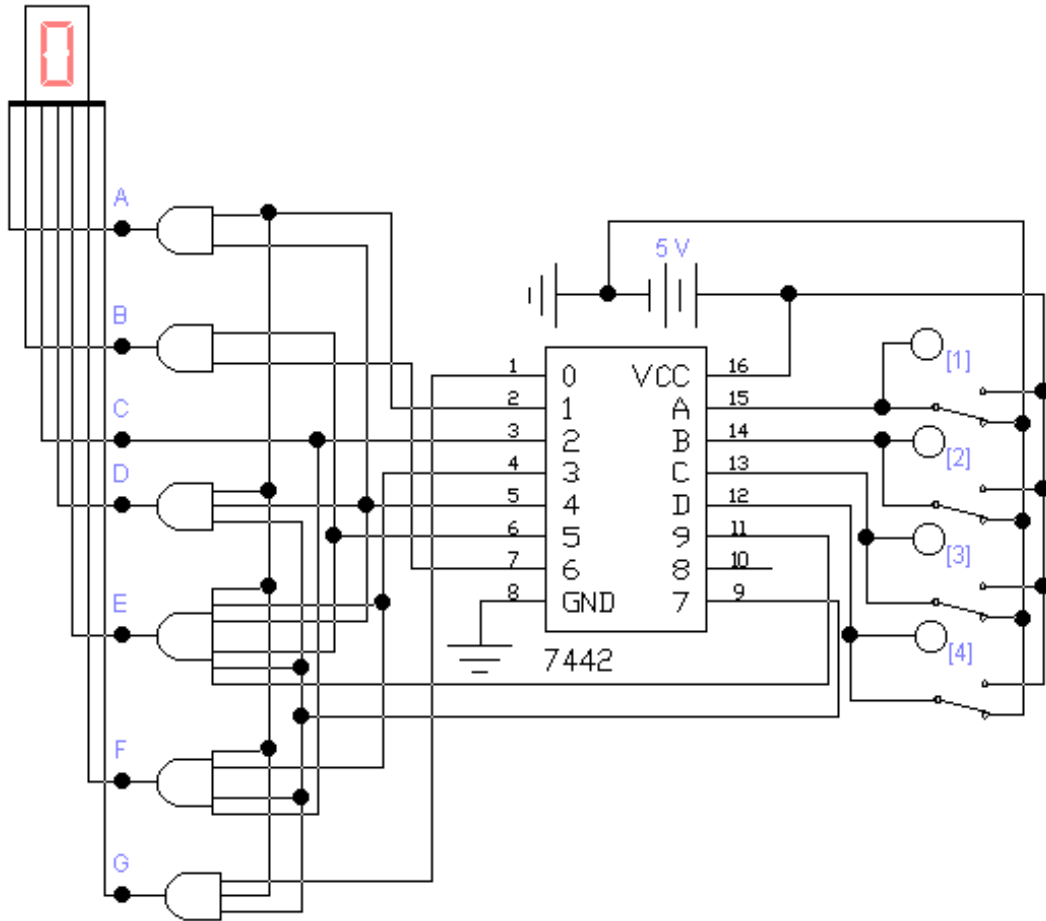




შვიდსეგმენტა ინდიკატორს. შეადგინეთ სქემის მოქმედების ჭეშმარიტების ცხრილი და თითოეული გამოსასვლელისათვის (A,B,C,D,E,F,G) ლოგიკური გამოსახულება.

ააგეთ ნახ.5.12 მოყვანილი ორობით – ათობითი კოდის შვიდსეგმენტა კოდში გარდაქმნის მოწყობილობის ლოგიკური სტრუქტურის სქემა. სქემაში გამოყენებულია ორობით – ათობითი დეშიფრატორის მიკროსქემა **7442**, რომელიც განლაგებულია  ნიშნაკის მიკროსქემების ჩამონათვალში. მონიშნეთ მიკროსქემა 7442 და დააჭირეთ  ღილაკს.



მიკროსქემის მუშაობის ჭეშმარიტების ცხრილი მოყვანილია ცხრილ.5.4-ში.





No.	D	C	B	A	0	1	2	3	4	5	6	7	8	9
0	0	0	0	0	0	1	1	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1	1	1
2	0	0	1	0	1	1	0	1	1	1	1	1	1	1
3	0	0	1	1	1	1	1	0	1	1	1	1	1	1
4	0	1	0	0	1	1	1	1	0	1	1	1	1	1
5	0	1	0	1	1	1	1	1	1	0	1	1	1	1
6	0	1	1	0	1	1	1	1	1	1	0	1	1	1
7	0	1	1	1	1	1	1	1	1	1	1	0	1	1
8	1	0	0	0	1	1	1	1	1	1	1	1	0	1
9	1	0	0	1	1	1	1	1	1	1	1	1	1	0

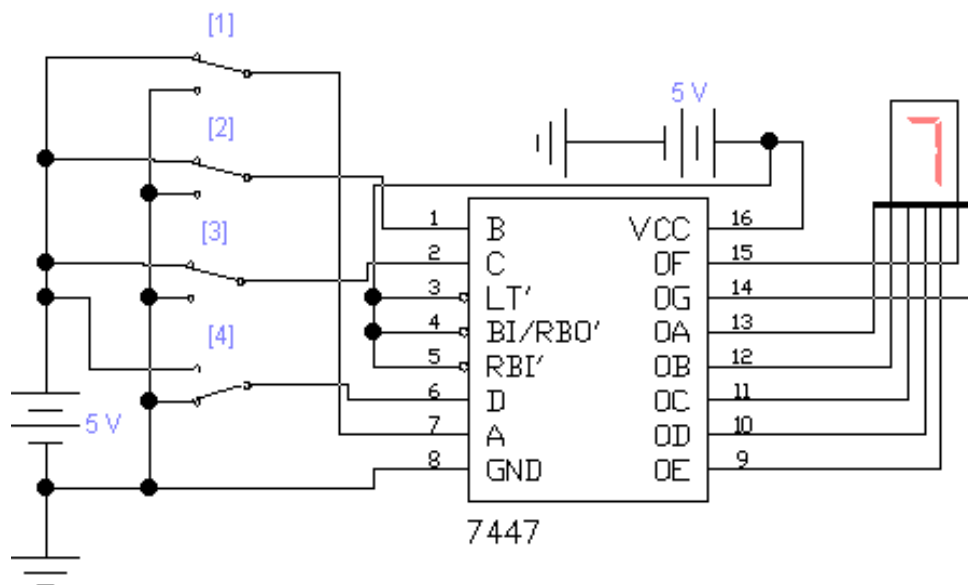
ჩაატარეთ სქემის ფუნქციონირების გამოკვლევა. ტუმბლების 1 - 4 საშუალებით სქემის შესასვლელებზე მიაწოდეთ 0 . . . 9 ციფრების შესაბამისი ორობითი კოდი და დააკვირდით გამოსასვლელზე ჩართულ

შვიდსეგმენტა ინდიკატორს. დაწერეთ სქემის თითოეული გამოსახულების (A,B,C,D,E,F,G) ლოგიკური გამოსახულება.

დააჭირეთ ციფრული მიკროსქემების ბიბლიოთეკის  დილაკზე, მასში აირჩიეთ  ნიშნაკი, რომელიც გადაიტანეთ სამუშაო ველზე. შედეგად გაიხსნება მიკროსქემების ჩამონათვალი, მონიშნეთ მიკროსქემა 7447, რომელიც წარმოადგენს შვიდსეგმენტა ინდიკატორის ჩართვის დეშიფრატორს. დეშიფრატორი ასრულებს ორობით – ათობითი კოდის გარდაქმნას შვიდსეგმენტა დეშიფრატორში.

ააგეთ არჩეული მიკროსქემის ჩართვის სქემა (ნახ.5.13), სადაც მიკროსქემის გამოსახულებზე ჩართულია შვიდსეგმენტა ინდიკატორი.

ინდიკატორის გამოსახულების გამოძახება ხორციელდება პროგრამის  დილაკზე დაჭერით, გახსნილი ბიბლიოთეკიდან  ნიშნაკის სამუშაო მაგიდაზე გადატანით.



ტუმბლერების საშუალებით მიკროსქემის შესასვლელებზე თანმიმდევრულად მიაწოდეთ ათობითი რიცხვების (0 – 9) ორობითი კოდი, რის შედეგად შვიდსეგმენტა ინდიკატორზე უნდა აისახოს შესაბამისი ათობითი რიცხვის გამოსახულება.

ჩაატარეთ მიკროსქემის მოქმედების პრინციპის გამოკვლევა ჭეშმარიტების ცხრილ.5.5 შესაბამისად.

No.	\overline{LT}	\overline{RBI}	D	C	B	A	$\overline{BI}/\overline{RBO}$	a	b	c	d	e	f	g
0	1	1	0	0	0	0	1	1	1	1	1	1	1	0
1	1	X	0	0	0	1	1	0	1	1	0	0	0	0
2	1	X	0	0	1	0	1	1	1	0	1	1	0	1
3	1	X	0	0	1	1	1	1	1	1	1	0	0	1
4	1	X	0	1	0	0	1	0	1	1	0	0	1	1
5	1	X	0	1	0	1	1	1	0	1	1	0	1	1
6	1	X	0	1	1	0	1	0	0	1	1	1	1	0
7	1	X	0	1	1	1	1	1	1	1	0	0	0	0
8	1	X	1	0	0	0	1	1	1	1	1	1	1	1
9	1	X	1	0	0	1	1	1	1	1	0	0	1	1
10	1	X	1	0	1	0	1	0	0	0	1	1	0	1
11	1	X	1	0	1	1	1	1	0	0	1	1	0	1
12	1	X	1	1	0	0	1	0	1	0	0	0	1	1
13	1	X	1	1	0	1	1	1	0	0	1	0	1	1
14	1	X	1	1	1	0	1	0	0	0	1	1	1	1
15	1	X	1	1	1	1	1	0	0	0	0	0	0	0

ლაბორატორიული სამუშაო № 6

თემა:

კომბინაციური მოწყობილობის მოდელირება.

ციფრული სიგნალების გადამრთველები

სამუშაოს შინაარსი

1. მულტიპლექსორის ლოგიკური სტრუქტურის სქემის მოდელირება. მონაცემთა არხების რაოდენობის გაზრდის სქემის მოდელირება. მიკროსქემის ჩართვის სქემის მოდელირება.

2. დემულტიპლექსორის ლოგიკური სტრუქტურის სქემის მოდელირება. მიკროსქემის ჩართვის სქემის მოდელირება.

ზოგადი ცნობები

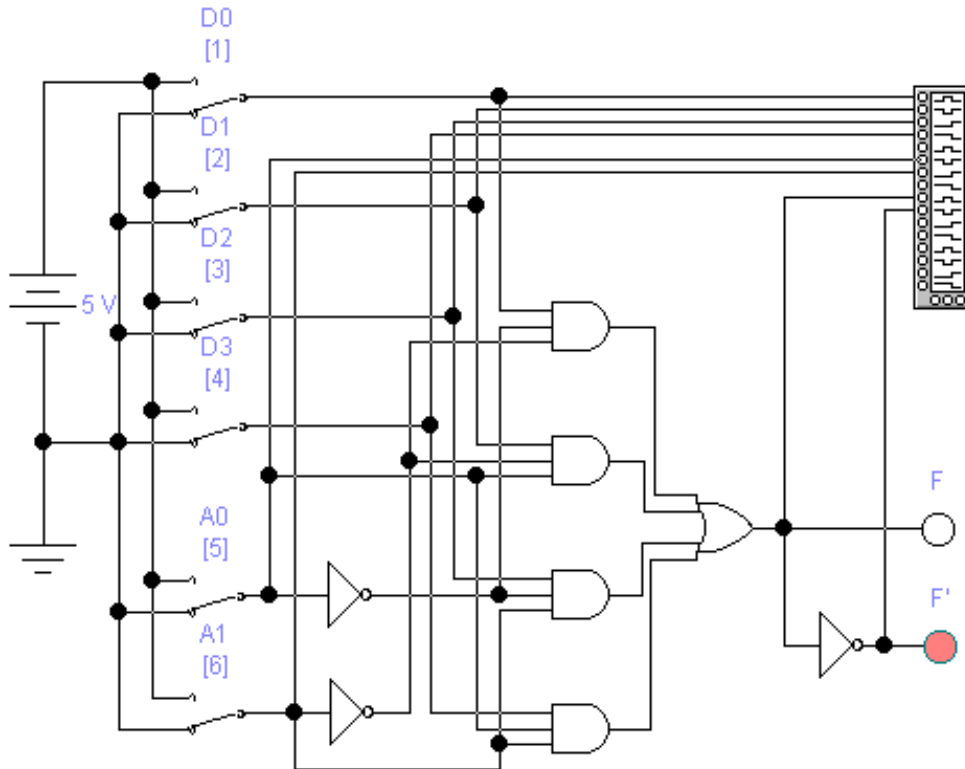
სხვადასხვა რადიოელექტრონული მოწყობილობების გამოყენებისას ხშირად ჩნდება სიგნალების არჩევის (სელექციის) აუცილებლობა, რომელიც მიეწოდება მოცემულ შესასვლელს სხვა მრავალთაგანისაგან. მაგალითად, ძველ რადიომიმღებში და ტელევიზორში აღნიშნული ფუნქციის (დიაპაზონის ან არხის არჩევა) რეალიზება ხორციელდება მრავალი პოზიციის მქონე მექანიკური გადამრთველის გამოყენებით ანუ ხორციელდება ერთერთი არხის კომუტაცია ერთ გამოსასვლელზე.

მულტიპლექსორი წარმოადგენს ციფრული სიგნალების მართვად გადამრთველს, რომელიც უზრუნველყოფს მრავალი შესასვლელი სიგნალიდან მხოლოდ არსებული ნომრის (მისამართის) მქონე სიგნალის გადაცემას ერთადერთ გამოსასვლელზე. მონაცემთა მრავალი არხიდან ერთზე გადართვის ოპერაციას ეწოდება მულტიპლექსირება.

დემულტიპლექსორი წარმოადგენს მოწყობილობას რომელიც უზრუნველყოფს ერთი არხის შეერთებას რამდენიმე დამოუკიდებელ არხთან, ანუ ასრულებს მულტიპლექსორის შებრუნებულ ფუნქციას.

სასამუშაოს ჩატარების მეთოდოლოგია

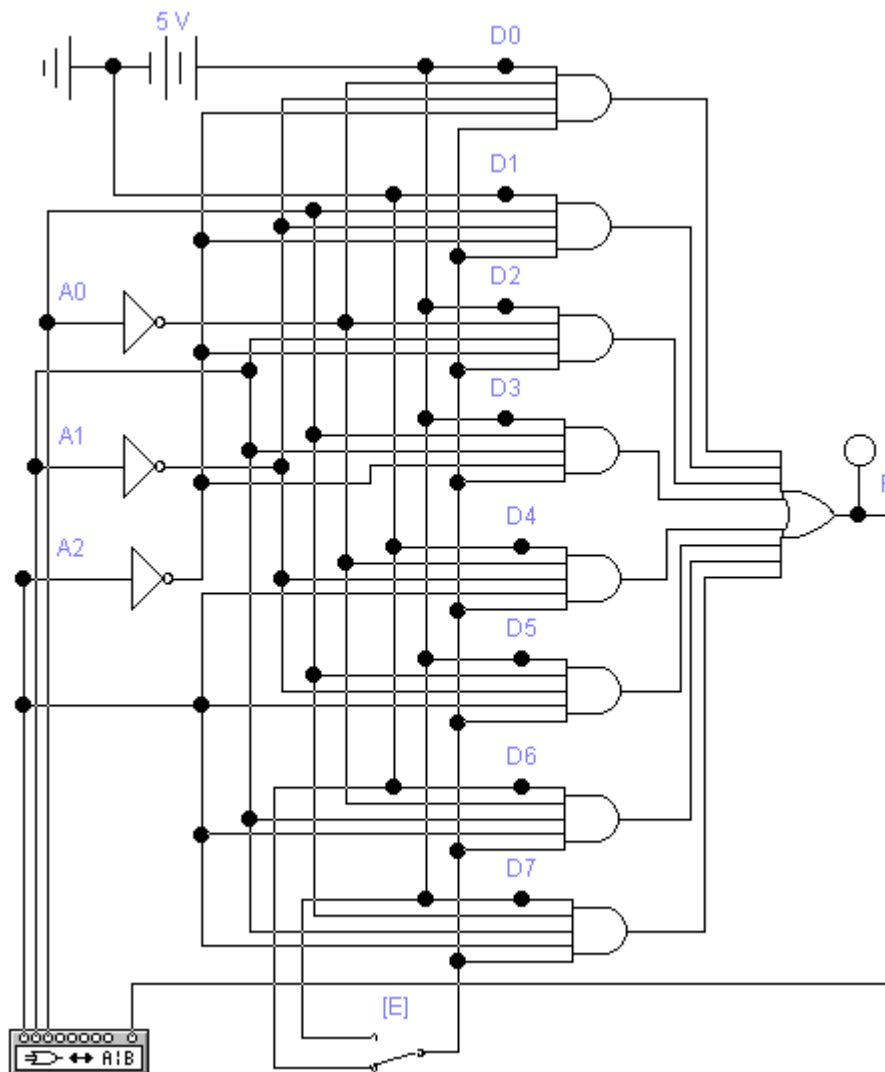
ააგეთ ნახ.6.1 ნაჩვენები ოთხარხიანი მულტიპლექსორის (4 x 1) ლოგიკური სტრუქტურის სქემა, რომელსაც გააჩნია როგორც პირდაპირი (F) აგრეთვე ინვერსიული გამოსასვლელი (F').



ტუმბლერების 1 - 4 საშუალებით მულტიპლექსორის მონაცემთა არხებს (D0,D1,D2,D3) მიაწოდეთ ნებისმიერი ოთხთანრიგა ორობითი სიტყვა. ტუმბლერების 5,6 გადართვით მოწყობილობის სამისამართო შესასვლელებს (A1,A0) თანმიმდევრობით მიაწოდეთ მონაცემთა არხების ნომრის ორობითი კოდი (მისამართი). გამოსასვლელებზე (F და F') ჩართული ლოგიკური სასინჯის მეშვეობით დააკვირდით მიწოდებული პარალელური მონაცემების თანმიმდევრობას.

გაანალიზეთ მულტიპლექსორის მოქმედების პრინციპი. შეადგინეთ მულტიპლექსორის მუშაობის ჭეშმარიტების ცხრილი და მისი გამოსასვლელების ფუნქციის ლოგიკური გამოსახულება. სქემას მიერთებული ანალიზატორის გამოყენებით ააგეთ მულტიპლექსორის დროითი დიაგრამა.



ააგეთ ნახ.6.2 მოყვანილი ნებართვის შესასვლელის (E) მქონე 8 x 1 მულტიპლექსორის ლოგიკური სტრუქტურა. მის მონაცემთა შესასვლელებს (D0 – D7) მუდმივად მიეწოდება ორობითი სიტყვა–10101101. მოწყობილობის სამისამართო შესასვლელები (A0,A1,A2) და გამოსასვლელი (F) მიუერთდ ლოგიკურ გარდამქმნელს. ტუმბლერი E გადართეთ ერთიანს მიწოდების მდგომარეობაში (ზედა მდგომარეობა).



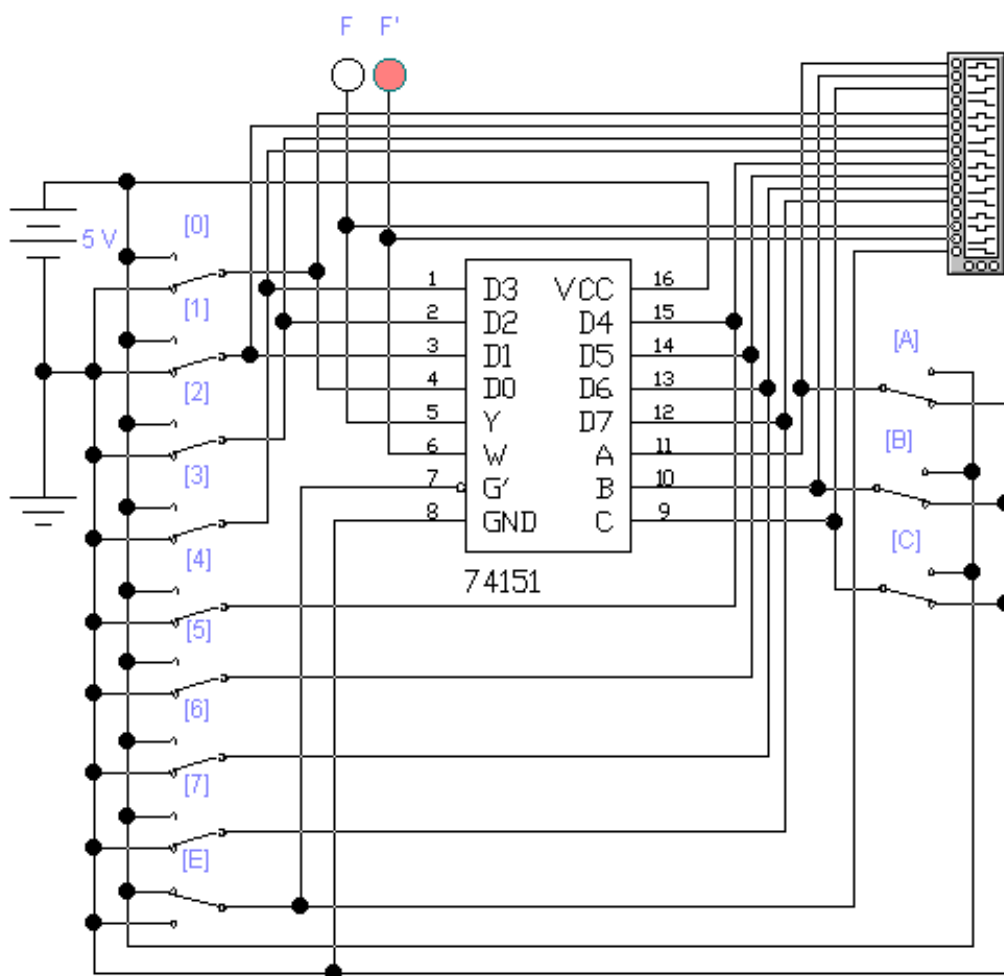
დააფიქსირეთ და შეამოწმეთ ლოგიკური გარდამქმნელის წინა პანელზე მიღებული მულტიპლექსორის ჯგუფმართების ცხრილი.

F გამოსასვლელისათვის შეადგინეთ ფუნქციის ლოგიკური გამოსახულება.

გადართულ ტუმბლერი E ქვედა (ნულიანის მიწოდების) მდგომარეობაში. დააფიქსირეთ და გაანალიზეთ მიღებული ჭეშმარიტების ცხრილი.

დააჭირეთ პროგრამის  ღილაკს, გახსნილი ბიბლიოთეკიდან  ნიშნაკი გადაიტანეთ სამუშაო მაგიდაზე, მიკროსქემების ჩამონათვალში აირჩიეთ მიკროსქემა 74151, რომელიც წარმოადგენს ინვერსიული მუშაობის ნებართვის შესასვლელის მქონე 8 x 1 მულტიპლექსორს.

ააგეთ ნახ.6.3 მოყვანილი 74151 მიკროსქემის ჩართვის სქემა, ჩაატარეთ მიკროსქემის მოქმედების პრინციპის გამოკვლევა ჭეშმარიტების ცხრილ.6.1 შესაბამისად.



Select			Strobe	Outputs	
C	B	A	G'	Y	W
X	X	X	1	0	1
0	0	0	0	D0	D0'
0	0	1	0	D1	D1'
0	1	0	0	D2	D2'
0	1	1	0	D3	D3'
1	0	0	0	D4	D4'
1	0	1	0	D5	D5'
1	1	0	0	D6	D6'
1	1	1	0	D7	D7'

სადაც: Select (A,B,C) – სამისამართო შესასვლელები;

Strobe (G') – მუშაობის ნებართვის შესასვლელი;

Outputs (Y) – მულტიპლექსორის პირდაპირი გამოსასვლელი;

Outputs (W) - მულტიპლექსორის ინვერსიული გამოსასვლელი.

ტუმბლერი E დააყენეთ ნულის მიწოდების მდგომარეობაში. ტუმბლერების 0 – 7 გამოყენებით მულტიპლექსორის მონაცემთა შესასვლელებს D0 – D7 მიაწოდეთ ნებისმიერი ორობითი სიტყვა, ამასთანავე A,B,C ტუმბლერების საშუალებით მოწყობილობის სამისამართო შესასვლელებს თანმიმდევრობით მიაწოდეთ მონაცემთა არხების ნომრის ორობითი კოდი. გამოსასვლელზე (Y) ჩართული ლოგიკური სასინჯის F მეშვეობით დააკვირდით მონაცემთა გადაცემის თანმიმდევრობის სისწორეს, ხოლო გამოსასვლელზე (W) – თანმიმდევრობის ინვერსიას (ლოგიკური სასინჯი F).



მულტიპლექსორს მიუერთეთ ანალიზატორი და ააგეთ მისი მუშაობის დროითი დიაგრამა

74153 მიკროსქემის გამოყენებით ააგეთ 16 არხიანი (16 x 1) მულტიპლექსორის ფუნქციონალური სქემა (ნახ.6.4). მიკროსქემა განლაგებულია იგივე ნიშნაკის მიკროსქემების ჩამონათვალში, წარმოადგენს ორ 4 x 1 მულტიპლექსორს. მიკროსქემის მოქმედების ჭეშმარიტების ცხრილი მოყვანილია ცხრილ. 6.2, სადაც:

- Select (A,B) – სამისამართო შესასვლელები ;
- Data inputs (C0,C1,C2,C3) – მონაცემთა არხები ;
- Strobe (G') – მუშაობის ნებართვის შესასვლელი ;

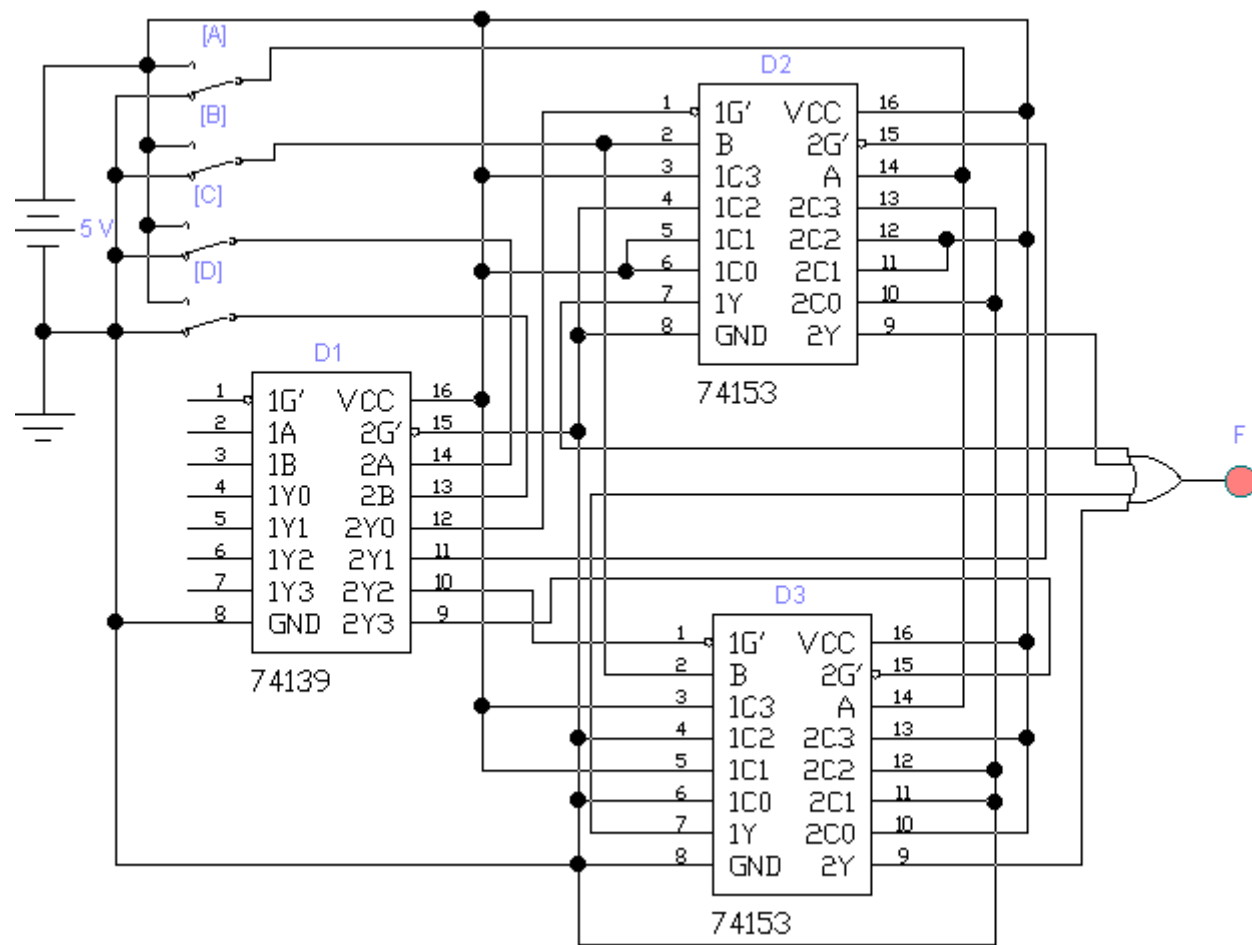
- Output (Y) – მოწიობილობის გამოსასვლელი.

Select		Data Inputs				Strobe	Output
B	A	C0	C1	C2	C3	G'	Y
X	X	X	X	X	X	1	0
0	0	0	X	X	X	0	0
0	0	1	X	X	X	0	1
0	1	X	0	X	X	0	0
0	1	X	1	X	X	0	1
1	0	X	X	0	X	0	0
1	0	X	X	1	X	0	1
1	1	X	X	X	0	0	0
1	1	X	X	X	1	0	1

სქემაში მონაწილე მიკროსქემა 74139 განლაგებულია  დილაკის განყოფილებაში. დაატვირთეთ დილაკს,  ნიშნაკი გადაიტანეთ სამუშაო მაგიდაზე, გახსნილი მიკროსქემების ჩამონათვალში აირჩიეთ მიკროსქემა 74153. მიკროსქემა წარმოადგენს დეშიფრატორს, რომელშიც განლაგებულია ორი 2 x 4 დეშიფრატორი, რომლის მუშაობის ჭეშმარიტების ცხრილი მოყვანილია ცხრილ. 6.3, სადაც:

- Enable G – მუშაობის ნებართვის შესასვლელი;
- Select A B – დეშიფრატორის საინფორმაციო შესასვლელი;
- Outputs Y0 Y1 Y2 Y3 – დეშიფრატორის გამოსასვლელი.

Enable \bar{G}	Select		Outputs			
	B	A	Y0	Y1	Y2	Y3
1	X	X	1	1	1	1
0	0	0	0	1	1	1
0	0	1	1	0	1	1
0	1	0	1	1	0	1
0	1	1	1	1	1	0



მულტიპლექსორის მონაცემთა შესასვლელებზე D0 – D15: D0 – D3 (მიკროსქემა D2:1C0 – 1C3), D4 – D7 (მიკროსქემა D2:2C0 – 2C3), D8 – D11 (მიკროსქემა D3:1C0 – 1C3), D12 – D15 (მიკროსქემა D2:2C0 – 2C3) მუდმივად მიწოდებულია ორობითი სიტყვა: 1001101001101011. ჩაატარეთ სქემის ფუნქციონირების გამოკვლევა. ტუმბლერების A,B,C,D საშუალებით სქემის შესასვლელებზე მიაწოდეთ მონაცემთა არხების ნომრის (ციფრების 0 – 15) შესაბამისი ორობითი კოდი, გამოსასვლელზე ჩართული ლოგიკური სასინჯის F მეშვეობით დააკვირდით მონაცემთა გადაცემის თანმიმდევრობის სისწორეს. მოიყვანეთ აგებული მულტიპლექსორის მოქმედების პრინციპის აღწერა, F გამოსასვლელისათვის შეადგინეთ ფუნქციის ლოგიკური გამოსახულება.

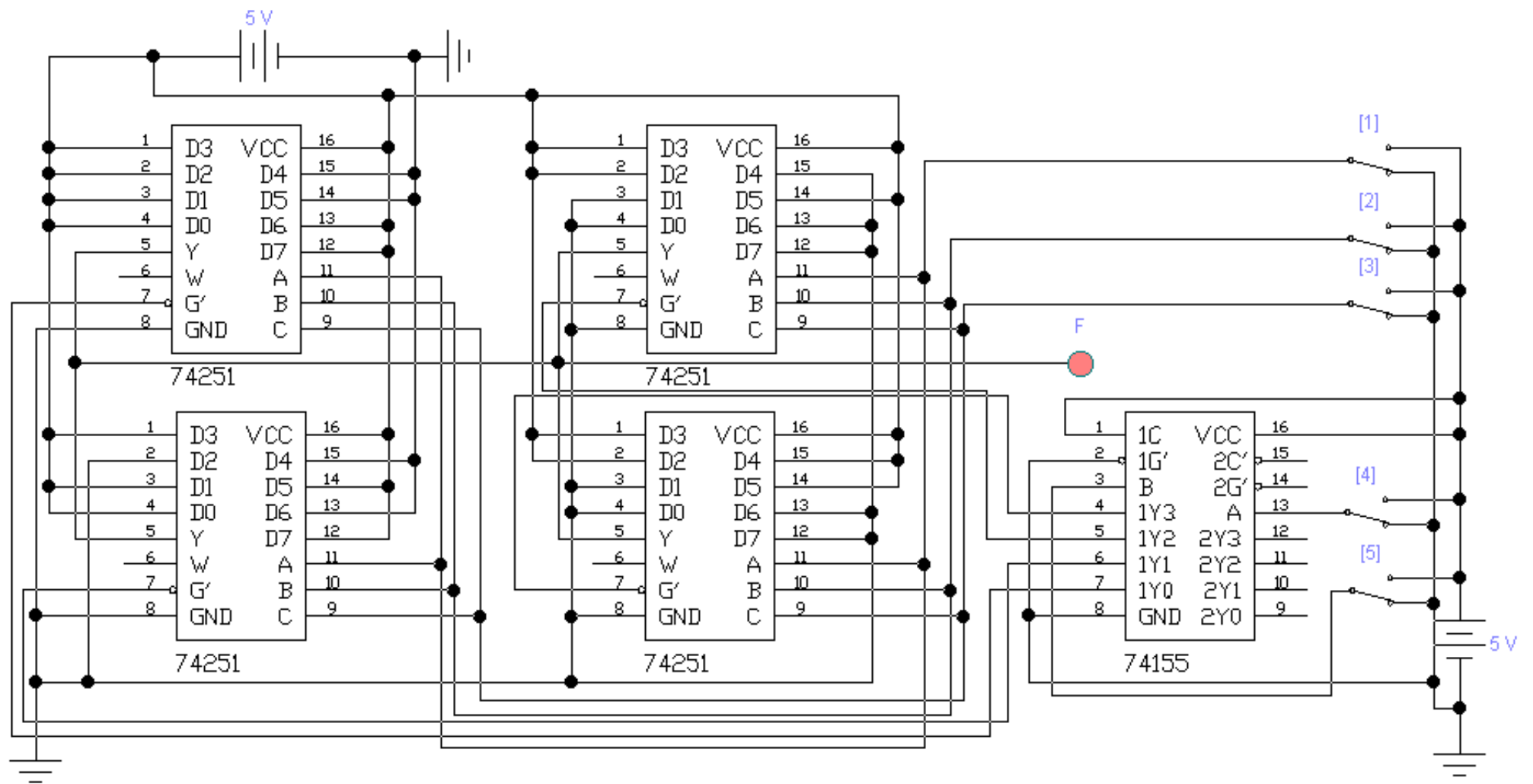
დამატებითი დავალება:

1. ააგეთ ნახ.6.5 ნახევრები 32x1 მულტიპლექსორის სქემა. ჩაატარეთ მისი ფუნქციონირების გამოკვლევა, მოიყვანეთ მოქმედების პრინციპის აღწერა. სქემაში გამოყენებული მიკროსქემა 74251 ზემოთ განხილული მიკროსქემის 74151 ანალოგიურია, მას გააჩნია სამი მდგომარეობის მქონე გამოსასვლელი. განლაგებულია იგივე ნიშნაკის ჩამონათვალში, ხოლო სქემაში გამოყენებული დეშიფრატორის მიკროსქემა 74155 - იგივე ნიშნაკის ჩამონათვალში რაც მიკროსქემა 74139. მიკროსქემაში მოთავსებულია ორი 2 x 4 დეშიფრატორი, თითოეულს გააჩნია ორი მუშაობის ნებართვის სიგნალი G და G.

შეადგინეთ F გამოსასვლელის ფუნქციის ლოგიკური გამოსახულება.

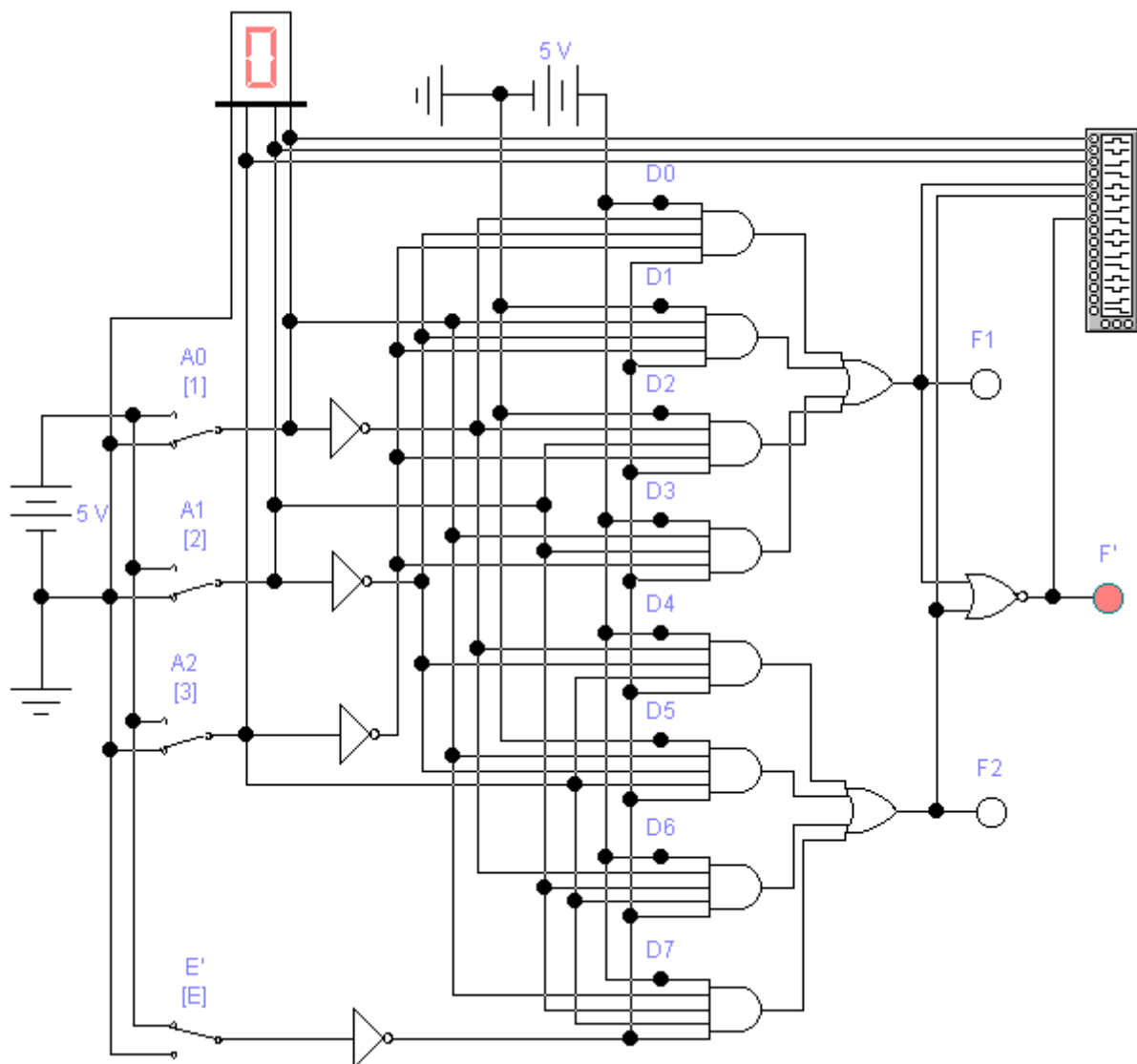
2. 74150 მიკროსქემის (ნახ.6.6) საფუძველზე, რომელიც წარმოადგენს 16x1 მულტიპლექსორს, შეასრულეთ 32x1 მულტიპლექსორის სტრუქტურის სინთეზი. მიკროსქემა განლაგებულია იგივე ჩამონათვალში, სადაც ზევით განხილული მიკროსქემები. მისი ჭეშმარიტების ცხრილის მისაღებად მონიშნეთ მიკროსქემის გამოსახულება, თავის ისარი მიიყვანეთ მის გამოსახულებასთან, დააჭირეთ თავის მარჯვენა ღილაკს, გახსნილ მენიუში მონიშნეთ სტრიქონი Help, რის შედეგად გაიხსნება მიკროსქემის ჭეშმარიტების ცხრილი. მოიყვანეთ დამუშავებული სქემის აღწერა.

3. ააგეთ ნახ.6.7 მოყვანილი მულტიპლექსორის ლოგიკური სტრუქტურა და მუშაობის დროითი დიაგრამა. შეადგინეთ მუშაობის ჭეშმარიტების ცხრილი, F1,F2,F გამოსასვლელებისათვის - ლოგიკური გამოსახულებანი.

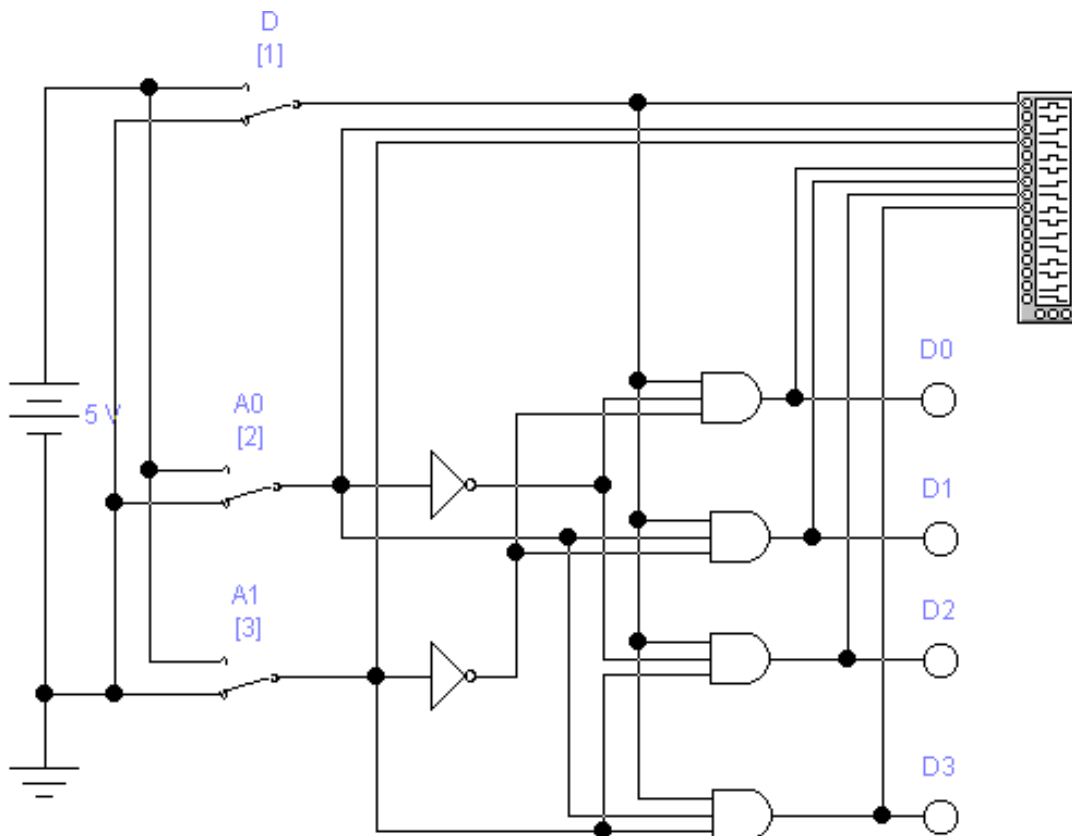


1	E7	VCC	24
2	E6	E8	23
3	E5	E9	22
4	E4	E10	21
5	E3	E11	20
6	E2	E12	19
7	E1	E13	18
8	E0	E14	17
9	G'	E15	16
10	W	A	15
11	D	B	14
12	GND	C	13


74150



ააგეთ ნახ.6.8 ნახვენები 1 x 4 დემულტიპლექსორის ლოგიკური სტრუქტურა. ტუმბლერ 1-ის საშუალებით მოწყობილობის მონაცემთა შესასვლელზე (D) მიაწოდეთ ერთიანების და ნულების სხვადასხვა თანმიმდევრობა, ხოლო 1 და 2 - ტუმბლერის საშუალებით ორობითი კოდის სხვადასხვა კომბინაცია, რომლებიც წარმოადგენენ დემულტიპლექსორის გამოსასვლელი არხების მისამართს. მიმდევრულად მიწოდებული ინფორმაცია თანმიმდევრულად უნდა განაწილდეს სქემის გამოსასვლელზე, რაც მოწმდება საინდიკაციო სასინჯებით (D0 – D3).



ააგეთ მოწყობილობის მოქმედების დროითი დიაგრამა და შეადგინეთ თითოეული გამოსასვლელისთვის ფუნქციის ლოგიკური გამოსახულება.

ციფრული მიკროსქემების ბიბლიოთეკაში  მოძებნეთ მიკროსქემა 74238, რომელიც წარმოადგენს 3x8-ზე Dec/DEMUX (დემიფრატორ/დემულტიპლექსორი) სამი მუშაობის ნებართვის შესასვლელით:

G1,G2A,G2B. დემულტიპლექსორის G1 შესასვლელი გამოიყენება მონაცემთა მიწოდებისათვის. ააგეთ მიკროსქემის ჩართვის სქემა (ნახ.6.9).

ჩაატარეთ მიკროსქემის მოქმედების პრინციპის გამოკვლევა ჭეშმარიტების ცხრილის შესაბამისად, რომლის გამოძახებისათვის მონიშნეთ მიკროსქემის გამოსახულება, დააჭირეთ თავის მარჯვენა ღილაკს, მონიშნეთ მენიუს სტრიქონი Help. ტუმბლერების A,B,C საშუალებით მიაწოდეთ სამთანრიგა ორობითი კოდის სხვადასხვა კომბინაცია, რომლის მნიშვნელობა ათობითი რიცხვის სახით აისახება ციფრულ ინდიკატორზე. მიწოდებული კოდის თანახმად სათანადო გამოსასვლელზე უნდა აინთოს ლოგიკური სასინჯი, თუ ტუმბლერი D იმყოფება ერთიანის მიწოდების მდგომარეობაში, ან ჩაქრეს თუ ტუმბლერი D იმყოფება ნულის მიწოდების მდგომარეობაში.

ლაბორატორიული სამუშაო № 7

თემა:

კომბინაციური მოწყობილობის მოდელირება.

**არითმეტიკული, შემდარბეული და მაკონტროლებელი
მოწყობილობები**

სამუშაოს შინაარსი

1. ამჯამავის ლოგიკური სტრუქტურის მოდელირება. მრავალთანრიგა ამჯამავის სქემის მოდელირება. მიკროსქემის ჩართვის სქემის მოდელირება
2. კომპარატორის ლოგიკური სტრუქტურის მოდელირება.

3. ლუწობის და კენტობის მაკონტროლებელი სქემის ლოგიკური სტრუქტურის მოდელირება. მიკროსქემის ჩართვის სქემის მოდელირება

ზოგადი ცნობები

ორობითი რიცხვების არითმეტიკული შეკრება წარმოადგენს იმ მათემატიკურ ოპერაციას რომელიც ფაქტობრივად გვევლინება ელექტრონული გამომთვლელი მანქანების მოქმედების საფუძვლად. აქედან გამომდინარე პირველ მანქანებს უწოდებდნენ არითმეტიკულ მოწყობილობებს.

ორი ორობითი სიტყვების შეკრების შემსრულებელ მოწყობილობას ეწოდება *ამჯამავი*. ერთთანრიგა ორობითი სიტყვების ამჯამავს გააჩნია ორი გამოსასვლელი: ჯამი S (ლათინური სიტყვიდან *Summa*) და გადატანა C (ინგლისური სიტყვიდან *Carry*).

განასხვავებენ *ნახევრად და სრულად ამჯამავს*. ნახევრად ამჯამავში შეკრება სრულდება წინა თანრიგიდან გადატანის გათვალისწინების გარეშე, ანუ მას არ გააჩნია აღნიშნული შესასვლელი. აქედან გამომდინარე ნახევრად ამჯამავი გამოიყენება მხოლოდ ერთთანრიგა ან მრავალთანრიგა ორობითი კოდების მხოლოდ ყველაზე უმცროსი თანრიგების შესაკრებად. მრავალთანრიგა ორობითი სიტყვების უფროსი თანრიგების შეკრებისას საჭიროა წინა (უმცროსი) თანრიგიდან გადატანის გათვალისწინება, რაც ხორციელდება სრულად ამჯამავში.

ციფრული ინფორმაციის დამუშავებისას ხშირად გამოიყენება რიცხვების შედარების ოპერაციები სხვადასხვა ნიშანთვისების მიხედვით: მოდულის მიხედვით; შედარება რიცხვების ნიშანის მიხედვით; მცოცავი მძიმის ფორმით წარმოდგენილი რიცხვების მანტისების შედარება. ეს ოპერაციები გამოიყენება მთვლელებში, დემიფრატორებში და ამჯამავებში, მიკროპროგრამული მართვის ბლოკებში, კემ-მეხსიერებაში და სხვა.

ორი კოდური სიტყვის შემდარებელ მოწყობილობას ეწოდება ციფრული *კომპარატორი* (ლათინური სიტყვიდან *Comparator*), რომელიც არკვევს ორ A და B კოდურ კომბინაციას შორის თანაფარდობას ($A > B$, $A < B$, $A = B$).

მონაცემთა გადაცემის და შენახვის სისწორის კონტროლი წარმოადგენს ციფრული მოწყობილობის ნორმალური ფუნქციონირების მთავარ პირობად. ორობითი კოდის გადაცემისას ორ მოწყობილობას შორის დაბრკოლების სიგნალის მოქმედების გამო კოდის ერთ – ერთ თანრიგში

შეიძლება გაჩნდეს ან დაიკარგოს ერთიანი, რის შედეგად მიმღებში მიიღება მცდარი კოდი. ამ ფაქტის აღმოჩენა სპეციალური შემოწმების გარეშე შეუძლებელია.

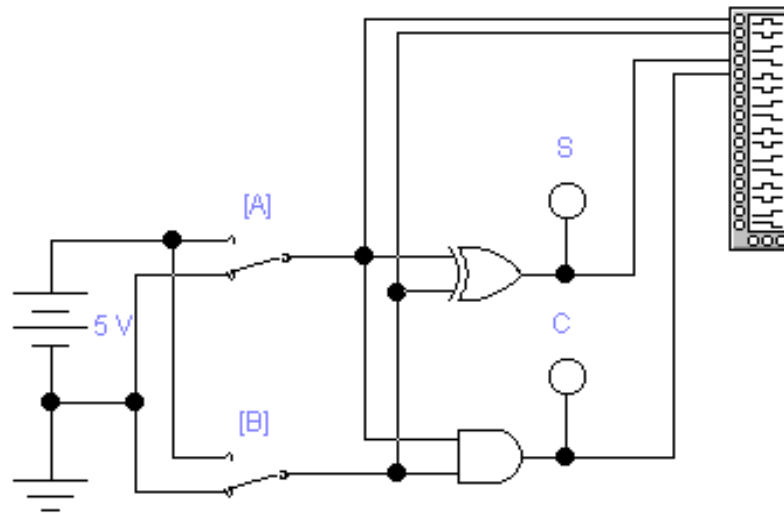
გადაცემული კოდის კონტროლის მარტივ და ფართოდ გამოყენების მეთოდს წარმოადგენს ორის მოდულით კონტროლი (ერთიანების რაოდენობის **ლუწობაზე / კენტობაზე კონტროლი**). ამ მეთოდის გამოყენებისას თითოეულ ორობით სიტყვას ემატება დამატებითი საკონტროლო თანრიგი (**პარიტეტი**), რომლის მნიშვნელობა შეირჩევა ისე, რომ თითოეული კოდური კომბინაციის წონა (წონის ქვეშ იგულისხმება ერთიანების რაოდენობა მოცემულ კომბინაციაში) იყოს ლუწი / კენტი. ლუწობაზე კონტროლისას კოდური კომბინაციის წონა უნდა იყოს ლუწი, ხოლო კენტობაზე კონტროლისას – კენტი.

სამუშაოს ჩატარების მეთოდთა

ააგეთ ნახ.7.1 მოყვანილი ნახევრად ამჯამავის ლოგიკური სტრუქტურის მოდულირების სქემა, რომელიც ასრულებს ორი ერთთანრიგა ორობითი რიცხვების (A და B) აჯამვას წინა თანრიგიდან გადატანის სიგნალის გარეშე.

ტუმბლერების A და B საშუალებით ამჯამავის შესასვლელზე მიაწოდეთ ლოგიკური დონეები სხვადასხვა კომბინაციით, ლოგიკური სასინჯეების საშუალებით დააკვირდით სქემის ფუნქციონირებას.

შეადგინეთ მოცემული ამჯამავის მუშაობის ჭეშმარიტების ცხრილი. S და C გამოსასვლელებისათვის შეადგინეთ ფუნქციის ლოგიკური გამოსახულება, ააგეთ მუშაობის დროითი დიაგრამა.



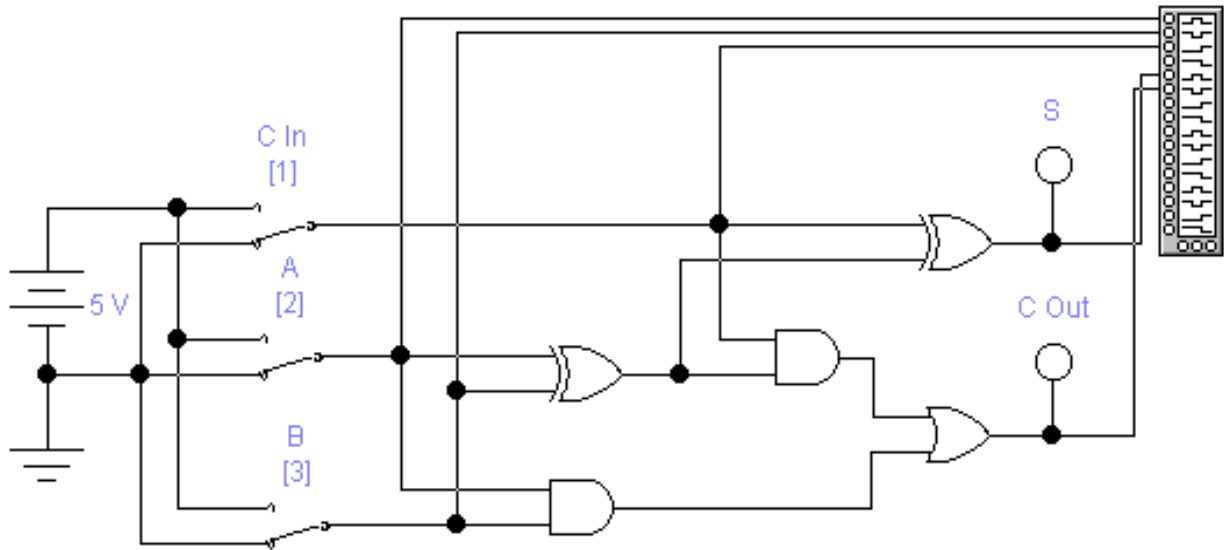
ააგეთ ნახ.7.2 ნახვენები ერთთანრიგა სრულად ამჯამავის ლოგიკური სტრუქტურის მოდელირების სქემა. შეამოწმეთ სქემის მოქმედების სისწორე ჭეშმარიტების ცხრილ.7.1 შესაბამისად. ერთთანრიგა რიცხვების მიწოდებისას გამოიყენეთ ტუმბლერები 1,2,3.

Carry In	A	B	Sum	Carry Out
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1


სადაც:

- Carry In – წინა თანრიგიდან გადატანის შესასვლელი;
- Carry Out – გადატანის სიგნალის გამოსასვლელი;
- Sum – ჯამის შედეგი.

S და C გამოსასვლელებისათვის შეადგინეთ ფუნქციის ლოგიკური გამოსახულება. ააგეთ მოცემული ამჯამავის მუშაობის დროითი დიაგრამა.

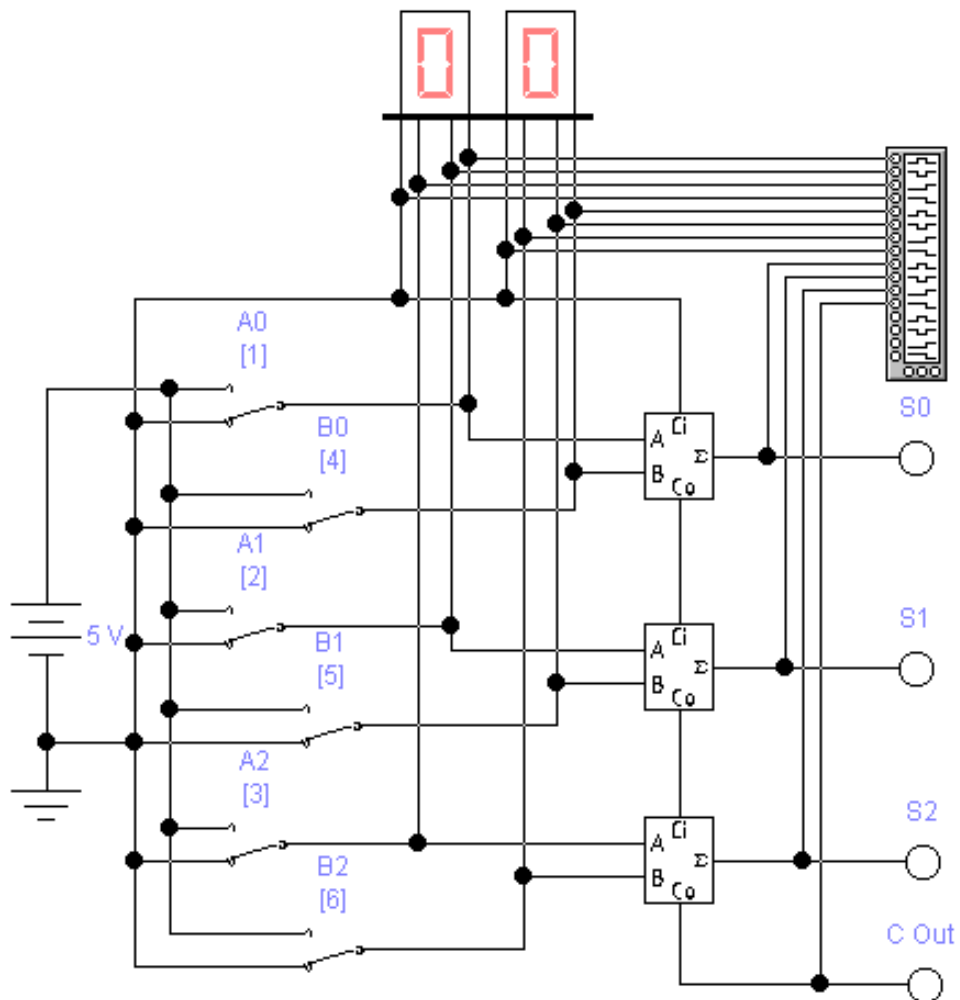


დააჭირეთ პროგრამის  ღილაკზე, გახსნილი ციფრული სქემების

ბიბლიოთეკიდან  ნიშნაკი გადაიტანეთ სამუშაო ველზე, რომელიც წარმოადგენს ერთთანრიგა სრულად ამჯამავს. ააგეთ ნახ.7.3 მოყვანილი სამთანრიგა სრულად ამჯამავის ლოგიკური სტრუქტურის მოდელირების სქემა, რომელიც ასრულებს ორი სამთანრიგა ორობითი რიცხვების (A2 A1 A0 და B2 B1 B0) შეკრებას.

1,2,3 და 4,5,6 ტუმბლერების საშუალებით ამჯამავის შესასვლელებზე (A2 A1 A0 და B2 B1 B0) მიაწოდეთ ცხრილ.7.2 მოყვანილი შესაკრები ორობითი რიცხვები. მიწოდებული რიცხვების სისწორე მოწმდება შესასვლელებზე ჩართული ციფრული ინდიკატორების საშუალებით.

შეასრულეთ ორობითი რიცხვების შეკრება და შეავსეთ ცხრილ.7.2. მიღებული შედეგი შეამოწმეთ გამოსასვლელებზე ჩართული ლოგიკური სასინჯების (C Out,S2,S1,S0) მეშვეობით. ააგეთ ამჯამავის მუშაობის დროითი დიაგრამა.



დავალება:

A2	A1	A0	B2	B1	B0	C Out	S2	S1	S0
0	1	0	0	0	1				
0	1	1	0	1	0				
1	0	0	0	1	1				
1	1	0	1	1	1				
1	0	1	1	1	0				
0	0	1	1	0	1				
1	1	1	1	1	1				
0	1	0	1	1	0				
1	1	1	0	1	1				

ააგეთ ნახ.7.4 მოყვანილი ოთხბიტიანი სრულად ამჯამავის მოდელირების სქემა, აგებული 4008 მიკროსქემის საფუძველზე, რომელიც

განლაგებულია ციფრული მიკროსქემების
ნიშნაკის ჩამონათვალში.



განყოფილებაში



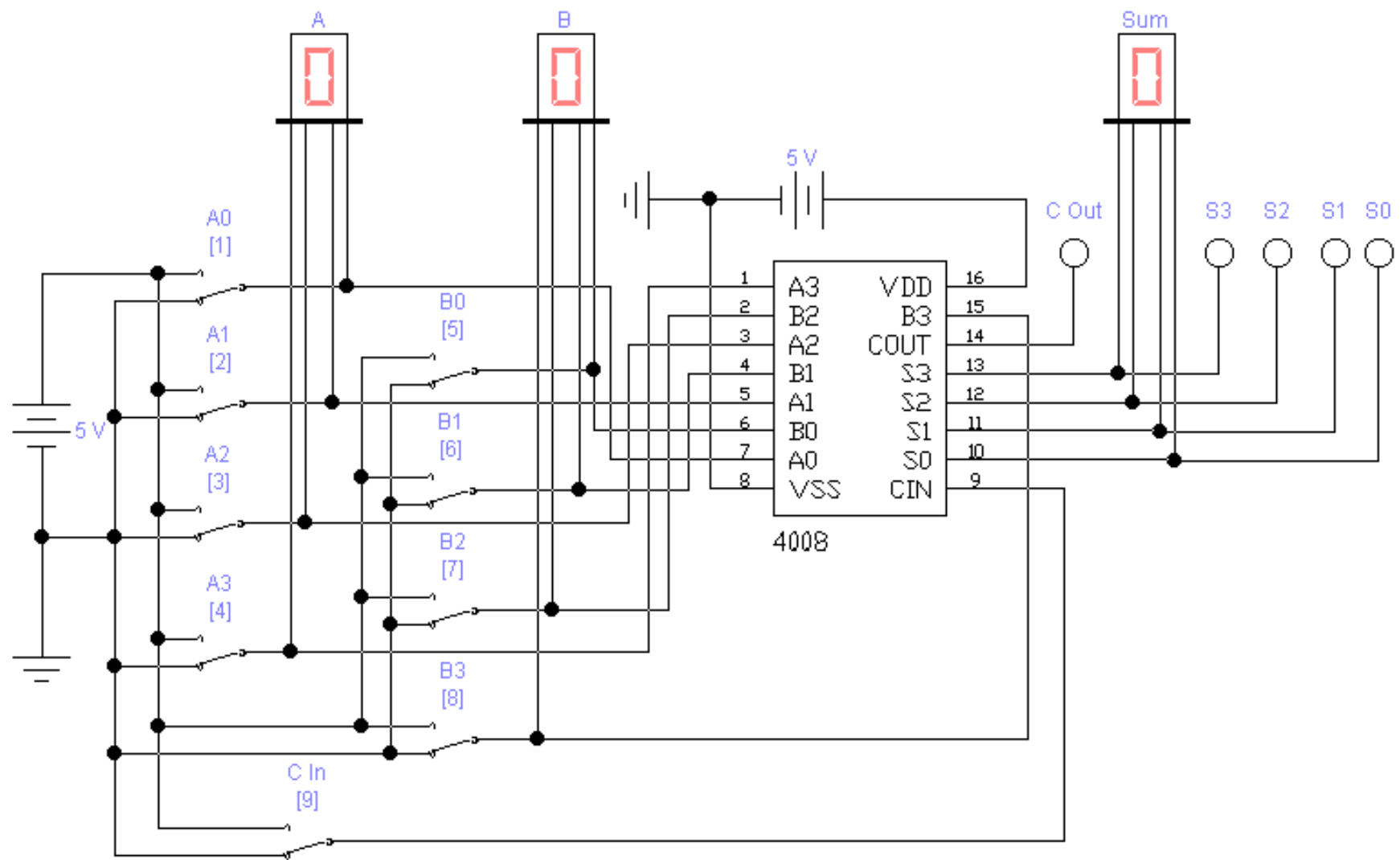
მიკროსქემა შედგება ოთხი ერთთანრიგა ამჯამავისაგან, ასრულებს ორი ოთხთანრიგა ორობითი რიცხვების $A(A_3 A_2 A_1 A_0)$ და $B(B_3 B_2 B_1 B_0)$ აჯამვას. ჩაატარეთ მისი ფუნქციონირების გამოკვლევა ჭეშმარიტების ცხრილის (ცხრილ.7.3.) შესაბამისად.

INPUTS			OUTPUTS	
CIN	A	B	COU	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1



შესაკრები რიცხვების მიწოდება ხორციელდება 1 . . . 8 ტუმბლერების მეშვეობით, ხოლო წინა თანრიგიდან გადატანის მიწოდება – 9 ტუმბლერით. შესატანი რიცხვების (A,B) და ჯამის (S) შედეგის სისწორე მოწმდება ციფრული ინდიკატორების (A,B,Sum) მეშვეობით. მიღებული ჯამის თითოეულ თანრიგში აგრეთვე ჩართულია ლოგიკური სასინჯები (S3 S2 S1 S0), რაც იძლევა ჯამის შედეგის ორობით კოდში კონტროლის საშუალებას.

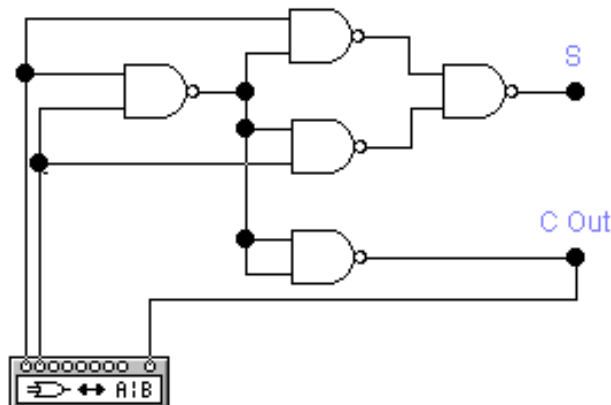
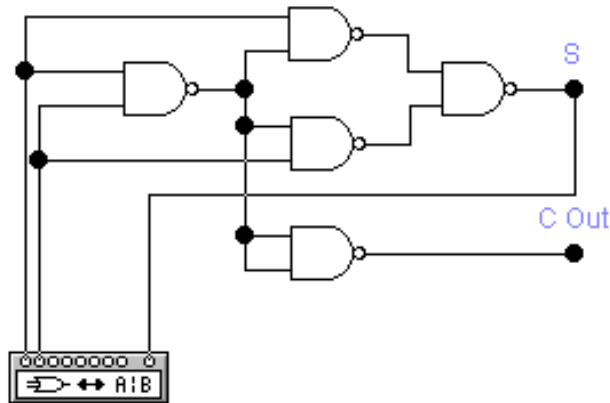
შეკრების ოპერაციების დაწყებამდე შეამოწმეთ სქემის ფუნქციონირება, რისთვის თანმიმდევრობით მიაწოდეთ A რიცხვის ყველა ორობითი კომბინაცია 0 – 15. შემოწმება ხორციელდება A და Sum ინდიკატორების მეშვეობით. შემდეგ აღნიშნული მოქმედებანი გაიმეორეთ B რიცხვისათვის.

შეასრულეთ ნებისმიერი ოთხთანრიგა ორობითი რიცხვების შეკრება ჯერ როცა $C_{in} = 0$, შემდეგ როცა $C_{in} = 1$. შეკრების შედეგები გააფორმეთ ცხრილის სახით



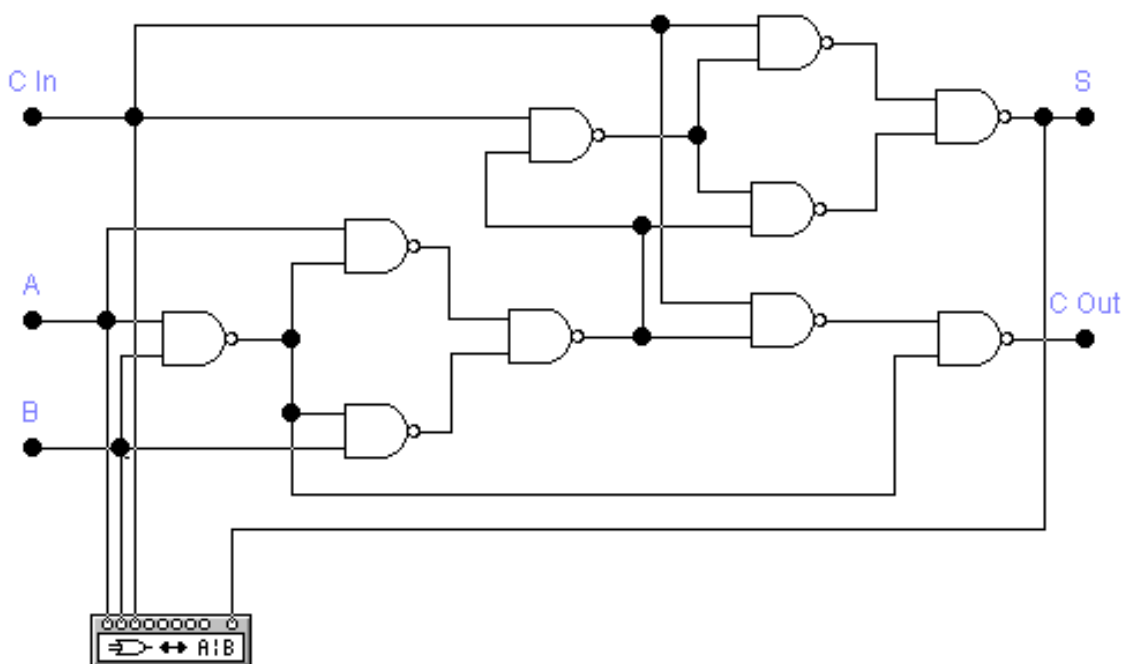
ლამატებითი დაგეგმვა:

1. ააგეთ ნახ.7.5 მოყვანილი ერთთანრიგა ნახევრად ამჯამავის ლოგიკური სტრუქტურის მოდელირების სქემა შესრულებული შეფერის ბაზისში. სქემას მიუერთედ ლოგიკური გარდაქმნელი,  და  კლავიშების გამოყენებით მიიღეთ ამჯამავის თითოეული გამოსასვლელისათვის მუშაობის ჭეშმარიტების ცხრილი და ლოგიკური გამოსახულება. რისთვის მას ჯერ მიუერთეთ სქემის გამოსასვლელი S (ნახ.7.5ა), მერე - C Out (ნახ.7.5ბ). მიღებული შედეგები შეადარეთ ზემოთ მიღებულ შედეგებთან.



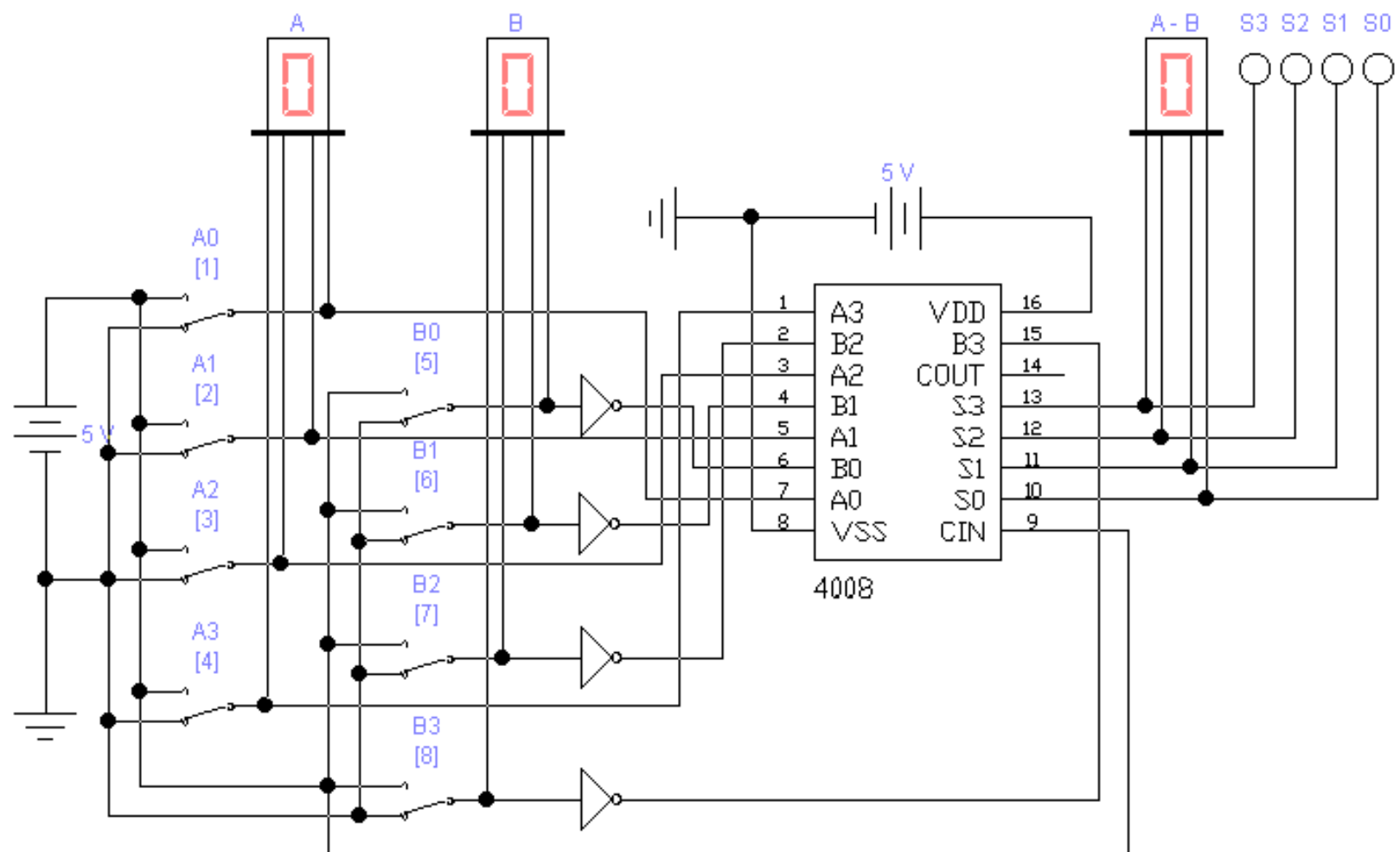
მოყვანილი სქემის მიხედვით შეადგინეთ S და $C Out$ გამოსასვლელების ფუნქციის ლოგიკური გამოსახულება შეფერის ბაზისში. დაამტკიცეთ შედგენილი და მიღებული გამოსახულებების თანაფარდობა.

2. ააგეთ ნახ.7.6 მოყვანილი ერთთანრიგა სრულად ამჯამავის ლოგიკური სტრუქტურის მოდელირების სქემა შესრულებული შეფერის ბაზისში. სქემას მიუერთეთ ლოგიკური გარდამქმნელი. იგივე კლავიშების გამოყენებით მიიღეთ მისი თითოეული გამოსასვლელისათვის მუშაობის ჭეშმარიტების ცხრილი და ლოგიკური გამოსახულება, რისთვისაც მას ჯერ მიუერთეთ სქემის გამოსასვლელი S , მერე - $C Out$. მიღებული შედეგები შეადარეთ ზემოთ მიღებულ შედეგებს.



მოყვანილი სქემის მიხედვით შეადგინეთ S და $C Out$ გამოსასვლელების ფუნქციის ლოგიკური გამოსახულება შეფერის ბაზისში. დაამტკიცეთ შედგენილი და მიღებული გამოსახულებების თანაფარდობა.

3. 7.7 ნახ.-ზე მოყვანილია ოთხთანრიგა ამჯამავის მიკროსქემის საფუძველზე აგებული გამოკლების მოწყობილობა, სადაც B რიცხვის

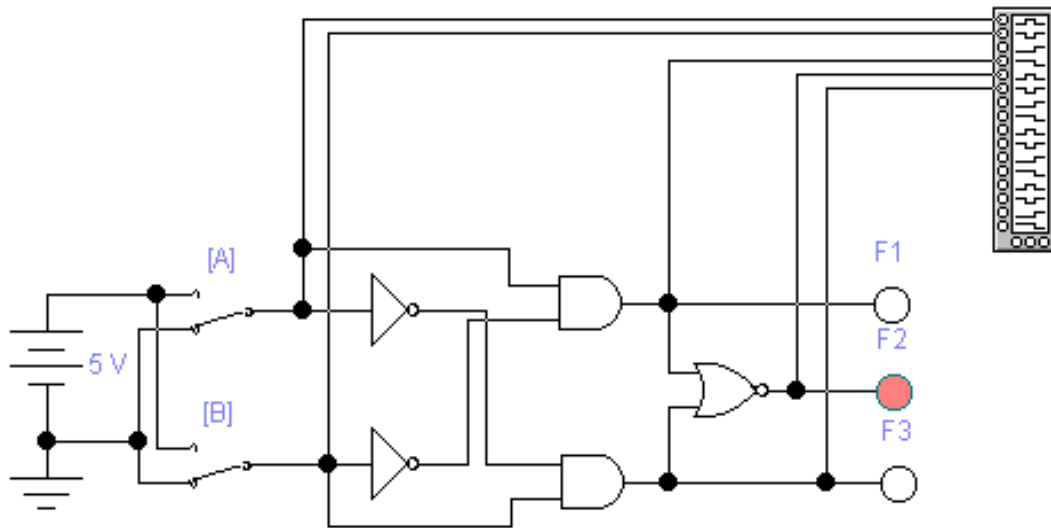


ორობითი კოდი მიეწოდება ამჟამავს ინვერსიულ კოდში, ხოლო მიკროსქემის გადატანის შესასვლელს მუდმივად მიეწოდება ერთიანი.

A (ტუმბლერები 1 - 4) და B (ტუმბლერები 5 - 8) სხვადასხვა რიცხვების ორობითი კოდების მიწოდებით, ციფრულ ინდიკატორზე (A-B) და ლოგიკურ სასინჯებზე დაკვირვებით შეამოწმეთ გამოკლების მოწყობილობის ფუნქციონირება.

ააგეთ 7.8 ნახ.-ზე მოყვანილი ერთთანრიგა ციფრული კომპარატორის ლოგიკური სტრუქტურის მოდელირების სქემა.

A და B ტუმბლერების საშუალებით სქემის შესასვლელებზე მიწოდეთ ლოგიკური დონეების სხვადასხვა კომბინაცია, შეამოწმეთ სქემის მოქმედება. გამოსასვლელებზე მიღებული შედეგის სისწორე მოწმდება F1,F2,F3 ლოგიკური სასინჯების გამოყენებით. შეადგინეთ მოცემული კომპარატორის



მუშაობის ჭეშმარიტების ცხრილი, F1,F2,F3 გამოსასვლელებისათვის - ფუნქციის ლოგიკური გამოსახულება. ააგეთ კომპარატორის მუშაობის დროითი დიაგრამა.

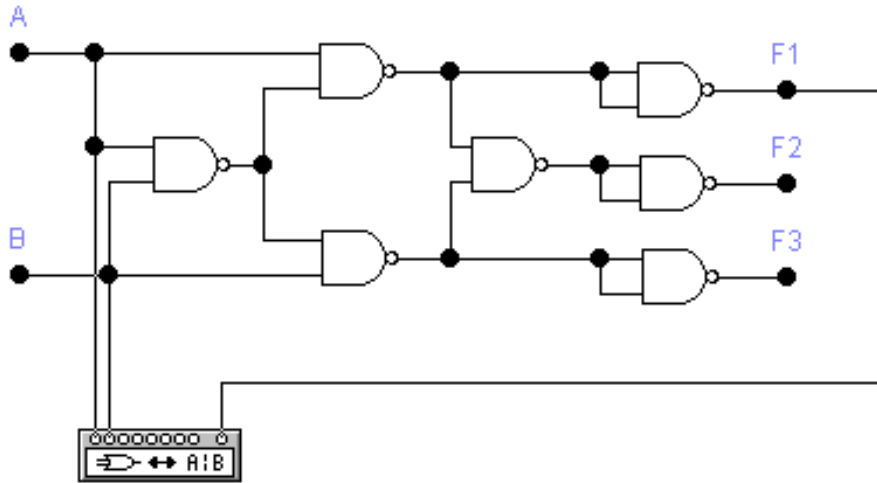
ააგეთ 7.9 ნახ.-ზე მოყვანილი ერთთანრიგა ციფრული კომპარატორის ლოგიკური სტრუქტურის მოდელირების სქემა შესრულებული შეფერის ბაზისში.

სქემას მიუერთეთ ლოგიკური გარდამქმნელი. კომპარატორის თითოეული გამოსასვლელი თანმიმდევრობით მიუერთეთ გარდამქმნელს და



კლავიშების გამოყენებით მიიღეთ

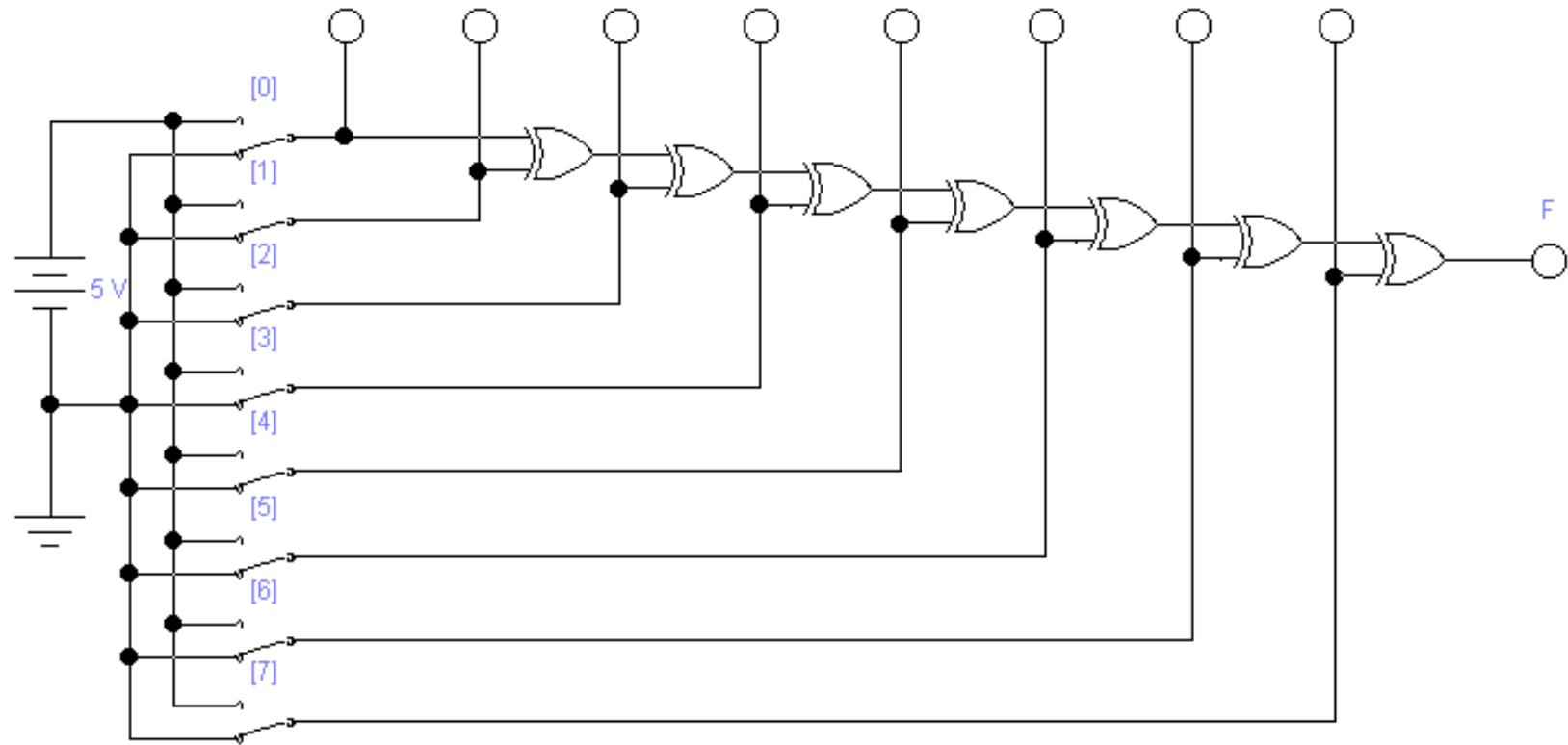
კომპარატორის თითოეული გამოსასვლელისათვის მუშაობის ჭეშმარიტების ცხრილი და ლოგიკური გამოსახულება, მიღებული შედეგები შეადარეთ ზემოთ მიღებულ შედეგებს.




სქემის მიხედვით შეადგინეთ F1,F2,F3 გამოსასვლელების ფუნქციის ლოგიკური გამოსახულება შეფერის ბაზისში. დაამტკიცეთ შედგენილი და მიღებული გამოსახულებების თანაფარდობა.

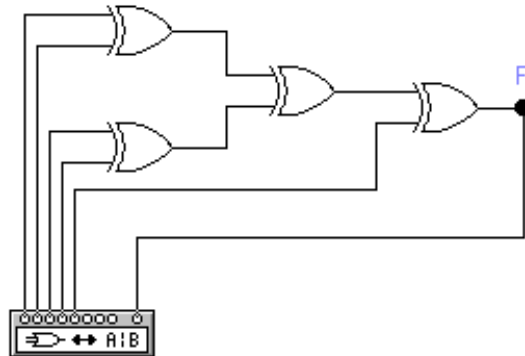
ააგეთ ნახ.7.10 მოყვანილი ერთიანების რაოდენობის ლუწობაზე /კენტობაზე რვათანრიგა კოდური კომბინაციის შემოწმების მაკონტროლებელი სქემა, რომელიც აგებულია მხოლოდ ”ან-ის გამორიცხვა” ელემენტებზე.


შეამოწმეთ სქემის მოქმედება. 0 - 7 ტუმბლერების მეშვეობით შესასვლელებს მიაწოდეთ ლოგიკური ერთი ან ნული. შესასვლელებზე ჩართული ლოგიკური სასინჯების მეშვეობით შესაძლებელია მიწოდებული ერთიანების რაოდენობის ლუწობის ან კენტობის დაფიქსირება. გამოსასვლელზე ჩართული ლოგიკური სასინჯის F მეშვეობით ფიქსირდება შემოწმების შედეგი: თუ მიწოდებულ კომბინაციაში ერთიანების რაოდენობა ლუწია, მაშინ სქემის გამოსასვლელზე ფორმირდება ლოგიკური ნულის დონე (F=0) და სასინჯი ჩამქრალია, ხოლო თუ კენტია – ფორმირდება ლოგიკური ერთის დონე (F=1) და სასინჯი ანთებულია.



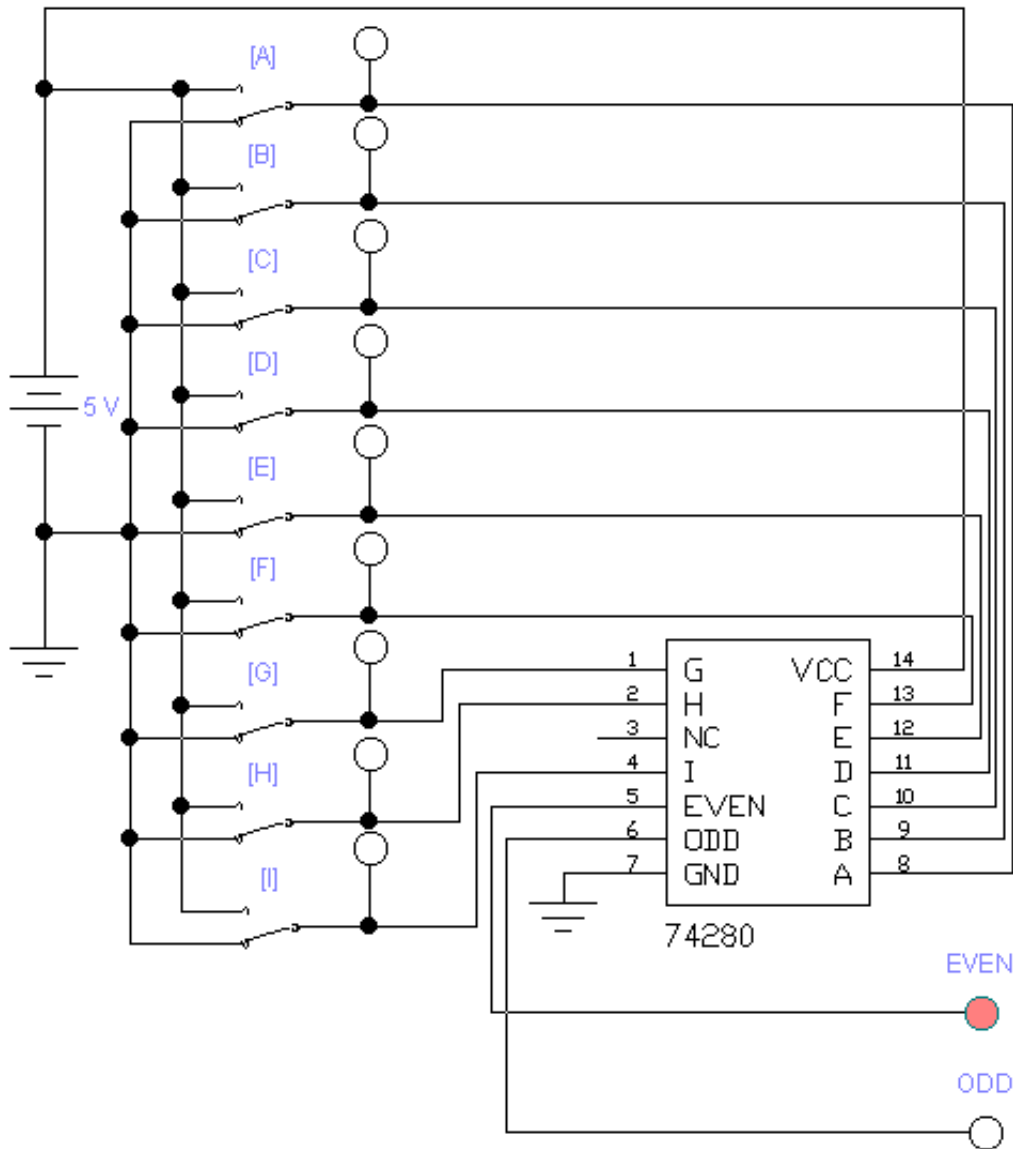
7.11 ნახ.-ზე ნაჩვენებია ხუთთანრიგა კოდური კომბინაციის ლუწობაზე / კენტობაზე მამოწმებელი სქემის მოდელირება, რომლის მოქმედების ანალიზი ხორციელდება ლოგიკური გარდამქმნელის გამოყენებით.

გამოიძახეთ გარდამქმნელის წინა პანელი, მასში გააქტიურეთ ხუთი კლემა (A – E), დააჭირეთ პანელის  კლავიშაზე. გაანალიზეთ გარდამქმნელის ეკრანზე მიღებული სქემის მოქმედების ჭეშმარიტების ცხრილი.



ნახ.7.12 ნაჩვენებია ლუწობაზე ან კენტობაზე მამოწმებელი მიკროსქემის (74280) ჩართვის სქემის მოდელირება. გახსენით ციფრული მიკროსქემების განყოფილება, მასში მოთავსებული  ნიშნაკი გადაიტანეთ სამუშაო მაგიდაზე. მიკროსქემების გახსნილ ჩამონათვალში აირჩიეთ მიკროსქემა 74280.

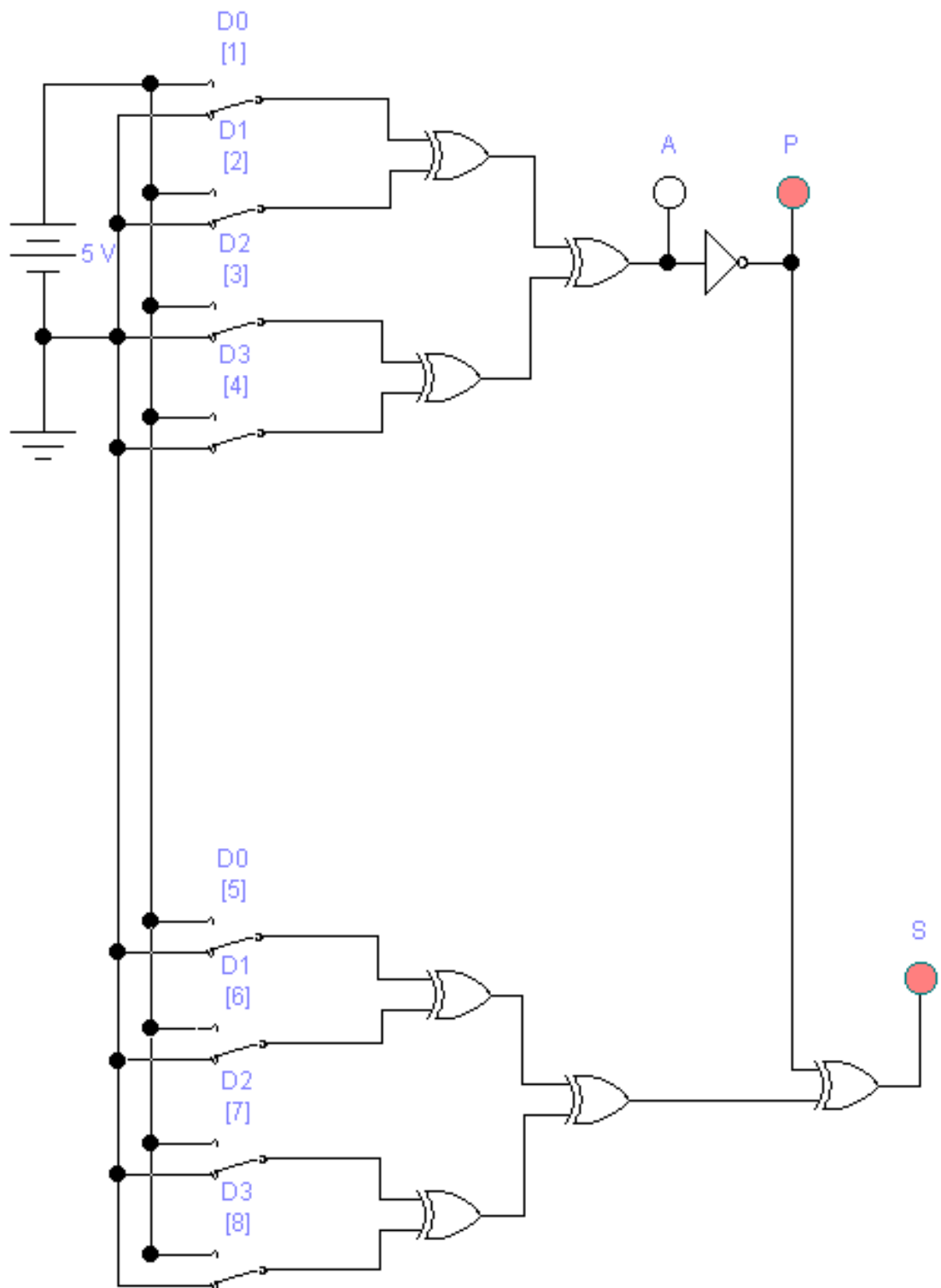
ააგეთ სქემა. ტუმბლერების მეშვეობით მიაწოდეთ ლუწი და კენტი ერთიანების მქონე კოდური კომბინაციები. შემოწმების რეჟიმში განისაზღვრება I შესასვლელზე (ტუმბლერი 1) მიწოდებული ლოგიკური დონით, კერძოდ თუ $I=0$ განხორციელდება შემოწმება ერთიანების ლუწ რაოდენობაზე, ხოლო თუ $I=1$ – ერთიანების კენტ რაოდენობაზე. მიწოდებულ რვა თანრიგში ერთიანების რაოდენობა თუ ლუწია, მაშინ EVEN (EVEN – ლუწობა) გამოსასვლელზე მიიღება ლოგიკური ერთიანის დონე და ODD (ODD – კენტობა) გამოსასვლელზე – ნულის დონე, ხოლო კენტობის შემთხვევაში კი პირიქით: $EVEN = 0$ და $ODD = 1$, რაც მოწმდება ლოგიკური სასინჯებით.



დამატებითი დავალება

1. აავით 7.13 ნახ.-ზე მოყვანილი ოთხთანრიგა კოდური კომბინაციის გადაცემის სისწორის მამოწმებელი სქემა, სადაც მონაცემთა გადამცემში ფორმირდება საკონტროლო თანრიგი – პარიტეტი P . $P = 0$ თუ კი მონაცემთა კოდურ კომბინაციაში ერთიანების რაოდენობა კენტია, ხოლო $P = 1$, როცა ერთიანების რაოდენობა ლუწია.

1 – 4 ტუმბლერების საშუალებით მონაცემთა გადამცემში აკრიფეთ გადასავ ზაენი ინფორმაცია ($D_0 D_1 D_2 D_3$). 5 – 6 ტუმბლერების საშუალებით



მონაცემთა მიმღებში აკრიფეთ იგივე კოდური კომბინაცია. შეამოწმეთ მიმღებში მიღებული მონაცემების სისწორე ლოგიკური სასინჯით S . თუ გადაცემული კოდური კომბინაცია შეიცავს ერთიანების კენტ რაოდენობას S უნდა უდრიდეს ერთს – ლოგიკური სასინჯი ანთებულია. თუ კი კოდურ კომბინაციაში ერთიანების რაოდენობა ლუწია $S = 0$ - ლოგიკური სასინჯი ჩამქრალია.

შეადგინეთ სქემის A, P და S წერტილებში ფორმირებული ფუნქციების ლოგიკური გამოსახულებები.

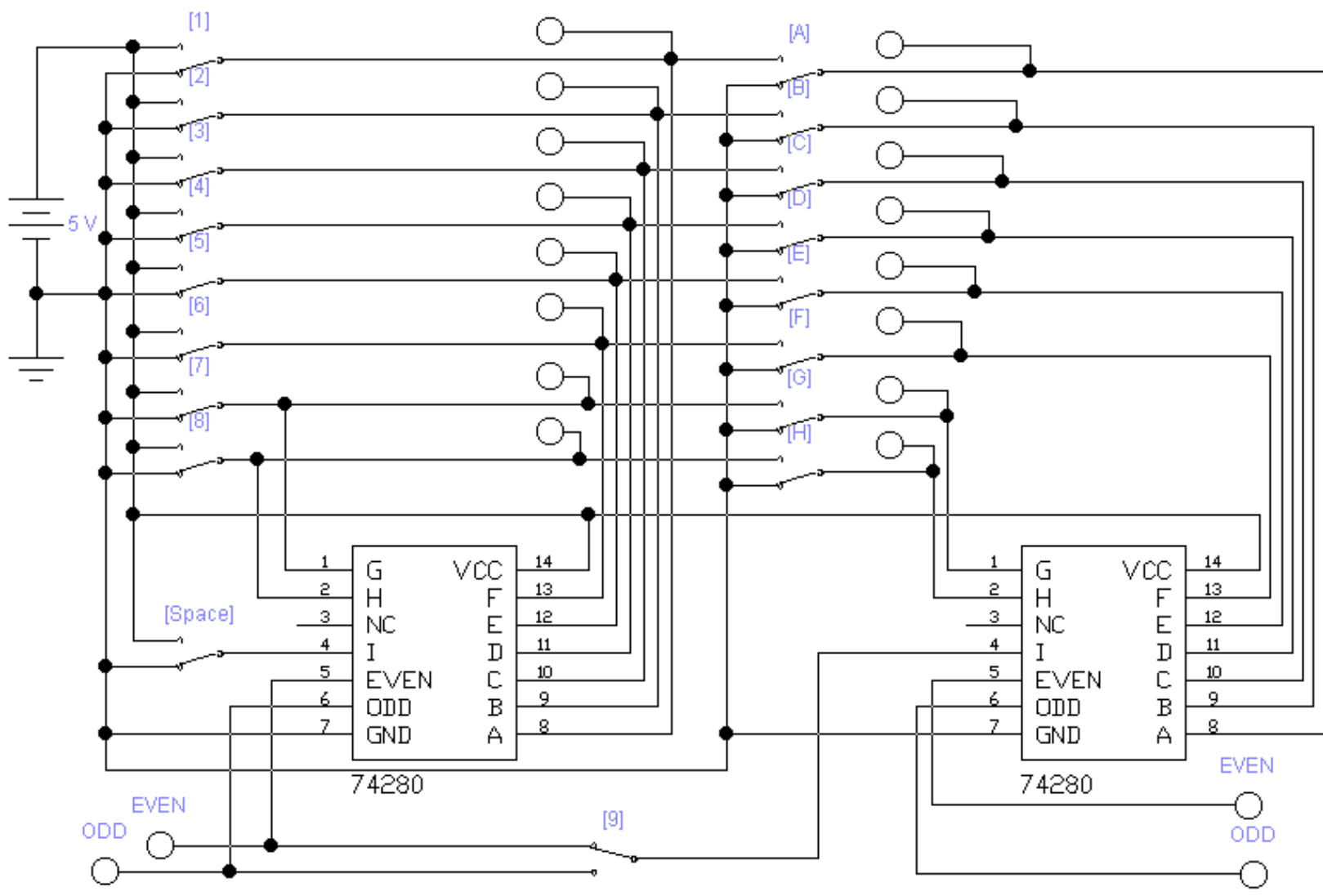
მონაცემთა მიმღებში ერთ – ერთ ტუმბლერს შეუცვალეთ მდგომარეობა ანუ შექმენით ინფორმაციის არასწორი მიღების მაგალითი. დააკვირდით მიღებულ შედეგს და დააფიქსირეთ.

2. ააგეთ 7.14 ნახ-ზე ნაჩვენები ლუწობაზე და კენტობაზე მამოწმებელი სქემა რვათანრიგა ინფორმაციის გადაცემისას, აგებული 74280 მიკროსქემის საფუძველზე.

ტუმბლერების 1 – 8 გადართვით აკრიფეთ ნებისმიერი კოდური კომბინაცია. თუ გადასაცემი ინფორმაცია შეიცავს ერთიანების ლუწ რაოდენობას და შემოწმება ხორციელდება ლუწობაზე (ტუმბლერი *Space* გადართედ ქვედა მდგომარეობაში, ხოლო ტუმბლერი 9 – ზედა მდგომარეობაში), მაშინ ინფორმაციის უშეცდომოდ გადაცემისას მიმღებში *EVEN* გამოსასვლელზე უნდა დაფორმირდეს ლოგიკური ნულის დონის სიგნალი (სასინჯი ჩამქრალია), ხოლო *ODD* გამოსასვლელზე – ლოგიკური ერთის დონის სიგნალი. ტუმბლერების A, B, C, D, E, F, G, H გადართვით მისაღები ინფორმაციის ერთ- ერთ თანრიგში ხელოვნურად შეიტანეთ შეცდომა და დააკვირდით შედეგს.

ტუმბლერი *Space* გადართედ ზედა მდგომარეობაში, ხოლო ტუმბლერი 9 – ქვედა მდგომარეობაში. გადაეცით კენტი ერთიანების რაოდენობის ინფორმაცია. უშეცდომოდ გადაცემული ინფორმაციის დროს მიმღების *ODD* გამოსასვლელზე უნდა დაფორმირდეს ლოგიკური ნულის დონის სიგნალი, ხოლო *EVEN* გამოსასვლელზე – ერთიანის დონის. მიღებული ინფორმაციის ერთ – ერთ თანრიგში შეიტანეთ შეცდომა და დააკვირდით შედეგს.

დააფიქსირეთ ყველა მიღებული შედეგი.



ლაბორატორიული სამუშაო № 8

თემა:

მიმღევრობითი ქმედების მოწყობილობის მოდელირება.

ტრიგერები

სამუშაოს შინაარსი

1. ასინქრონული და სინქრონული RS ტრიგერის ლოგიკური სტრუქტურის მოდელირება.
2. D, JK და T ტრიგერების ლოგიკური სტრუქტურის მოდელირება.
3. მიკროსქემების ჩართვის სქემების მოდელირება.

ზოგადი ცნობები

მიმღევრობითი ქმედების მოწყობილობის გამოსასვლელი სიგნალის მნიშვნელობა დროის ნებისმიერ დისკრეტულ მომენტში დამოკიდებულია არა მარტო შესასვლელზე მოქმედი მიმდინარე სიგნალების მნიშვნელობაზე, არამედ მოწყობილობის მდგომარეობაზე რომელიც ჩამოყალიბდა დროის წინა მომენტში მოქმედი სიგნალების ზემოქმედებით. აღნიშნული სახის მოწყობილობებს გააჩნიათ მეხსიერება, მათი აგების საფუძველს წარმოადგენს **ტრიგერი**.

ტრიგერი (ინგლისური სიტყვიდან *trigger* – ჩახმახი) – ორი მდგრადი მდგომარეობის მქონე მოწყობილობა, ერთს ეწოდება ერთიანის მდგომარეობა, ხოლო მეორეს – ნულიანის. გამოიყენება ერთთანრიგა მასსოვრობის ელემენტის სახით, რომელიც განკუთვნილია ლოგიკური ცვლადის შესანახად. ტრიგერი ნებისმიერ მდგომარეობას (ანუ ლოგიკურ ცვლადს) ინახავს ხანგრძლივად მხოლოდ მკვებავი ძაბვის არსებობისას, რომლის გამორთვით ცვლის თავის მდგომარეობას (ანუ კარგავს მასში ჩაწერილ ინფორმაციას). სახეობის მიხედვით მას ხშირად უწოდებენ ინგლისურად Flip Flop (FF) –ს, რომელიც გადადის ერთი მდგომარეობიდან მეორეში.

ტრიგერების კლასიფიკაცია ხორციელდება ლოგიკური ფუნქციონირების და ინფორმაციის ჩაწერის ხერხის მიხედვით.

ლოგიკური ფუნქციონირების მიხედვით განასხვავებენ **RS, D, T, JK ტრიგერებს**, კომბინირებულ და რთული შესავალი ლოგიკის მქონე ტრიგერებს:

RS ტრიგერს გააჩნია ორი განცალკევებული საინფორმაციო შესასვლელი **R (Reset – ჩამოყრა)** – ლოგიკურ ნულში დაყენების საინფორმაციო შესასვლელი და **S (Set–დაყენება)** – ლოგიკურ ერთში დაყენების საინფორმაციო შესასვლელი;

D (**Data** – მონაცემები ან **Delay** – დაყოვნება) ტრიგერს გააჩნია მხოლოდ ერთი საინფორმაციო შესასვლელი D;

T (**Toggle** – მრუდმხარა) - თვლის ტრიგერი, მას გააჩნია მხოლოდ თვლის (სინქრონიზაციის) შესასვლელი:

JK ტრიგერი უნივერსალური ტრიგერია, ანალოგიურად RS ტრიგერისა, აქვს ორი განცალკევებული საინფორმაციო შესასვლელი J (**Jerk** – ბიძგი) - ლოგიკურ ერთში დაყენების საინფორმაციო შესასვლელი და K (**Killer** – მკვლელი) - ლოგიკურ ნულში დაყენების (ჩამოყრის) საინფორმაციო შესასვლელი, მაგრამ მასთან შედარებით არ აქვს აკრძალული მდგომარეობა. მას გააჩნია T ტრიგერის რეჟიმში მოქმედების უნარი.

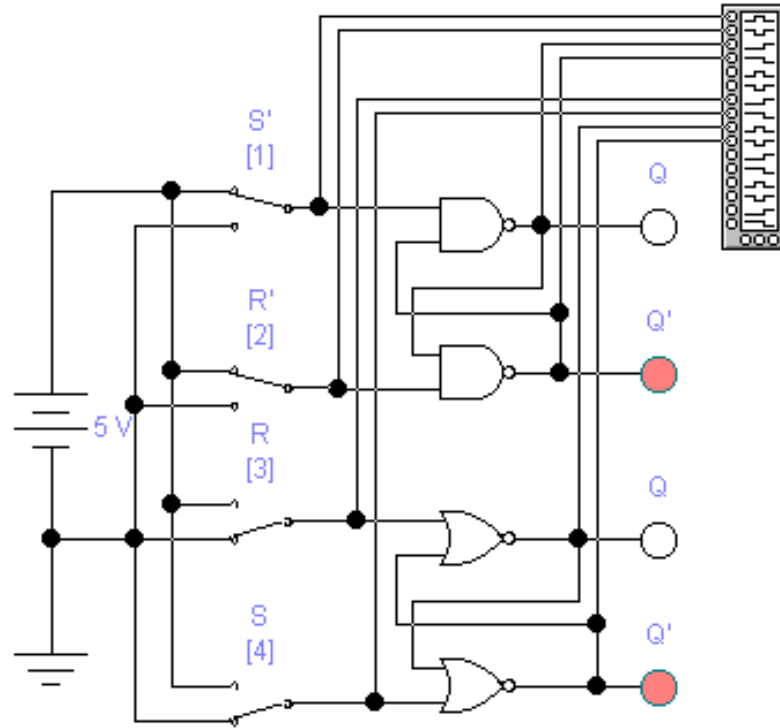
ინფორმაციის ჩაწერის ხერხის მიხედვით განასხვავებენ **ასინქრონულ** (არატაქტირებულ) და **სინქრონულ** (ტაქტირებულ) ტრიგერებს, რომლებსაც გააჩნიათ სპეციალური შესასვლელი **C (Clock Pulse** – ტაქტური იმპულსი) – ტაქტური (სინქრონიზაციის) იმპულსების მიწოდების შესასვლელი.

სინქრონიზაციის იმპულსების აღქმის მიხედვით განასხვავებენ **სტატიკურ** (მართვადი დონით. პირდაპირი სტატიკური იმართება ლოგიკური ერთიანის დონით, ხოლო ინვერსიული – ლოგიკური ნულის დონით) და **დინამიურ** (მართვადი ფრონტიდ ანუ იმპულსის გადასვლით. პირდაპირი იმართება ლოგიკური ნულიდან ლოგიკურ ერთში გადასვლისას, ხოლო ინვერსიული – ლოგიკური ერთიდან ლოგიკურ ნულში გადასვლისას) ტრიგერებს.

ტრიგერის ლოგიკურ სტრუქტურაში გამოყენებული მისხიერების უჯრედების რაოდენობის მიხედვით განასხვავებენ **ერთსაფეხურიან** და **ორსაფეხურიან** ტრიგერებს.

სამუშაოს ჩატარების მეთოდика

ააგეთ ნახ.8.1 მოცემული ასინქრონული RS ტრიგერების ლოგიკური სტრუქტურა. ერთი მათგანი იმართება (ცვლის თავის მდგომარეობას) შესასვლელებზე (S და R) მიწოდებული ლოგიკური ნულის დონით (ინვერსიული საინფორმაციო შესასვლელების მქონე ტრიგერი), ხოლო მეორე



– შესასვლელებზე (S და R) მიწოდებული ლოგიკური ერთის დონით (პირდაპირი საინფორმაციო შესასვლელების მქონე ტრიგერი).

ჩართეთ მოდელირების ღილაკი, 1,2 და 3,4 ტუმბლებების მეშვეობით ტრიგერების საინფორმაციო შესასვლელებზე ცხრილ.8.1 და 8.2 მიხედვით მიაწოდეთ ლოგიკური ერთის და ნულის დონეების სათანადო კომბინაცია. ჩაატარეთ ტრიგერების მოქმედების გამოკვლევა მოცემული ცხრილების შესაბამისად.

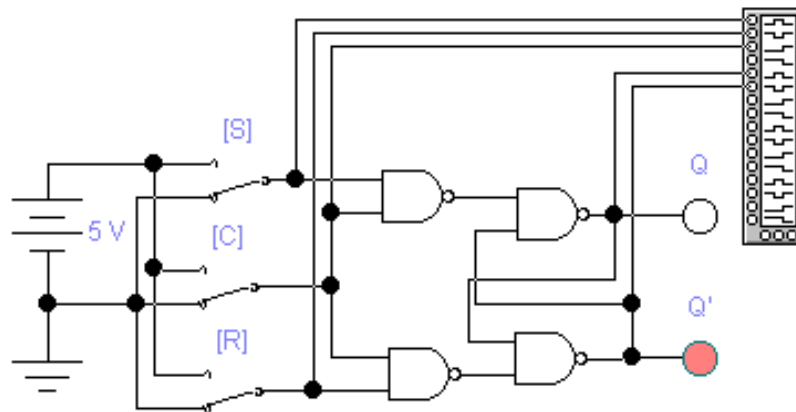
თითოეული ტრიგერის მდგომარეობა განისაზღვრება გამოსასვლელებზე ჩართული სასინჯების საშუალებით.

ააგეთ ტრიგერების მუშაობის დროითი დიაგრამა, მოიყვანეთ მათი პირობითი გრაფიკული აღნიშვნა.

ნახ.8.2 მოყვანილია სინქრონული RS ტრიგერის ლოგიკური სტრუქტურა, რომელსაც გააჩნია პირდაპირი სტატიკური სინქრონიზაციის შესასვლელი (C) და პირდაპირი საინფორმაციო შესასვლელი.

ჩართეთ მოდელირების ღილაკი, ჩაატარეთ მოყვანილი ტრიგერის მოქმედების გამოკვლევა, რისთვისაც ჭეშმარიტების ცხრილ.8.3 მიხედვით R,S

მუშაობის რეჟიმი	S'	R'	Q	Q'	მუშაობის რეჟიმი	S	R	Q	Q'
ერთიანის მდგომარეობა	0	1	1	0	ერთიანის მდგომარეობა	1	0	1	0
ნულიანის მდგომარეობა	1	0	0	1	ნულიანის მდგომარეობა	0	1	0	1
მდგომარეობის შენახვის	1	1	Q	Q'	მდგომარეობის შენახვის	0	0	Q	Q'
აკრძალული მდგომარეობა	0	0	1	1	აკრძალული მდგომარეობა	1	1	1	1



ტუმბლერების საშუალებით მის საინფორმაციო შესასვლელებზე მიაწოდეთ საჭირო ლოგიკური დონეების კომბინაცია. ტუმბლერი C გადაიყვანეთ ერთიანის მიწოდების მდგომარეობაში, შედეგად ტრიგერის მდგომარეობა შეიცვლება. ტრიგერის მდგომარეობა განისაზღვრება გამოსასვლელებზე ჩართული სასინჯების მეშვეობით.

ააგეთ ტრიგერის მუშაობის დროითი დიაგრამა, მოიყვანეთ მისი პირობითი გრაფიკული აღნიშვნა.

მუშაობის რეჟიმი	S	C	R	Q	Q'
ერთიანის მდგომარეობა	1	1	0	1	0
ნულიანის მდგომარეობა	0	1	1	0	1
შენახვის მდგომარეობა	0	x	0	Q	Q'

სადაც “ x “ – ნებისმიერი მნიშვნელობა.

ააგეთ ნახ.8.3ა მოყვანილი პირდაპირი სტატიკური C შესასვლელის (ტრიგერი ცვლის თავის მდგომარეობას მიწოდებული იმპულსის მაღალი დონის დამყარებისას) მქონე D ტრიგერის ლოგიკური სტრუქტურა, სადაც სინქრონიზაციის C შესასვლელი იმართება C ტუმბლერით. ჩაატარეთ ტრიგერის მოქმედების გამოკვლევა ჭეშმარიტების ცხრილ.8.4-ის (სადაც H - High – ძაბვის მაღალი დონე ანუ ლოგიკური ერთის დონე) თანახმად, რისთვისაც 1 ტუმბლერის მეშვეობით მიაწოდეთ მას ჩასაწერი მონაცემები: ლოგიკური 0 და 1. ყოველი მონაცემების მიწოდების შემდეგ

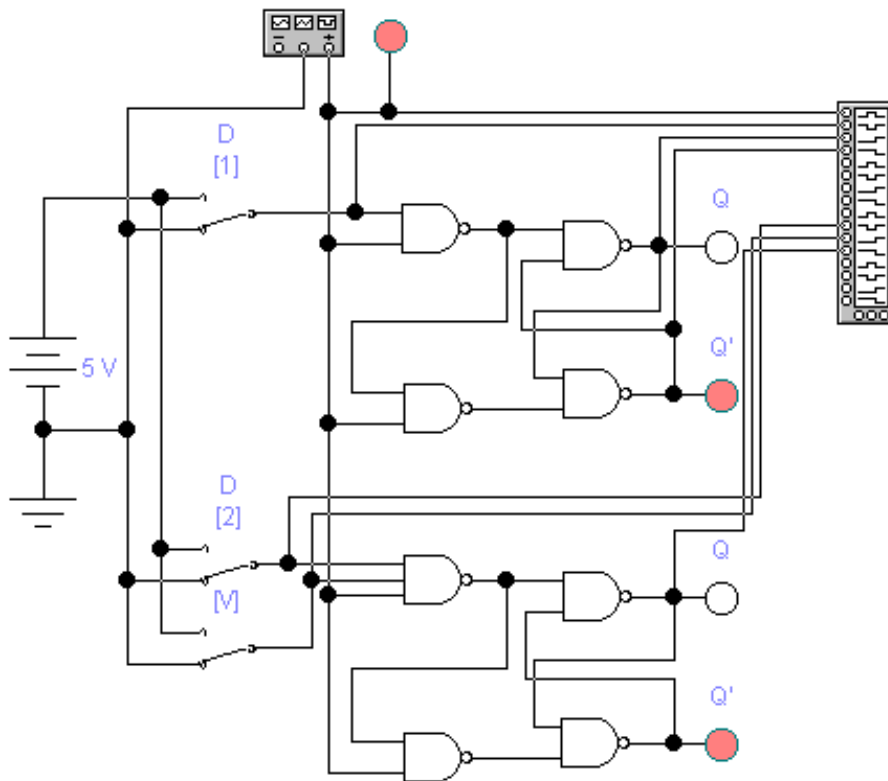
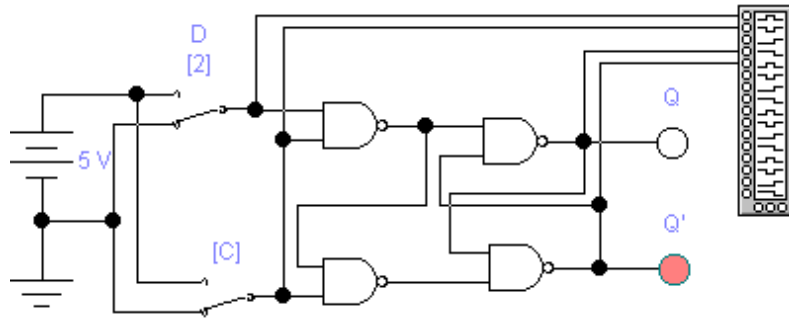
მუშაობის რეჟიმი	D	C	Q
ერთიანის ჩაწერა	1	H	1
ნულის ჩაწერა	0	H	0
შენახვა	x	–	Q


ტრიგერის C შესასვლელზე C ტუმბლერის გადართვით მიაწოდეთ ლოგიკური 1 დონე, შედეგად ტრიგერმა უნდა შეიცვალოს მდგომარეობა (ანუ იქნება შეტანილი მიწოდებული ინფორმაცია).

მოიყვანეთ მისი პირობითი გრაფიკული აღნიშვნა, ააგეთ მუშაობის დროითი დიაგრამა.

ნახ.8.3ბ - ზე ნაჩვენებია პირდაპირი სტატიკური C შესასვლელის მქონე D ტრიგერის ორი ლოგიკური სტრუქტურა, სადაც სინქრონიზაციის შესასვლელი იმართება ტაქტური იმპულსების გენერატორით, რომელიც

განლაგებულია პროგრამის  დილაკის განყოფილებაში, მასში




მოთავსებული  ნიშნაკი გადაიტანეთ მაგიდაზე. გენერატორი უერთდება ტრიგერების სინქრონულ შესასვლელს.


ცვალეთ 1 ტუმბლერის მდგომარეობა და დააკვირდით პირველი სქემის გამოსასვლელსე ჩართულ ლოგიკურ სასინჯებს და ააგეთ დროითი დიაგრამა.

მეორე სქემა წარმოადგენს DV ტრიგერის ლოგიკურ სტრუქტურას. მას გააჩნია დამატებითი – ნებართვის შესასვლელი V, რომელიც ატარებს ან არ ატარებს ტაქტურ იმპულსებს. დააყენეთ ტუმბლერი V ნულის მიწოდების მდგომარეობაში, შეამოწმეთ ტრიგერის მოქმედება ჭეშმარიტების ცხრილ.8.5-ის თანახმად, რისთვისაც ისარგებლეთ ტუმბლერით 2. ტრიგერის მდგომარეობა

ასახეთ დროით დიაგრამაზე. გადართეთ V ტუმბლერი ერთიანის მიწოდების მდგომარეობაში და გაიმეორეთ იგივე მოქმედებანი.

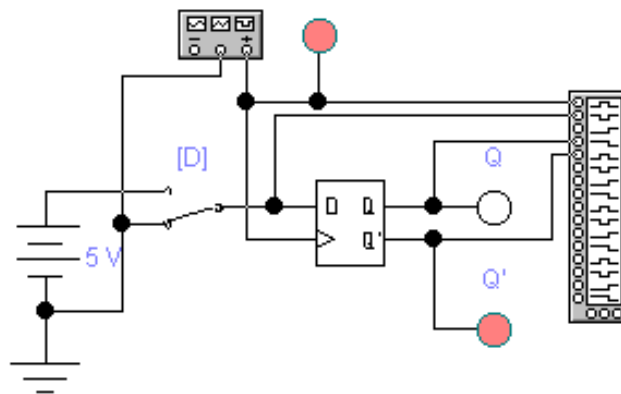
მუშაობის რეჟიმი	D	V	C	Q
ერთიანის ჩაწერა	1	1	H	1
ნულის ჩაწერა	0	1	H	0
შენახვა	x	x	-	Q

დააჭირეთ  დილაკზე, გახსნილი განყოფილებიდან მაგიდაზე


გადაიტანეთ  ნიშნაკი, რომელიც წარმოადგენს D ტრიგერის გრაფიკულ აღნიშვნას. ტრიგერს გააჩნია პირდაპირი დინამიური C შესასვლელი (ტრიგერი ცვლის თავის მდგომარეობას სინქრონიზაციის იმპულსის დადებით გადასვლაზე – დაბალი დონიდან მაღალ დონეზე გადასვლისას).

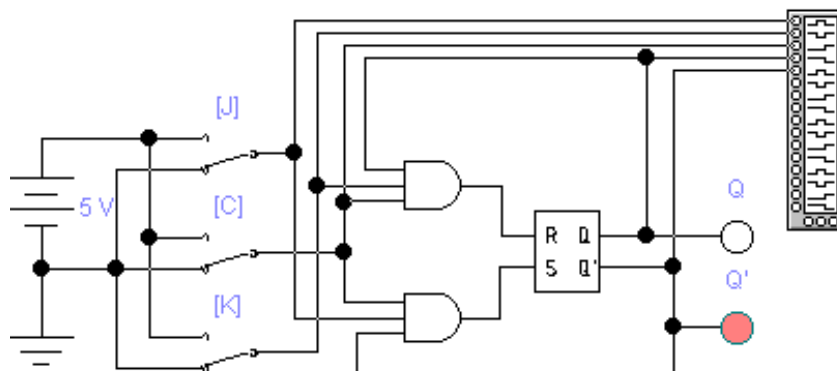
ააგეთ ნახ.8.4 მოყვანილი მისი ჩართვის სქემა, სადაც სინქრონიზაციის შესასვლელი მუდმივად მიერთებულია ტაქტური იმპულსების გენერატორთან.

D ტუმბლერის საშუალებით ტრიგერის მონაცემთა შესასვლელზე მიაწოდეთ ლოგიკური 0 და 1. დააფიქსირეთ ტრიგერის მდგომარეობა ლოგიკური სასინჯების მეშვეობით, ააგეთ მუშაობის დროითი დიაგრამა. დიაგრამაზე დააფიქსირეთ ტრიგერის მდგომარეობის ცვლის მომენტები.



ააგეთ 8.5 ნახ-ზე მოყვანილი პირდაპირი სტატიკური შესასვლელის მქონე JK ტრიგერის ლოგიკური სტრუქტურის მოდელირების სქემა, რომელიც

აგებულია ასინქრონული RS ტრიგერების საფუძველზე. ტრიგერი განლაგებულია წინა ტრიგერების იმავე განყოფილებაში,  ნიშნაკი გადაიტანეთ სამუშაო მაგიდაზე.



ჩაატარეთ ტრიგერის ფუნქციონირების გამოკვლევა ჭეშმარიტების ცხრილ. 8.6 მიხედვით.

მუშაობის რეჟიმი	J	K	C	Q
ერთიანის ჩაწერის	1	0	1	1
ნულის ჩაწერის	0	1	1	0
თვლის	1	1	1	საწინააღმდეგო მდგომარეობა
შენახვის	0	0	x	Q


J ტუმბლერი გადართეთ ზედა მდგომარეობაში, ტუმბლერი C გადართეთ ზედა მდგომარეობაში და ისევ დააბრუნეთ ქვედა მდგომარეობაში. ტრიგერში უნდა ჩაიწეროს ერთიანი. დააბრუნეთ J ტუმბლერი ქვედა მდგომარეობაში, იგივე მოქმედებები გაიმეორეთ K ტუმბლერით, რის შედეგად ტრიგერში უნდა ჩაიწეროს ნული. K ტუმბლერიც დააბრუნეთ ქვედა მდგომარეობაში, C ტუმბლერის მრავალჯერ გადართვით ტრიგერი ყოველ გადართვაზე შეცვლის

მდგომარეობას ანუ განხორციელება თვლის რეჟიმი. გადართეთ J და K ტუმბლერები ნულის მიწოდების მდგომარეობაში და მრავალჯერ გადართეთ C ტუმბლერი – ტრიგერი არ შეცვლის მდგომარეობას ანუ განხორციელება შენახვის რეჟიმი.

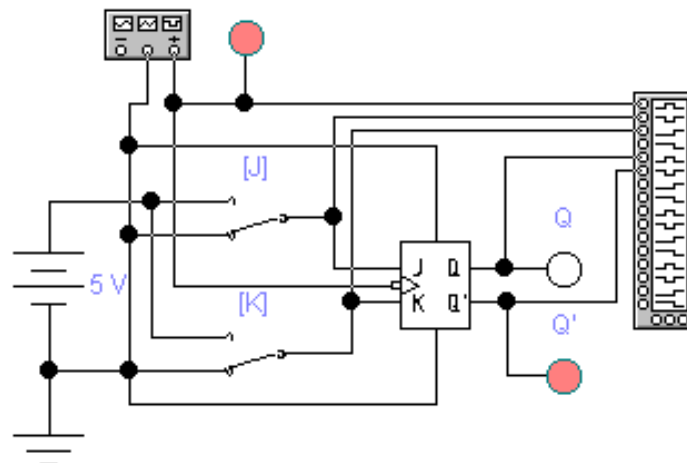
ტრიგერის მოქმედება მოწმდება გამოსასვლელებზე ჩართული ლოგიკური სასინჯების მეშვეობით.

მოიყვანეთ ტრიგერის პირობითი გრაფიკული აღნიშვნა, ააგეთ მუშაობის დროითი დიაგრამა, მასზე მონიშნეთ მუშაობის რეჟიმები.

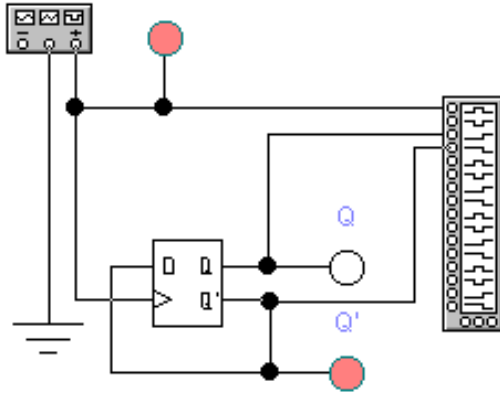
ააგეთ ნახ.8.6 მოყვანილი JK ტრიგერის ჩართვის სქემა, სადაც სინქრონიზაციის შესასვლელი იმართება მუდმივად ჩართული გენერატორით. გახსენით ტრიგერების განყოფილება, მაგიდაზე გადაიტანეთ კომბინირებული



JK ტრიგერის პირობითი გრაფიკული აღნიშვნის  ნიშნაკი, რომელიც ჩართულია მხოლოდ JK ტრიგერის რეჟიმში.

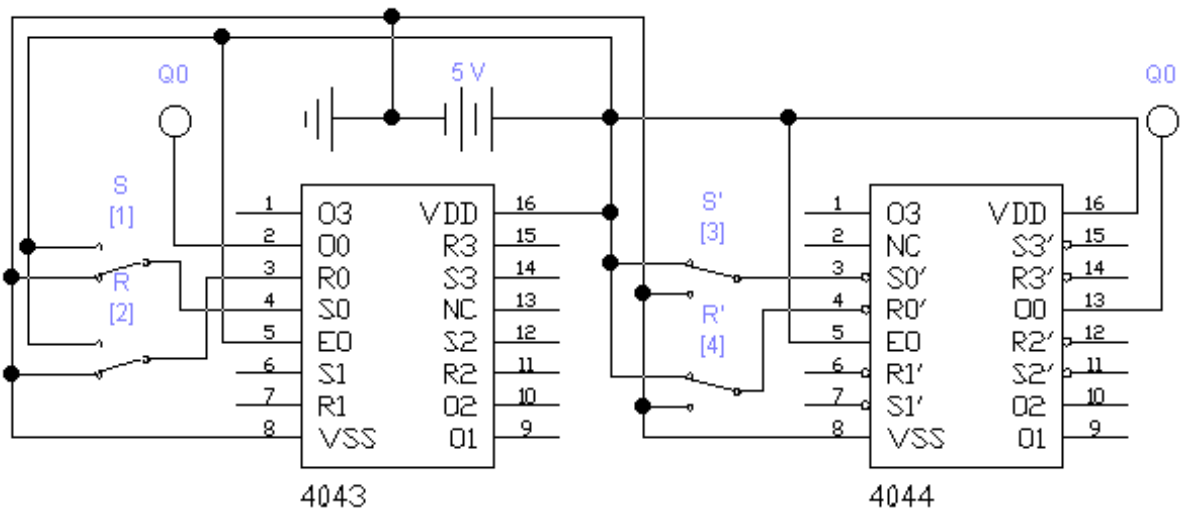
ჩაატარეთ JK ტრიგერის მოქმედების გამოკვლევა ზემოთ აღწერილის მიხედვით და ააგეთ მისი მუშაობის დროითი დიაგრამა.

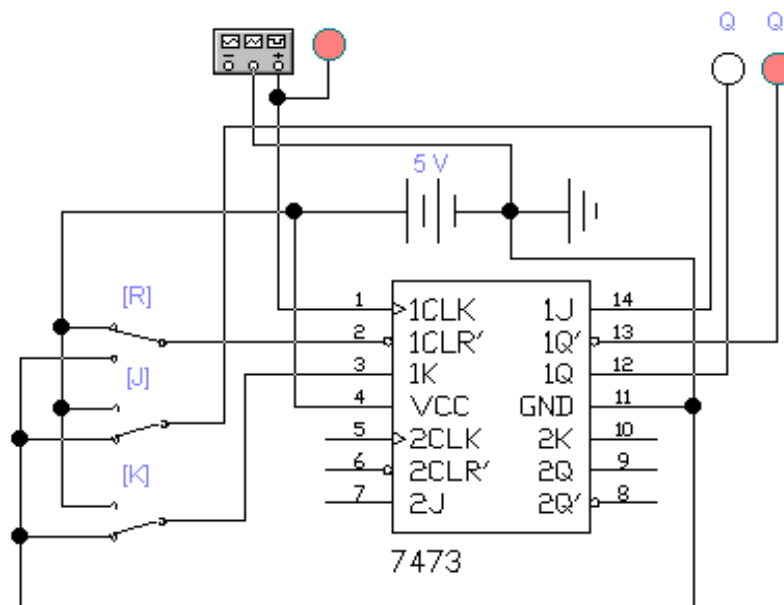
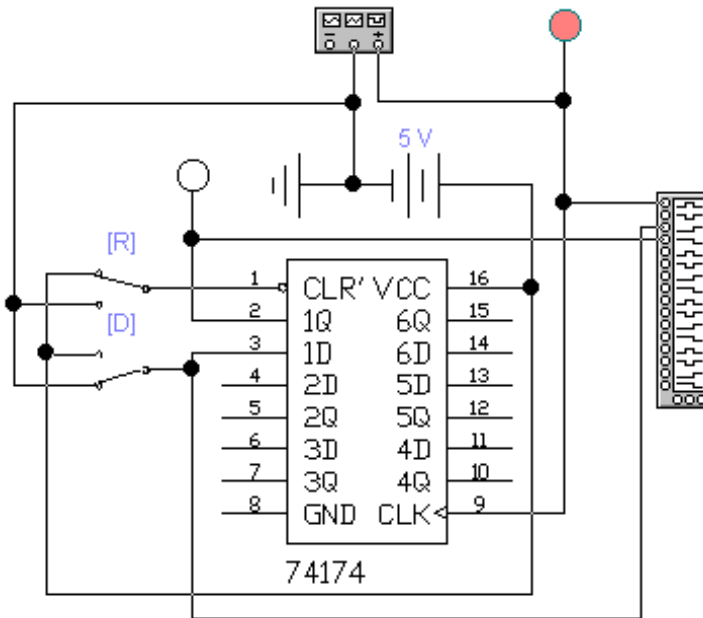


ააგეთ ნახ.8.7 მოყვანილი T ტრიგერის სტრუქტურის მოდელირების სქემა. ჩართეთ მოდელირების დილაკი, ტაქტური იმპულსების ზემოქმედებით ტრიგერი გადავა საწინააღმდეგო მდგომარეობაში. დააკვირდით გამოსასვლელებზე ჩართულ სასინჯებს. მოიყვანეთ ტრიგერის პირობითი გრაფიკული აღნიშვნა, ააგეთ მუშაობის დროითი დიაგრამა.



8.8 ნახ-ზე ნახვენებია ტრიგერების მიკროსქემების ჩართვის სქემების მოდელირება. მიკროსქემები 4043 (პირდაპირი RS შესასვლელებით) და 4044 (ინვერსიული RS შესასვლელებით) წარმოადგენენ ასინქრონულ RS ტრიგერებს (ა), რომლებიც განლაგებული არიან ციფრული მიკროსქემების კატალოგის  ნიშნაკის ნუსხაში. თითოეულში მოთავსებულია ოთხი ტრიგერი. მიკროსქემა 74174 წარმოადგენს დინამიური მართვის მქონე D ტრიგერს (ბ), განლაგებულია იმავე კატალოგის  ნიშნაკის ნუსხაში, მასში განლაგებულია ექვსი D ტრიგერი. მიკროსქემა 7473



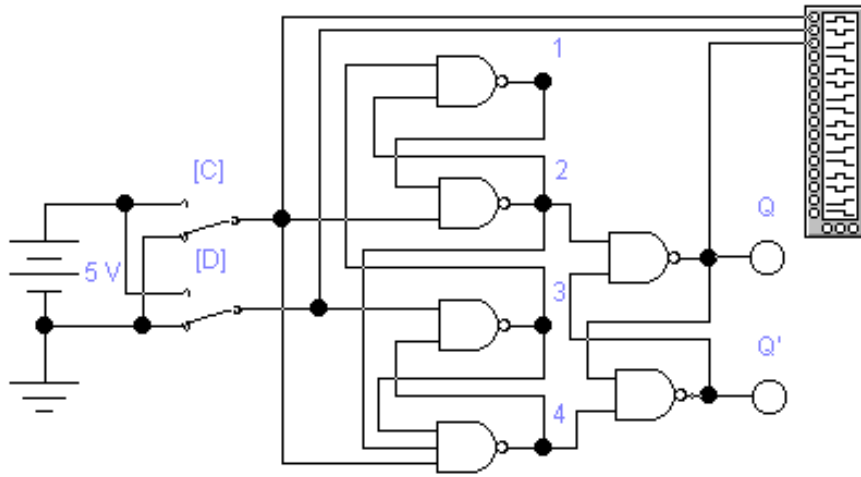


წარმოადგენს JK ტიპის ტრიგერს (ვ), განლაგებულია იმავე კატალოგის ნიშნაკის ნუსხაში, მასში განლაგებულია ორი ტრიგერი.

განსაზღვრეთ თითოეული ტრიგერის მოქმედი სიგნალების მნიშვნელობა. ჩაატარეთ მოცემული მიკროსქემების მოქმედების გამოკვლევა და დააფიქსირეთ ტრიგერების სხვადასხვა მდგომარეობები, ააგეთ მათი დროითი დიაგრამა.

დამატებითი დავალება:

1. აგეთ 8.9 ნახ-ზე მოყვანილი პირდაპირი დინამიური სინქრონიზაციის შესასვლელის მქონე D ტრიგერის ლოგიკური სტრუქტურა. შეამოწმეთ მისი ფუნქციონირება და განსაზღვრეთ ტრიგერის შესასვლელების სხვადასხვა მდგომარეობის დროს სქემის 1,2,3 და 4 წერტილებში ლოგიკური დონის მნიშვნელობა, ააგეთ მისი მუშაობის დროითი დიაგრამა.



ლაბორატორიული სამუშაო № 9

თემა:

მიმღევრობითი ქმედების მოწყობილობის მოდელირება. ტრიბერები

სამუშაოს შინაარსი

1. კომბინირებული და რთული შესავალი ლოგიკის მქონე ტრიგერების ლოგიკური სტრუქტურის მოდელირება;
2. ორსაფეხურიანი ტრიგერის ლოგიკური სტრუქტურის მოდელირება;
3. შმიდტის ტრიგერის სქემის მოდელირება. მიკროსქემის ჩართვის სქემის მოდელირება.

ზოგადი ცნობები

კომბინირებულ ტრიგერში გაერთიანებულია ორი ტიპის ტრიგერი, ასინქრონული RS ტრიგერი სხვა ტიპის ტრიგერთან, მაგალითად, RSD,RSJK,RST, ასინქრონული და სინქრონული RS ტრიგერი. გაერთიანებულ სტრუქტურაში ასინქრონული RS ტრიგერის შესასვლელებს გააჩნიათ მოქმედების უპირატესობა.

რთული შესავალი ლოგიკის მქონე მაგალითს წარმოადგენს კონიუნქციით გაერთიანებული ჯგუფური შესასვლელების (J_1, J_2, J_3 და K_1, K_2, K_3) მქონე JK ტრიგერი, ანუ $J=J_1 \cdot J_2 \cdot J_3$ და $K=K_1 \cdot K_2 \cdot K_3$.


ტრიგერის სტრუქტურაში გამოყენებული მეხსიერების უჯრედის რაოდენობიდან გამომდინარე განასხვავებენ ერთსაფეხურიან და ორსაფეხურიან ტრიგერებს. ორსაფეხურიან ტრიგერში მეხსიერების პირველი უჯრედი (*წამყვანი*) წარმოადგენს შესავალ უჯრედს, ხოლო მეორე (*მომყოლი*) – გამოსასვლელ უჯრედს. ამგვარ სტრუქტურას უწოდებენ *MS – სტრუქტურა* (ინგლისურიდან Master – Slave, ბატონი – მოსამსახურე). მასში ინფორმაცია შეტანა ხორციელდება ჯერ პირველ უჯრედში, ხოლო შემდგომ მეორეში, რაც განპირობებულია შინაგანი დაყოვნებით.

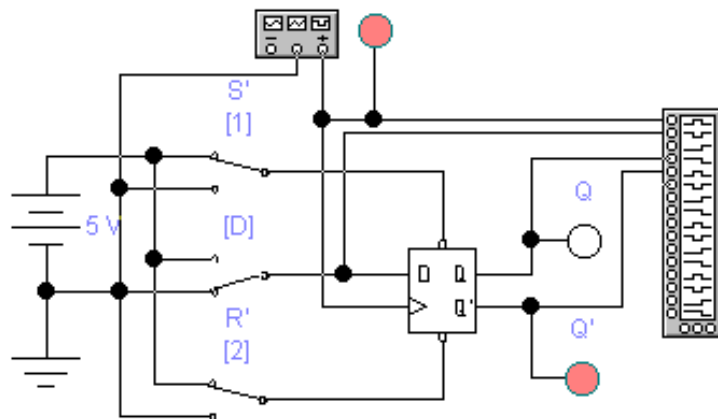
არსებობს ტრიგერის სპეციფიკური სახეობა – შმიდტის ტრიგერი (1938წ. ო.გ.შმიდტმა შესთავაზა ორმაგ ტრიოდზე აგებული სუსტი უკუკავშირის მქონე სქემა. მოგვიანებით დამუშავდა სხვა სქემური ვარიანტები, მაგრამ ვარიანტის მიუხედავად ამგვარ მოწყობილობებს ეწოდებათ შმიდტის

ტრიგერი). შმიდტის ტრიგერი წარმოადგენს არასიმეტრიულ ტრიგერს, ანალოგიურად ზემოთ განხილული სიმეტრიული ტრიგერებისა, მას გააჩნია ორი მდგრადი მდგომარეობა. მათი ცვლა ხორციელდება ნახტომისებურად, მის გამოსასვლელზე მიიღება დამახასიათებელი *ჰისტერეზისის მარყუჟი*. ჰისტერეზისის ტერმინი შემოტანილი იქნა 1900წ. ინგლისელი მეცნიერის *იუნგის (J.A.Ewing)* მიერ ფერომაგნიტის დამაგნიტების პროცესის მიმართ, რაც სიტყვა – სიტყვით ნიშნავს “ნაკლებობას”. მეცნიერებაში და ტექნიკაში ჰისტერეზისის მოვლენის ქვეშ იგულისხმება შედეგის ჩამორჩენა მისი წარმომშობი მიზეზისაგან. შმიდტის ტრიგერში გამოსასვლელი ძაბვის მნიშვნელობა ჩამორჩება შესასვლელ ძაბვას.

შმიდტის ტრიგერს არ გააჩნია მახსოვრობა და შესაბამისად არ გამოიყენება ინფორმაციის შესანახად. მას იყენებენ როგორც გამშვებ მოწყობილობას ან მართკუთხა იმპულსების მიმდევრობის ფორმირებისათვის ნებისმიერი ფორმის სიგნალებიდან.

სამუშაოს ჩატარების მეთოდოლოგია

9.1 ნახ-ზე ნაჩვენებია კომბინირებული RSD ტრიგერის ჩართვის სქემის მოდელირება, რომელიც განლაგებულია  ლილაკის განყოფილებაში. ტრიგერს გააჩნია ინვერსიული ასინქრონული RS შესასვლელები.



ააგეთ მოყვანილი სქემა შეამოწმედ ტრიგერის ფუნქციონირება ჭეშმარიტების 9.1 ცხრილის მიხედვით, სადაც POS(POSITIVE) - იმპულსის

მუშაობის რეჟიმი	D	C	S'	R'	Q
ერთიანის ჩაწერის	1	POS	1	1	1
ნულის ჩაწერის	0	POS	1	0	0
შენახვის	x	x	1	1	წინა მდგომარეობა
აკრძალური მდგომარეობა	x	x	0	0	1

დადებითი გადასვლა. R და S ტუმბლერები დააყენეთ ერთიანის მიწოდების მდგომარეობაში, D ტუმბლერის მეშვეობით ტრიგერში ჩაწერეთ ერთიანი, დააკვირდით მის გამოსასვლელებს. R ტუმბლერი გადართეთ ქვედა მდგომარეობაში, რის შედეგად უნდა განხორციელდეს ტრიგერის ჩამოყრა.

დააბრუნეთ R ტუმბლერი ერთიანის მდგომარეობაში, ხოლო S ტუმბლერები გადართეთ ნულის მიწოდების მდგომარეობაში შედეგად ტრიგერში უნდა ჩაიწეროს ერთიანი. დააბრუნეთ S ტუმბლერები ზედა მდგომარეობაში, D ტუმბლერის მეშვეობით ტრიგერს მიაწოდეთ ნული, შედეგად შეიცვლება მისი მდგომარეობა. ტრიგერის თითოეული მდგომარეობა მოწმდება ლოგიკური სასინჯების მეშვეობით.

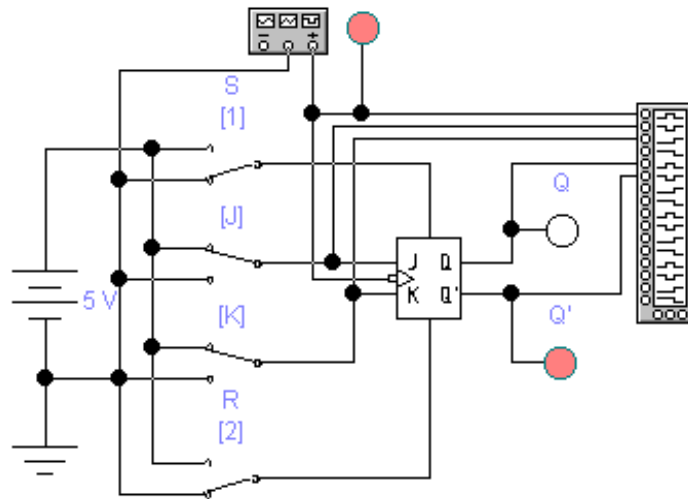
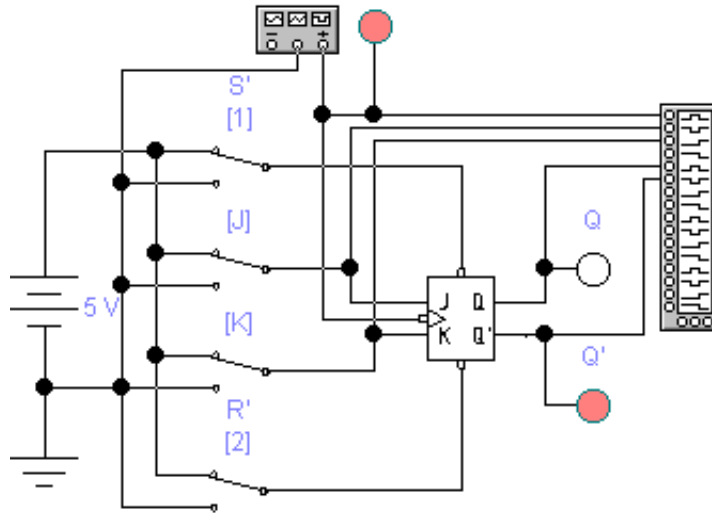
შექმენით ასინქრონული RS შესასვლელების მოქმედების უპირატესობის მაგალითი, რისთვის S ტუმბლერი გადაიყვანეთ ქვედა მდგომარეობაში, ხოლო R – ზედა მდგომარეობაში. ტრიგერი დადგება ერთიანის მდგომარეობაში. შემდეგ D ტუმბლერი გადართედ ქვედა მდგომარეობაში (რაც გულისხმობს მისი ნულიანის მდგომარეობაში გადასვლას) მაგრამ ტრიგერი არ შეცვლის მდგომარეობას.

დააფიქსირეთ ზემოთ ჩატარებული მოქმედებანი, ააგეთ ტრიგერის მუშაობის დროითი დიაგრამა, მასზე მონიშნეთ მუშაობის რეჟიმები.

9.2 ნახ-ზე ნაჩვენებია კომბინირებული JK ტრიგერების ჩართვის მოდელირების სქემები. ტრიგერები განლაგებულია ზემოთ განხილული ტრიგერის იგივე განყოფილებაში.

9.2ა ნახ-ზე მოყვანილ ტრიგერს გააჩნია ინვერსიული ასინქრონული

RS შესასვლელი, ხოლო 9.2b ნახ-ზე პირდაპირი შესასვლელი. ორი ტრიგერის გადართვა სრულდება სინქრონიზაციის იმპულსის უარყოფით გადასვლაზე (იმპულსის ერთიანის დონიდან ნულის დონეზე).



ააგეთ 9.2ა ნახ-ზე მოყვანილი სქემა. შეამოწმეთ რტიგერის ფუნქციონირება ჭეშმარიტების 9.2 ცხრილის მიხედვით, სადაც NEG (NEGATIVE) -იმპულსის უარყოფითი გადასვლა. R და S ტუმბლერები დააყენეთ ერთიანის მიწოდების მდგომარეობაში, J ტუმბლერი გადართეთ ზედა მდგომარეობაში, ხოლო K ტუმბლერი ქვედა მდგომარეობაში, შედეგად ტაქტური იმპულსების ზემოქმედებით ტრიგერში უნდა ჩაიწეროს ერთიანი. დააკვირდით მის გამოსასვლელს. R ტუმბლერი გადართეთ ქვედა მდგომარეობაში, რის შედეგად უნდა განხორციელდეს ტრიგერის ჩამოყრა.

მუსაობის რეჟიმები	J	K	C	S'	R'	Q
ერთიანის ჩაწერის	1	0	NEG	1	1	1
ნულის ჩაწერის	1	0	NEG	1	1	0
თვლის	1	1	NEG	1	1	საწინააღმდეგო მდგომარეობა
შენახვის	0	0	x	1	1	Q

J ტუმბლერი გადართედ ქვედა მდგომარეობაში და დააკვირდით მის გამოსასვლელებს. დააბრუნეთ R ტუმბლერი ერთიანის მდგომარეობაში, ხოლო S ტუმბლერები გადართედ ნულის მიწოდების მდგომარეობაში შედეგად ტრიგერში უნდა ჩაიწეროს ერთიანი. დააბრუნეთ S ტუმბლერი ერთიანის მდგომარეობაში, ხოლო K ტუმბლერის ზედა მდგომარეობაში გადართვით მასში ჩაწერეთ ნული.

გადართეთ J და K ტუმბლერები ქვედა მდგომარეობაში, შემდეგ პირიქით – ზედა მდგომარეობაში და დააკვირდით მის გამოსასვლელებს.

ტრიგერის თითოეული მდგომარეობა მოწმდება გამოსასვლელზე ჩართული ლოგიკური სასინჯებით. დააფიქსირეთ ზემოთ ჩატარებული მოქმედებანი, ააგეთ ტრიგერის მუშაობის დროითი დიაგრამა, მასზე მონიშნეთ ტრიგერის მუშაობის რეჟიმები.

ააგეთ 9.2ბ ნახ-ზე მოყვანილი სქემა. შეამოწმეთ ტრიგერის ფუნქციონირება ჭეშმარიტების 9.3 ცხრილის მიხედვით. R და S ტუმბლერები დააყენეთ ქვედა (ნულის მიწოდების) მდგომარეობაში, J ტუმბლერი გადართედ ზედა მდგომარეობაში, ხოლო K ტუმბლერი ქვედა მდგომარეობაში, ტაქტური იმპულსების ზემოქმედებით ტრიგერში უნდა ჩაიწეროს ერთიანი. დააკვირდით მის გამოსასვლელებს. R ტუმბლერი გადართეთ ზედა მდგომარეობაში, რის შედეგად უნდა განხორციელდეს ტრიგერის ჩამოყრა. J ტუმბლერი გადართეთ ქვედა მდგომარეობაში და დააკვირდით მის გამოსასვლელებს. დააბრუნეთ R ტუმბლერი ნულის მიწოდების მდგომარეობაში, ხოლო S ტუმბლერები

მუსაობის რეჟიმები	J	K	C	S	R	Q
ერთიანის ჩაწერის	1	0	NEG	0	0	1
ნულის ჩაწერის	0	1	NEG	0	0	0
თვლის	1	1	NEG	0	0	საწინააღმდეგო მდგომარეობა
შენახვის	0	0	x	0	0	Q

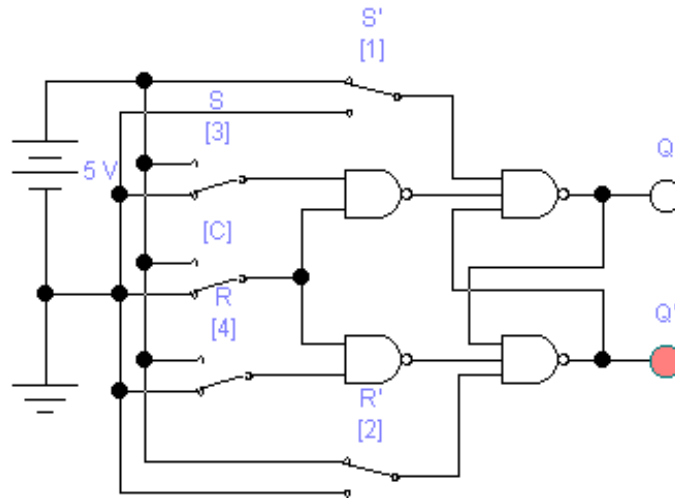
გადართეთ ნულის მიწოდების მდგომარეობაში შედეგად ტრიგერში უნდა ჩაიწეროს ერთიანი. დააბრუნეთ S ტუმბლერი ქვედა მდგომარეობაში, ხოლო K ტუმბლერის ზედა მდგომარეობაში გადართვით მასში ჩაწერეთ ნული.

ტრიგერის თითოეული მდგომარეობა მოწმდება გამოსასვლელზე ჩართული ლოგიკური სასინჯებით. დააფიქსირედ ზემოთ ჩატარებული მოქმედებანი, ააგეთ ტრიგერის მუშაობის დროითი დიაგრამა, მასზე მონიშნეთ ტრიგერის მუშაობის რეჟიმები.

9.3 ნახ-ზე ნაჩვენებია კომბინირებული RS ტრიგერის ლოგიკური სტრუქტურა, რომელშიც გაერთიანებულია სინქრონული (პირდაპირი სტატიკური C შესასვლელით) და ასინქრონული ტრიგერები. ასინქრონულ შესასვლელების (ტუმბლერები 1,2) მოქმედ დონეს წარმოადგენს ლოგიკური ნულის დონე, ხოლო სინქრონული ტრიგერის R S შესასვლელების (ტუმბლერები 3,4) – ლოგიკური ერთის დონე.

შეამოწმეთ მისი ფუნქციონირება ჭეშმარიტების 9.4 ცხრილის მიხედვით.

გადართეთ ტუმბლერი 1 (S') ქვედა მდგომარეობაში, ამასთანავე დანარჩენი ტრიგერების მდგომარეობა უნდა შეესაბამებოდეს ნახ.9.3-ზე მოყვანილ მდგომარეობას, ტრიგერი გადავა ერთიანის მდგომარეობაში. ტუმბლერი 4 (R) გადართედ ზედა მდგომარეობაში, ტუმბლერი C გადართედ ზედა და ისევ დააბრუნეთ ქვედა მდგომარეობაში, რის შედეგად ტრიგერი გადავა ნულის მდგომარეობაში. ტუმბლერი 3 (S) დააყენეთ ზედა

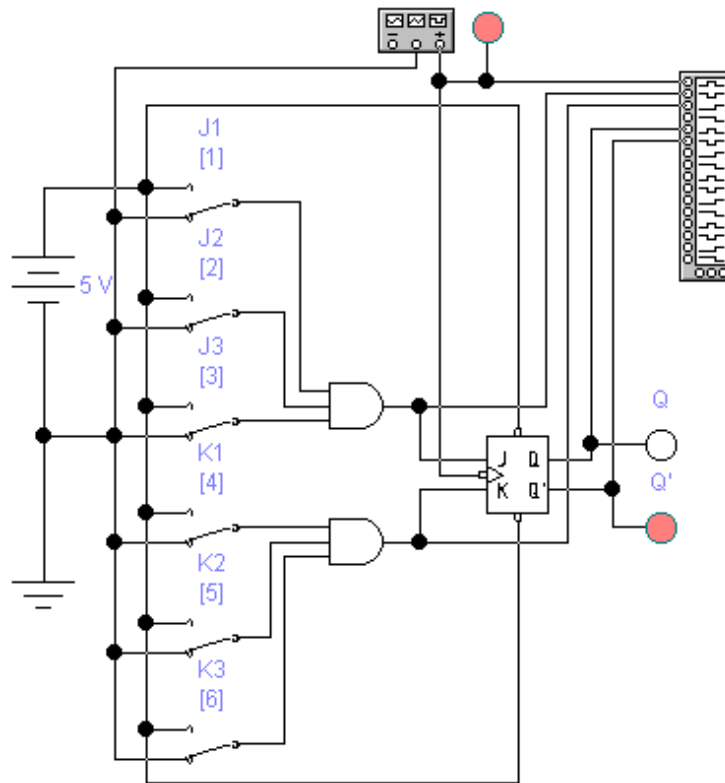


მუსაობის რეჟიმები	S	R	C	S'	R'	Q
ერთიანის ჩაწერის	1	0	1	1	1	1
ნულის ჩაწერის	0	1	1	0	0	0
თვლის	1	1	1	0	0	საწინააღმდეგო მდგომარეობა
შენახვის	0	0	x	1	1	Q

მდგომარეობაში და C ტუმბლერის გადართვით ტრიგერი დადგება ერთის მდგომარეობაში, ხოლო 2 ტუმბლერის ქვედა მდგომარეობაში დაყენებით ტრიგერი ჩამოიყრება ნულში.

ტრიგერის თითოეული მდგომარეობა მოწმდება გამოსასვლელზე ჩართული ლოგიკური სასინჯებით. დააფიქსირეთ ზემოთ ჩატარებული მოქმედებანი, მოიყვანეთ მისი პირობითი გრაფიკული აღნიშვნა.

9.4 ნახ-ზე მოყვანილია რთული შესაგავლი ლოგიკის მქონე JK ტრიგერის ლოგიკური სტრუქტურის მოდელირების სქემა, სადაც J და K თითოეულ შესასვლელზე ჩართულია 3ღა-არა ელემენტი, ე.ი. გაზრდილია საინფორმაციო შესასვლელების რაოდენობა, რომლებიც გაერთიანებული არიან კონიუნქციით.



ჩაატარეთ ტრიგერის მოქმედების გამოკვლევა 9.5 ცხრილის მიხედვით. თანმიმდევრობით გადართეთ ტუმბლერები 1(J1), 2(J2) და 3(J3) ზედა მდგომარეობაში. თითოეული ტუმბლერის გადართვისას დააკვირდით მის მოქმედებას. ტრიგერი შეიცვლის მდგომარეობას – დადგება ერთიანის მდგომარეობაში მხოლოდ ყველა ტუმბლერების ერთიანის მიწოდების მდგომარეობაში ყოფნისას. დააბრუნეთ ტუმბლერები ქვედა მდგომარეობაში.

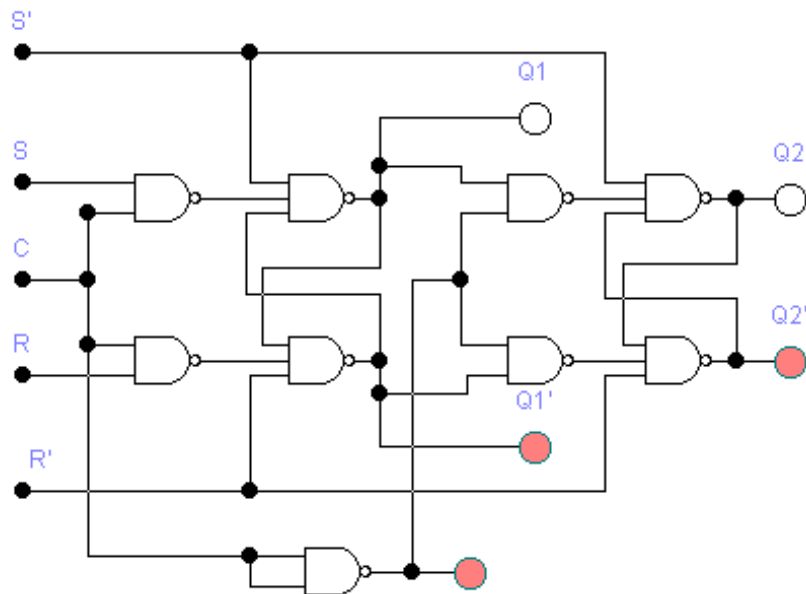
მუშაობის რეჟიმები	J1	J2	J3	C	K1	K2	K3	Q
ერთიანის ჩაწერის	1	1	1	NEG	0	x	x	1
ნულის ჩაწერის	0	x	x	NEG	1	1	1	0
თვლის	1	1	1	NEG	1	1	1	საწინააღმდეგო მდგომარეობა
შენახვის	0	x	x	x	0	x	x	Q

გაიმეორეთ იგივე მოქმედებები 4(K1), 5(K2) და 6(K3) ტუმბლერებით, ტრიგერი გადავა ნულიანის მდგომარეობაში მხოლოდ ყველა ტუმბლერების ზედა მდგომარეობაში გადართვისას.

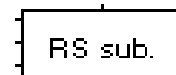
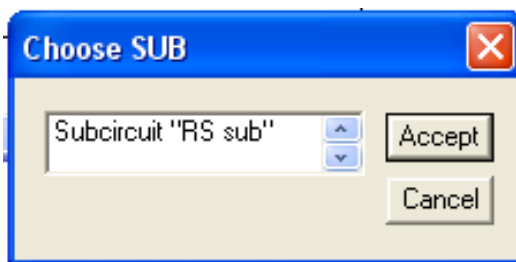
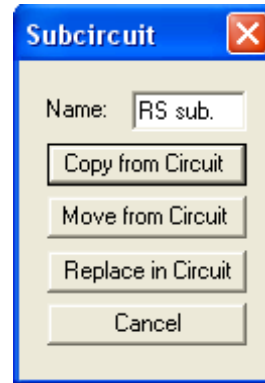
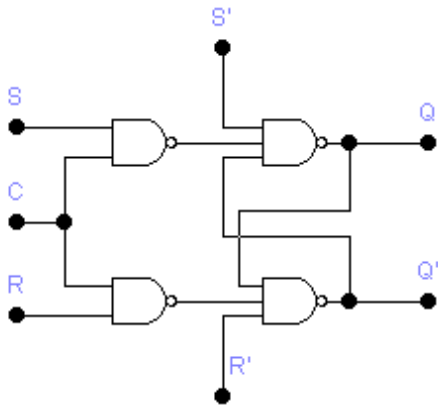
ცხრილის მიხედვით შეამოწმეთ ტრიგერის მუშაობა თვლის და შენახვის რეჟიმში.

ტრიგერის თითოეული მდგომარეობა მოწმდება გამოსასვლელზე ჩართული ლოგიკური სასინჯებით. დააფიქსირეთ ზემოთ ჩატარებული მოქმედებები და ააგეთ მუშაობის დროითი დიაგრამა, მასზე მონიშნეთ ტრიგერის მუშაობის რეჟიმები. მოიყვანეთ მისი პირობითი გრაფიკული აღნიშვნა.


9.5 ნახ-ზე მოყვანილია ორსაფეხურიანი (MS სტრუქტურის) RS ტრიგერის ლოგიკური სტრუქტურის მოდელირების სქემა, რომელიც აგებულია ორი იდენტურ ერთსაფეხურიან კომბინირებულ RS ტრიგერებზე (იხ. ნახ.9.3). მოცემულ სქემაში მიმყოლი ტრიგერის (მეორე საფეხური) გადართვა (ინფორმაციის ჩაწერა) ხორციელდება წამყვანი ტრიგერის (პირველი საფეხური) მიმართ არასინქრონულად, მათ შორის ტაქტური იმპულსების წრედში ინვერტორის ჩართვის ხარჯზე. ტრიგერს გააჩნია პირდაპირი სტატიკური სინქრონიზაციის C შესასვლელი.



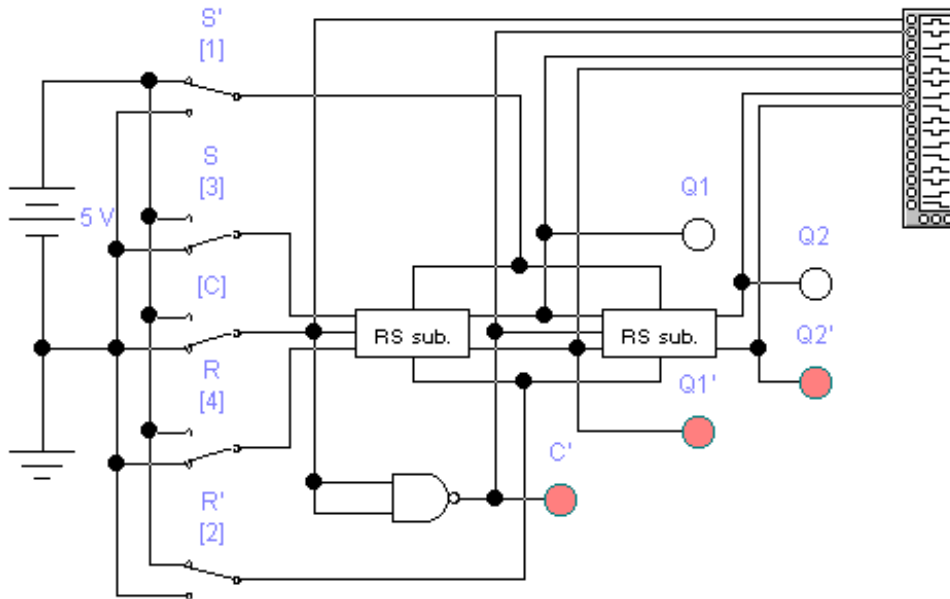
მოცემული სქემის აგების გამარტივებისათვის ააგეთ 9.6ა ნახ-ზე ნაჩვენები ერთსაფეხურიანი კომბინირებული RS ტრიგერის სქემა და მონიშნეთ (გააწითლეთ) ისე, რომ გამომყვანების წერტილები (S',S,C,R,R',Q,Q') დარჩნენ მონიშნის გარეშე. შემდეგ შედით პროგრამის მენიუში Circuit (წრედი) და მასში მონიშნეთ Create Subcircuit (სუბწრედის შექმნა) სტრიქონი, შედეგად გაიხსნება მენიუ Subcircuit (ნახ.9.6ბ), სადაც Name სტრიქონში შეიტანეთ



სახელი RS sub. და დააჭირეთ Copy from Circuit ღილაკს. სამუშაო მაგიდაზე გაჩნდება დამატებითი ფანჯარა მასში ასახული სუბბლოკის სქემით (ნახ.9.6გ

დააჭირეთ პროგრამის  ღილაკს, ეკრანზე გაჩნდება ფანჯარა სუბბლოკის გამოსახულებით (ნახ.9.6), დააჭირეთ სუბბლოკის გამოსახულებაზე და გახსნილ ფანჯარაში Choose SUB (ნახ.9.6) აირჩიეთ Accept, რის შედეგად მაგიდაზე გაჩნდება ნახ.9.9-ზე ნახვენები ტრიგერის ლოგიკური სტრუქტურის შეკუმშული გამოსახულება სუბბლოკის სახით (ნახ.9.6დ).

ააგეთ ნახ.9.7-ზე ნახვენები ორსაფეხურიანი RS ტრიგერის ლოგიკური სტრუქტურის მოდელირების სქემა.



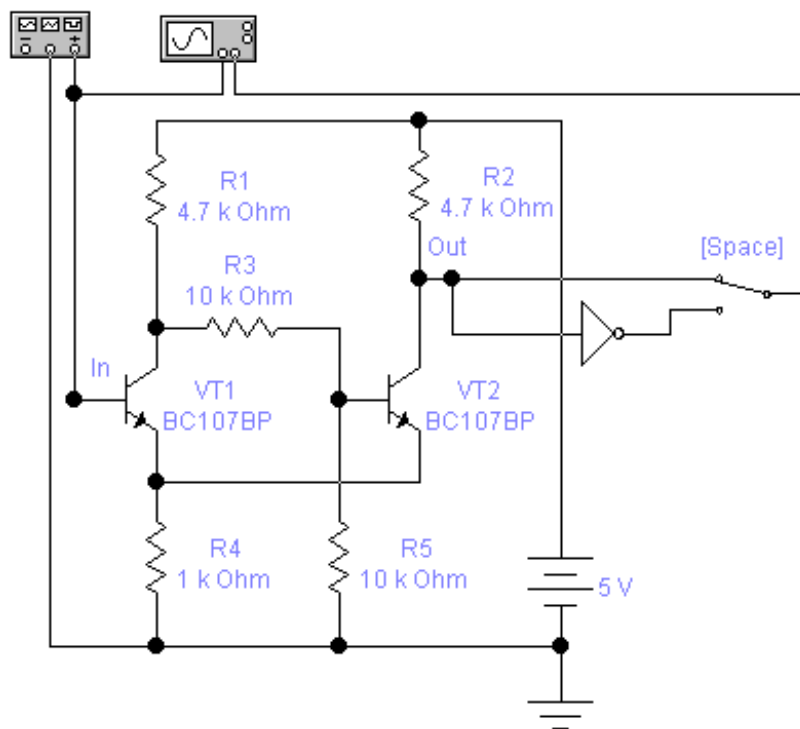
ჩაატარეთ ტრიგერის მოქმედების გამოკვლევა. ტუმბლერები 1,2 გადართეთ ზედა (არააქტიური სიგნალების მიწოდების) მდგომარეობაში ($S'=R'=1$). ტუმბლერ 2 გამოყენებით დააყენეთ ტრიგერი ნულის მდგომარეობაში და ისევ დააბრუნეთ საწყის მდგომარეობაში.

ტუმბლერი 3 გადართეთ ზედა მდგომარეობაში, ხოლო ტუმბლერი 4 – ქვედა მდგომარეობაში, ჩართეთ მოდელირების ღილაკი და გადართედ ტუმბლერი C ჯერ ზედა (ლოგიკური ერთის მიწოდების) მდგომარეობაში, რის შედეგად პირველი საფეხურის ტრიგერი დადგება ერთიანის მდგომარეობაში ანუ $Q=1, Q'=0$. მეორე ტრიგერის C შესასვლელზე დამყარებულია ნულის დონე ($C'=0$) და C ტუმბლერით ისევ ქვედა მდგომარეობაში გადართვით მის C შესასვლელზე დამყარდება ერთიანის დონე ($C'=1$) და მეორე ტრიგერიც გადავა ლოგიკური ერთის მდგომარეობაში.




ტრიგერის ნულიანის მდგომარეობაში გადაყვანისათვის შეცვალოთ 3 და 4 ტუმბლერების მდგომარეობა. გაიმეორეთ იგივე მოქმედებანი და დააკვირდით გამოსასვლელებს.


ტრიგერების მოქმედების სისწორე მოწმდება ლოგიკური სასინჯებით: Q1 და Q2. ააგეთ სქემის მუშაობის დიაგრამა. მოიყვანეთ ტრიგერის პირობითი გრაფიკული აღნიშვნა.

9.8 ნახ-ზე ნაჩვენებია შმიდტის ტრიგერის კლასიკური სქემა, რომელიც აგებულია ემიტერებით დაკავშირებული ორ ტრანზისტორზე (VT1 და VT2). სქემის In შესასვლელზე (VT1 ტრანზისტორის ბაზა) გენერატორიდან (GEN) მიეწოდება შესავალი სიგნალი. სქემის Out გამოსასვლელზე ჩართულია ინვერტორი და ტუმბლერი (Space), რომლის გადართვით სრულდება გამოსასვლელი სიგნალის პირდაპირი (ტუმბლერის ზედა მდგომარეობა) და ინვერსიული (ტუმბლერის ქვედა მდგომარეობა) ფორმის ასახვა ოსცილოგრაფის (OSC) ეკრანზე.






ააგეთ მოცემული სქემა, რისთვისაც დააჭირეთ პროგრამის

კომპონენტების კატალოგის  დილაკს, გახსნილ ჩამონათვალიდან  ნიშნაკი გადაიტანეთ სამუშაო მაგიდაზე. ნომინალის არჩევისათვის ორჯერ დააწკაპუნეთ რეზისტორის მიღებულ გამოსახულებაზე, გახსნილ დიალოგურ ფანჯარაში დააჭირეთ Value დილაკს და შეიტანეთ სქემაში მოყვანილი ნომინალი, ხოლო მისი სქემური აღნიშვნისათვის (R1,R2, და ა.შ.) - Label დილაკს. დააჭირეთ ტრანზისტორების კატალოგის  დილაკს, გახსნილ

ჩამონათვალიდან  ნიშნაკი გადაიტანეთ სამუშაო მაგიდაზე, ორჯერ დააწკაპუნეთ მიღებულ გამოსახულებაზე, გახსნილ დიალოგურ ფანჯარაში მონიშნეთ zetex სტრიქონი და Model სვეტში მიღებულ ჩამონათვალში მონიშნეთ სქემაში მოყვანილი ტრანზისტორის ტიპი, ხოლო სქემაზე მისი აღნიშვნის (VT1, VT2) მიღებისათვის Label დილაკს.

გენერატორის და ოსცილოგრაფის გამოსახულებები მოთავსებულია

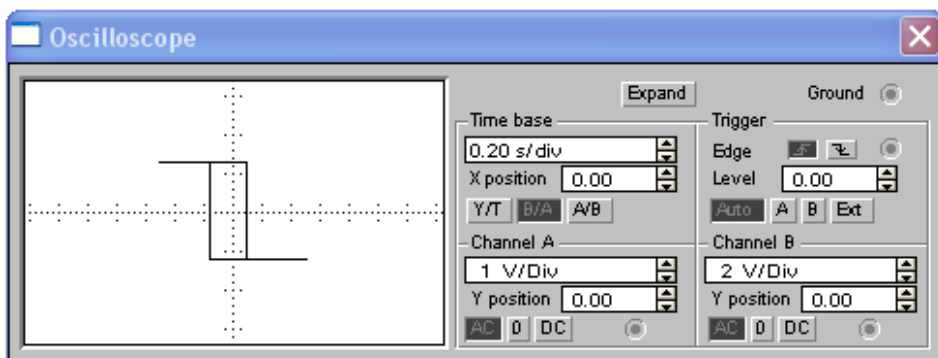
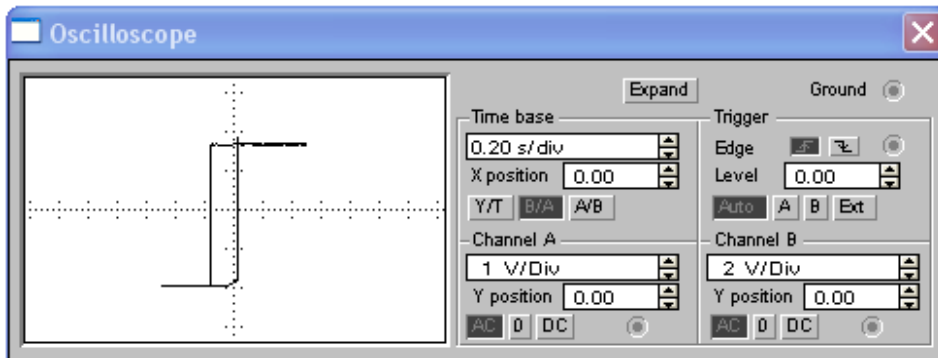
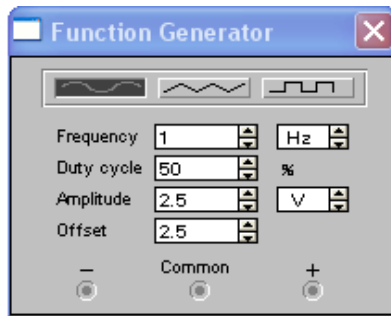
პროგრამის  დილაკის განყოფილებაში, მასში  და  ნიშნაკები გადაიტანეთ სამუშაო მაგიდაზე.

ორჯერ დააწკაპუნეთ გენერატორის გამოსახულებაზე, რის შედეგად გაიხსნება მისი წინა პანელი. ტრიგერის გადამცემი მახასიათებლის მოხნისათვის გენერატორში ავირჩიოთ სინუსოიდალური ფორმის მიწოდების რეჟიმი 9.9ა ნახ-ზე მოყვანილი პარამეტრებით.


ორჯერ დააწკაპუნეთ ოსცილოგრაფის გამოსახულებაზე, შესავალ ძაბვასთან გამოსასვლელი ძაბვის დამოკიდებულების მიღებისათვის გახსნილ წინა პანელზე მოვნიშნოთ გაშლის B/A რეჟიმი (იხ. ნახ.9.9ბ).

ტუმბლერი დააყენეთ ზედა მდგომარეობაში, ჩართეთ მოდელირების დილაკი, ოსცილოგრაფის ეკრანზე უნდა დაიხაზოს ჰისტერეზისის მარყუჟი (ნახ.9.9ბ). გადართეთ ტუმბლერი ქვედა მდგომარეობაში, რის შედეგად უნდა მივიღოთ 9.9გ ნახ-ზე ნაჩვენები ჰისტერეზისის მარყუჟი, რომლის შემოვლა სრულდება საათის ისრის მიმართულებით.

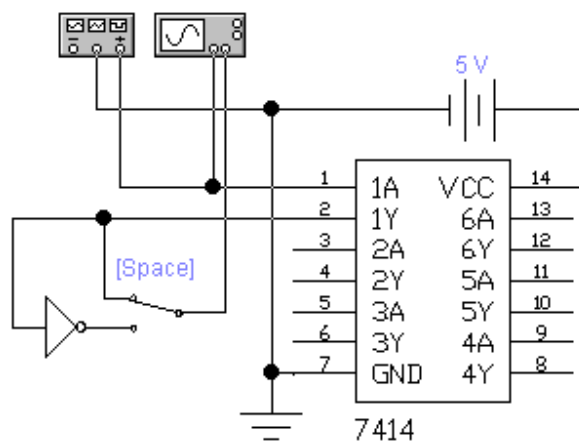
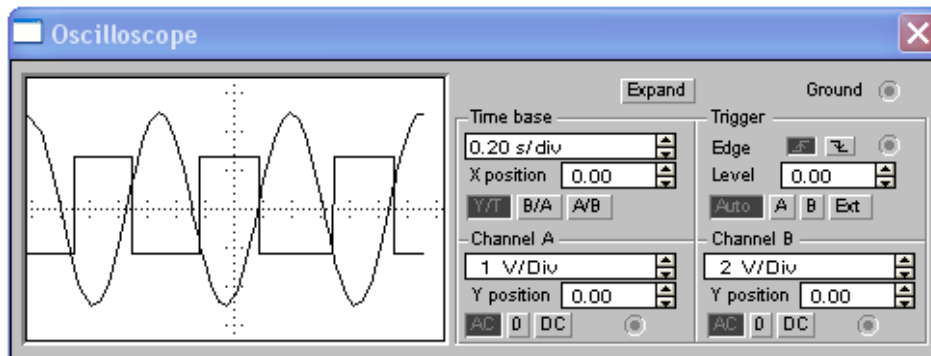
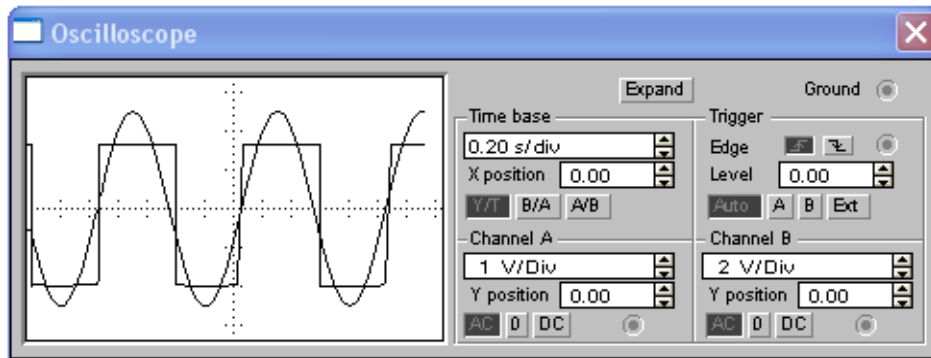
დააბრუნეთ ტუმბლერი ზედა მდგომარეობაში, ოსცილოგრაფის პანელზე შეცვალეთ სიგნალების დროში გაშლის რეჟიმი Y/T – ზე და შესასვლელსე მიწოდებული სინუსოიდალური რხევები ტრიგერის გამოსასვლელზე გარდაიქმნება სიმფაზურ მართკუთხა რხევებში (ნახ.9.10ა),



ხოლო ტუმბლერის ქვევით გადართვით – მართკუთხა ფორმის საწინააღმდეგო ფაზის მქონე რხევები (ნახ.9.10ბ).

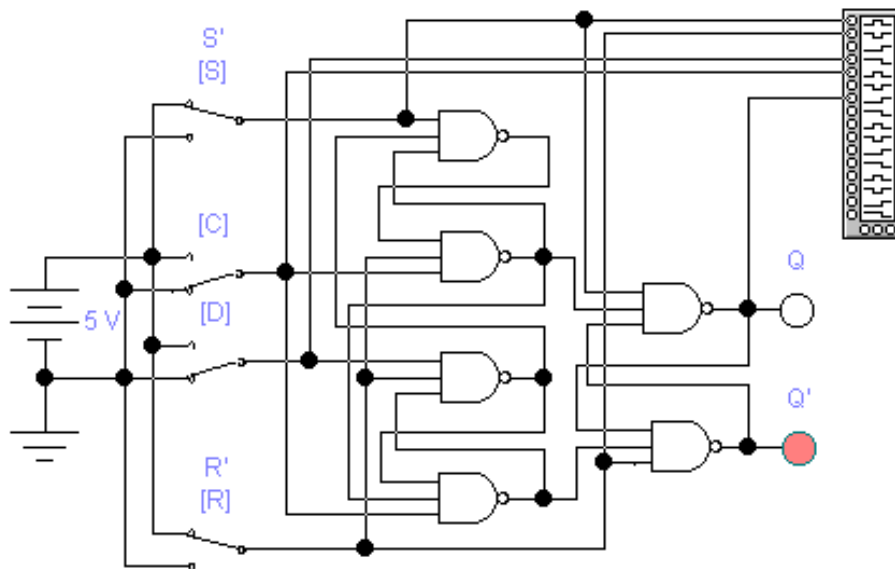
ააგეთ 9.11 ნახ-ზე ნახვენები ინვერსიული გამოსასვლელის მქონე შმიდტის ტრიგერის მიკროსქემის (7414) ჩართვის სქემა. მიკროსქემა განლაგებულია ციფრული მიკროსქემების ბიბლიოთეკის  ნომნაკის ნუსხაში.

ჩაატარეთ მიკროსქემის მუშაობის გამოკვლევა და ააგეთ ტრიგერის გამოსასვლელის ოსცილოგრამები.



დამატებითი დავალება:

1. აგეთ 8.10 ნახ-ზე მოყვანილი კომბინირებული RSD ტრიგერის ლოგიკური სტრუქტურის მოდელირების სქემა. შეამოწმეთ ტრიგერის მოქმედება, ააგეთ მუშაობის დროითი დიაგრამა და მოიყვანეთ მისი ფუნქციონირების აღწერა.



ნახ.9.12. კომბინირებული RSD ტრიგერის ლოგიკური სტრუქტურის მოდელირება

ლაბორატორიული სამუშაო № 10

თემა:

მიმდევრობითი ქმედების მოწყობილობების მოდელირება. რეგისტრები

სამუშაოს შინაარსი

1. პარალელური რეგისტრის ლოგიკური სტრუქტურის მოდელირება. მიკროსქემის ჩართვის სქემის მოდელირება.
2. ძვრის რეგისტრის ლოგიკური სტრუქტურის მოდელირება. მიკროსქემის ჩართვის სქემის მოდელირება.
3. რევერსიული რეგისტრის ლოგიკური სტრუქტურის მოდელირება. მიკროსქემის ჩართვის სქემის მოდელირება.

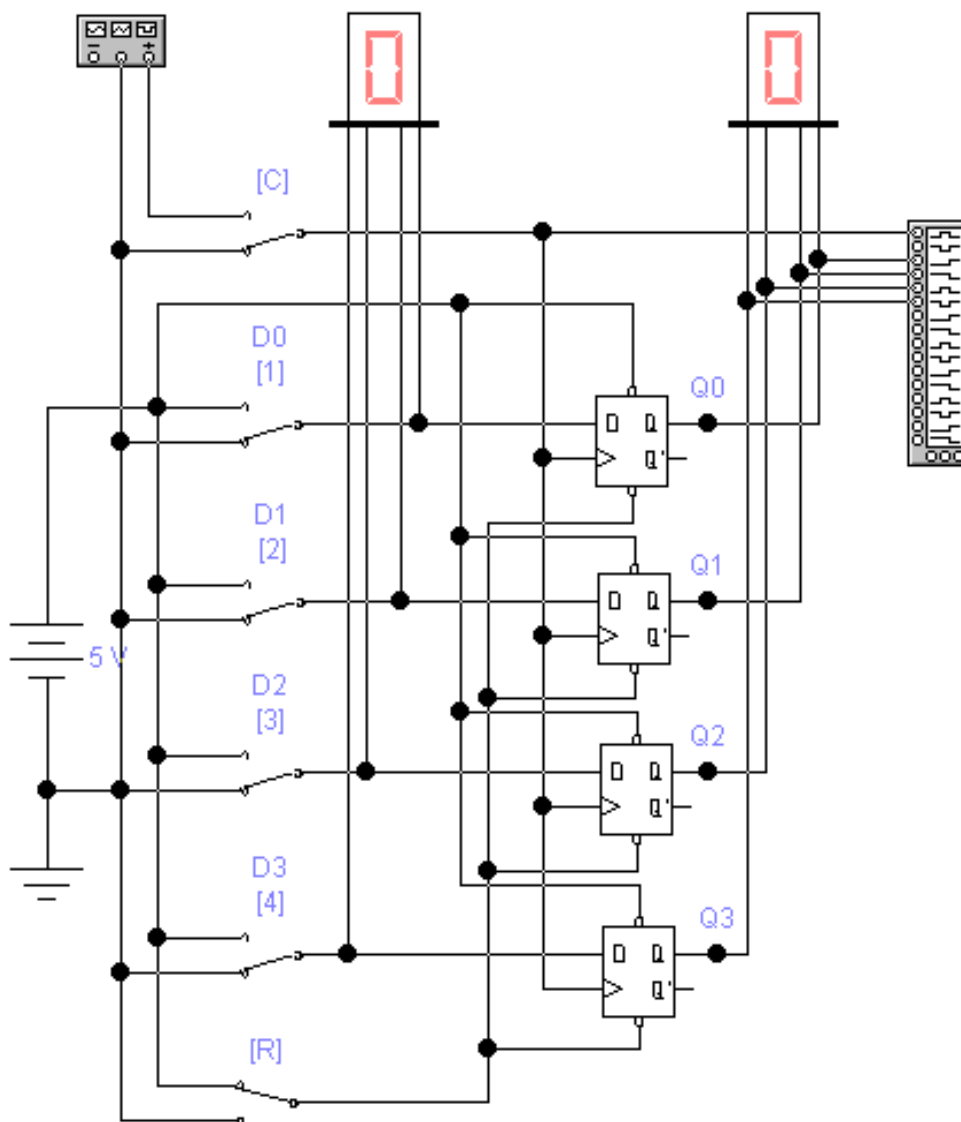
ზოგადი ცნობები

რეგისტრი (ინგლისურიდან to register – დარეგისტრირება) წარმოადგენს მოწყობილობას, რომლის დანიშნულებაც ინფორმაციის მიღება, დროებით შენახვა და გაცემაა. რეგისტრი აიგება სინქრონულ ტრიგერებზე, რომელთა რაოდენობა განსაზღვრავს მის, ე.ი. შესანახი მონაცემების, თანრიგობას. მონაცემთა მიღების და გადაცემის ხერხის მიხედვით რეგისტრებს ყოფენ: მიმდევრობით, პარალელურ და მიმდევრობით-პარალელურ რეგისტრებად. მიმდევრობითი რეგისტრები იყოფა ერთი მიმართულებით (ძვრის) და ორივე მიმართულებით (რევერსიული) დამკვრელ რეგისტრებად.

სამუშაოს ჩატარების მეთოდика

ააგეთ RSD ტიპის ტრიგერის საფუძველზე პარალელური ოთხთანრიგა რეგისტრის ლოგიკური სტრუქტურა (ნახ.10.1). მოდელირების დილაკის ჩართვისას ჩამოყარეთ რეგისტრი (ტრიგერები დააყენეთ ნულოვან მდგომარეობაში), რისთვისაც R ტუმბლერი გადართეთ ნულიანის მიწოდების მდგომარეობაში. დააბრუნეთ R ტუმბლერი საწყის (ზედა) მდგომარეობაში, 1 – 4 ტუმბლერების მეშვეობით რეგისტრის საინფორმაციო შესასვლელებს მიაწოდეთ ჩასაწერი ნებისმიერი ოთხთანრიგა ორობითი კოდური კომბინაცია (D0–D3), რომლის მნიშვნელობა თექვსმეტობით კოდში აისახება შესასვლელზე

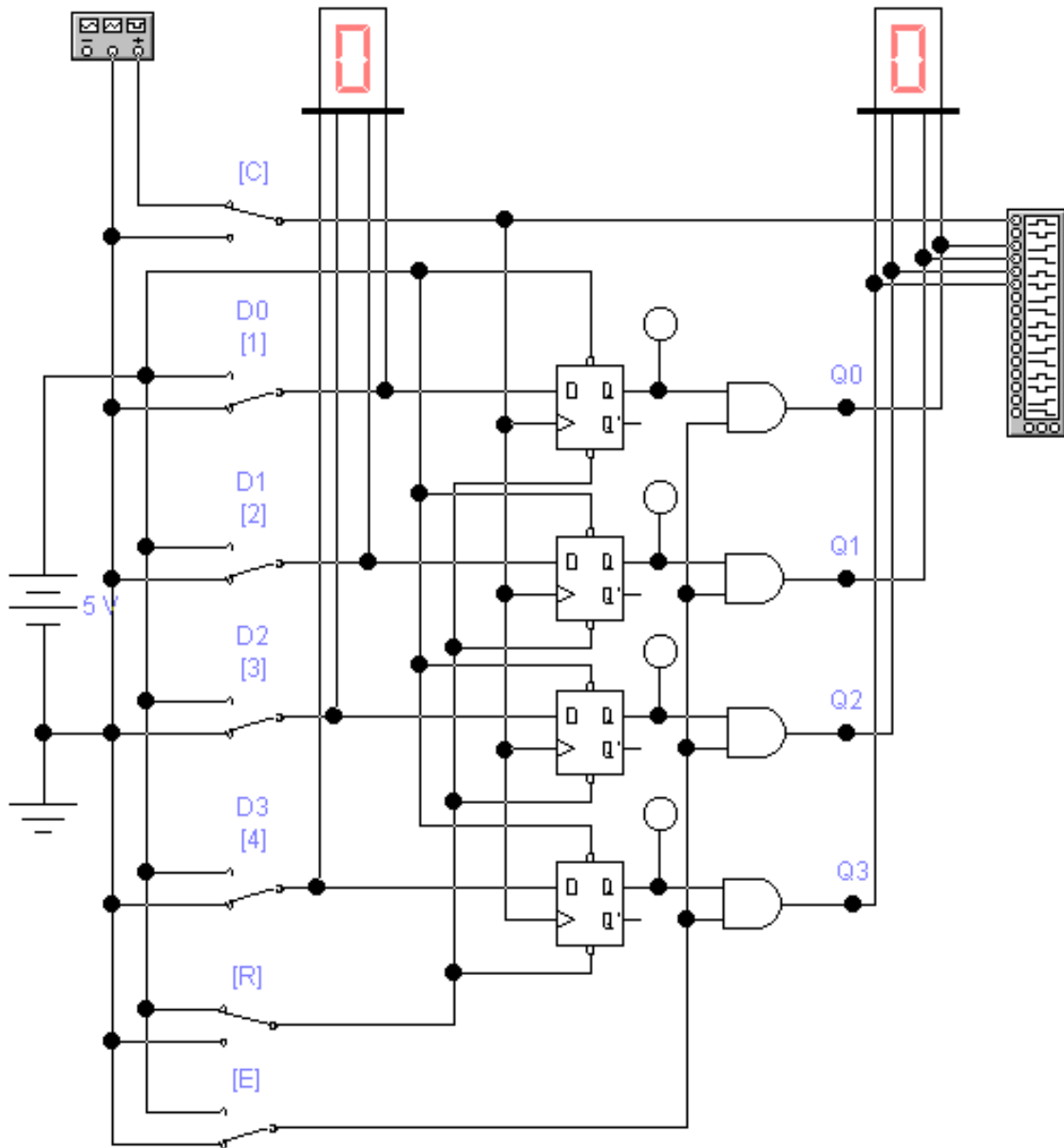
ჩართულ ციფრულ ინდიკატორზე. გადართეთ ტუმბლერი C ზედა მდგომარეობაში, რის შედეგად ტაქტური იმპულსები ერთდროულად იქნება მიწოდებული ყველა ტრიგერების სინქრონიზაციის შესასვლელს.



მიწოდებული კოდური კომბინაცია ჩაიწერება რეგისტრში, რომლის თექვსმეტობითი მნიშვნელობა აისახება გამოსასვლელზე (Q0 – Q3) ჩართულ ციფრულ ინდიკატორზე. მიაწოდეთ და ჩაწერეთ რეგისტრში სხვა შემდეგი ნებისმიერი კოდური კომბინაცია და დააკვირდით რეგისტრის მოქმედებას. შედეგები ასახედ მუშაობის დროით დიაგრამაზე.

მოიყვანეთ მოცემული რეგისტრის პირობითი გრაფიკული აღნიშვნა.

ნახ.10.2 ნაჩვენებია ზემოთ განხილული რეგისტრის სქემა, რომელშიც დამატებულია ინფორმაციის წაკითხვის ნებართვის კვანძი. ააგეთ მოცემული სქემა.





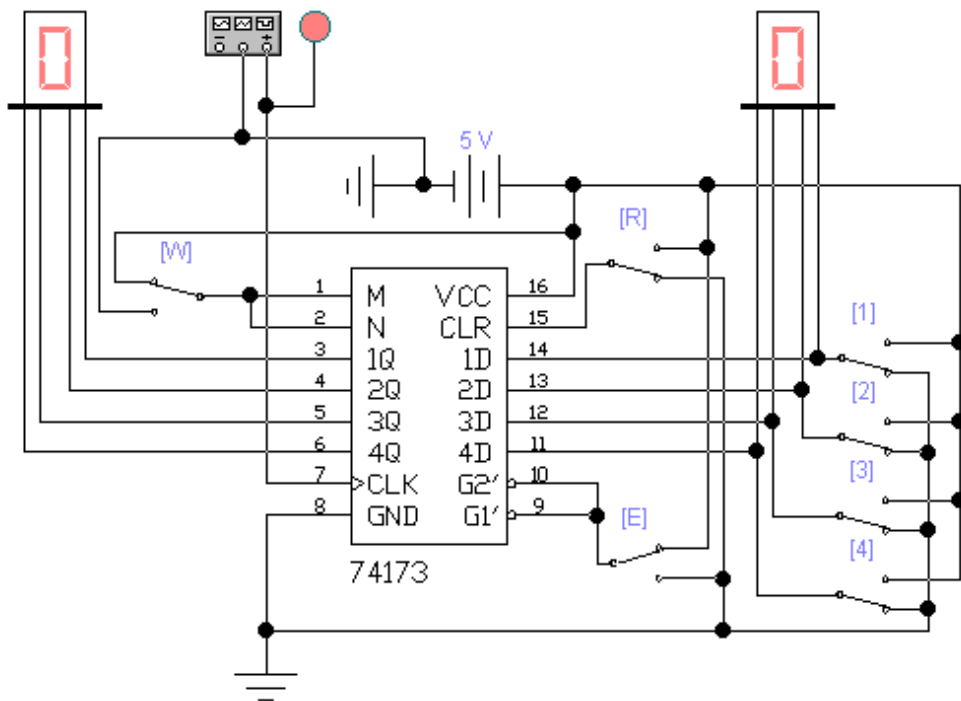
ჩამოყარეთ რეგისტრი. ჩაწერეთ მასში ნებისმიერი კოდური კომბინაცია, ამასთანავე E ტუმბლერი დააყენეთ ნულის მიწოდების მდგომარეობაში, რაც შეესაბამება რეგისტრის გამოსასვლელებიდან ინფორმაციის (Q0 – Q3) წაკითხვის ბლოკირებას (არა ნებართვას). შედეგად

გამოსასვლელზე ჩართულ ციფრულ ინდიკატორზე უნდა აისახოს ნულიანის გამოსახულება, ხოლო ჩაწერილი ინფორმაციის სისწორე მოწმდება ტრიგერების გამოსასვლელზე ჩართული ლოგიკური სასინჯების მეშვეობით.

გადართეთ E ტუმბლერი ზედა მდგომარეობაში, რეგისტრში ჩაწერილი ინფორმაციის მნიშვნელობა აისახება გამოსასვლელზე ჩართულ ციფრულ ინდიკატორზე. E ტუმბლერის მდგომარეობის შეუცვლელად რეგისტრში ჩაწერეთ სხვა კოდური კომბინაცია, რომელიც აისახება ციფრულ ინდიკატორებზე. შეცვალეთ E ტუმბლერის მდგომარეობა, დააკვირდით რეგისტრის გამოსასვლელს.

ააგეთ რეგისტრის მუშაობის დროითი დიაგრამა და მოიყვანეთ მისი პირობითი გრაფიკული აღნიშვნა.

ნახ.10.3 ნაჩვენებია ოთხთხანრიცა პარალელური რეგისტრის მიკროსქემის 74173 ჩართვის სქემის მოდელირება, რომელიც განლაგებულია  ღილაკის ციფრული მიკროსქემების ბიბლიოთეკაში  ნიშნაკის ჩამონათვალში.



სადაც 1D..4D – ინფორმაციის მიწოდების შესასვლელები, რომლებიც იმართებიან 1 – 4 ტუმბლერების მეშვეობით; 1Q..4Q – სამი მდგომარეობის მქონე ინფორმაციის წაკითხვის გამოსასვლელები, რომელთა მართვა

ხორციელდება G1' და G2' სიგნალებით - მონაცემთა წაკითხვის ნებართვის შესასვლელი (E ტუმბლერი); CLK - ტაქტური იმპულსების შესასვლელი; CLR (CLEAR) - რეგისტრის ჩამოყრის (საწყის მდგომარეობაში დაყენების შესასვლელი), რომელიც იმართება R ტუმბლერით; M და N - ინფორმაციის ჩაწერის ნებართვის შესასვლელი (W ტუმბლერი).

ააგეთ სქემა და ჩაატარეთ რეგისტრის მუშაობის გამოკვლევა ჭეშმარიტების ცხრილ. 10.1-ის შესაბამისად.

მუშაობის რეჟიმი	CLK	CLR	M', N'	G1', G2'
ჩამოყრა	x	0	x	x
მონაცემთა ჩაწერა	POS	1	0	x
მონაცემთა წაკითხვა	POS	1	0	0
შენახვა	0	1	x	x

სადაც POS (POSITIVE - დადებითი) მიუთითებს რომ რეგისტრში მონაცემთა ჩაწერა ხორციელდება ტაქტური იმპულსების CLK დადებით გადასვლაზე (ლოგიკური 0-ან ლოგიკურ 1-ში გადასვლისას).

ჩართეთ მოდელირების დილაკი, R ტუმბლერის ზედა მდგომარეობაში გადართვით დააყენეთ რეგისტრი საწყის მდგომარეობაში, ტუმბლერები W და E გადართეთ ზედა მდგომარეობაში, რის შედეგად ორივე საინდიკაციო ნათურაზე აისახება ნულის გამოსახულება. დააბრუნეთ R ტუმბლერი ქვედა საწყის მდგომარეობაში, 1 - 4 ტუმბლერების მეშვეობით რეგისტრის საინფორმაციო შესასვლელს მიაწოდეთ ოთხთანრიგა პარალელური კოდური კომბინაცია, რომელიც აისახება შესასვლელზე ჩართულ ტაბლოზე. გადართეთ W ტუმბლერი ქვედა მდგომარეობაში და მიწოდებული მონაცემები ჩაიწერება რეგისტრში, ხოლო E ტუმბლერის ქვედა მდგომარეობაში გადართვით ჩაწერილი ინფორმაცია იქნება გადაცემული რეგისტრის გამოსასვლელზე, რაც მოწმდება გამოსასვლელზე ჩართული საინდიკაციო ტაბლოთი.

დამატებითი დავალება:

1. 7474 მიკროსქემის გამოყენებით ააგეთ ხუთთანრიგა პარალელური რეგისტრის ლოგიკური სტრუქტურა (ნახ.10.4). მიკროსქემა განლაგებულია



ლილაკის ბიბლიოთეკის



ნიშნაკის ნუსხაში. მიკროსქემაში

განლაგებულია ორი დამოუკიდებელი RSD ტიპის ტრიგერი. ტრიგერში გაერთიანებულია ასინქრონული RS ტრიგერი და D ტრიგერი პირდაპირი დინამიური მართვით.

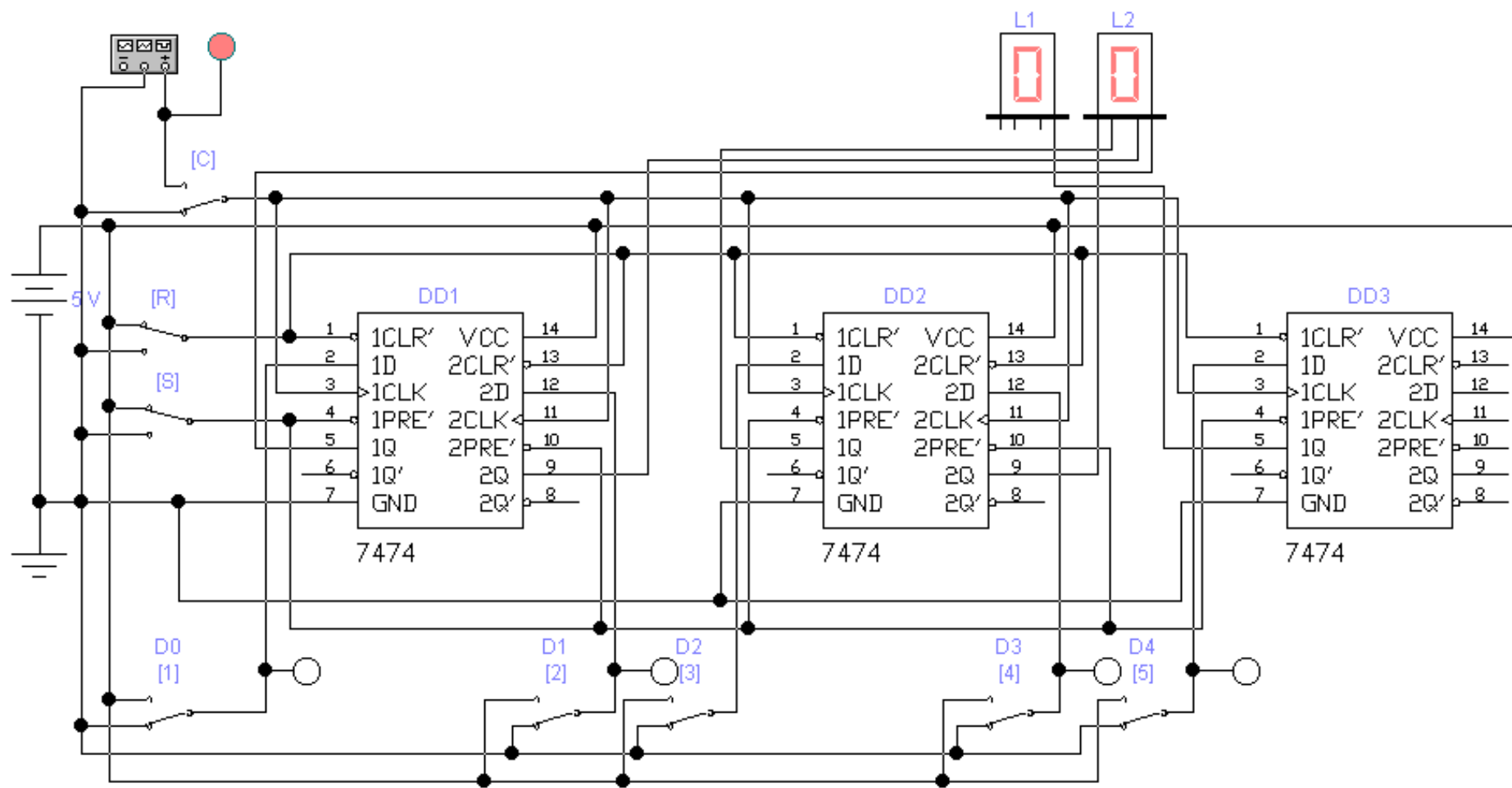
მიკროსქემის მუშაობის ჭეშმარიტების ცხრილი მოყვანილია ცხრილ.

10.2-ში, სადაც CLR' და PRE' – ასინქრონული ტრიგერის შესაბამისად R და S შესასვლელელებია.

მუშაობის რეჟიმი	CLK	CLR'	PRE'
რეგისტრის განულება	x	0	1
რეგისტრის ერთიანებით შევსება	x	1	0
პარალელური ინფორმაციის ჩაწერა	POS	1	0

რეგისტრის გამოსასვლელელებზე ჩართული საინდიკაციო ნათურები ასახავენ რეგისტრში ჩაწერილი ორობითი კოდის მნიშვნელობას თექვსმეტობით კოდში, სადაც ნათურა L1 ემსახურება რეგისტრის უფროს თანრიგს (მიკროსქემა DD3), ხოლო ნათურა L2 – რეგისტრის უმცროს ოთხ თანრიგს (მიკროსქემები DD1 და DD2).

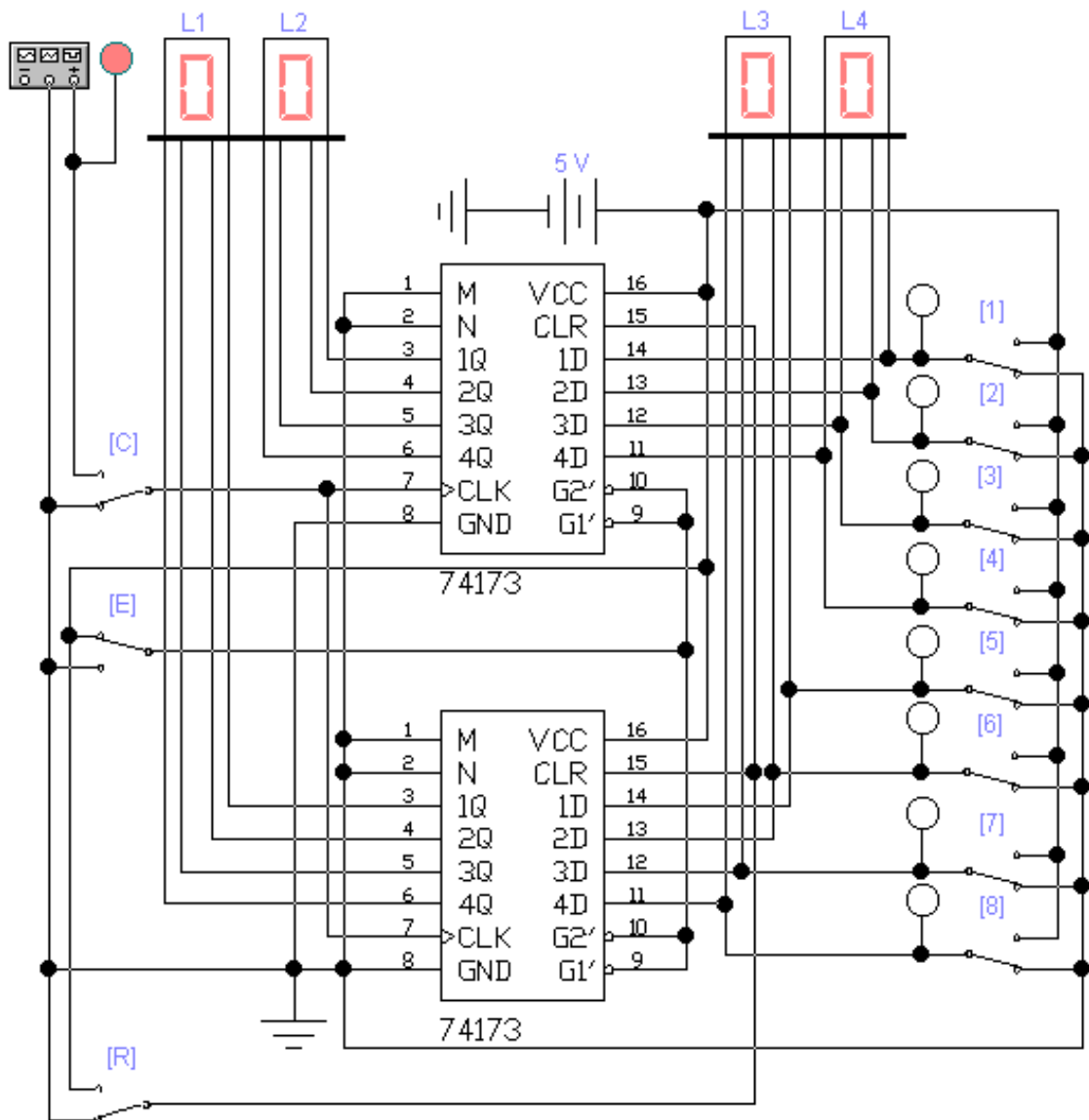
ჩაატარეთ მოცემული სქემის ფუნქციონირების გამოკვლევა. ჩართეთ მოდელირების ლილაკი, ტუმბლერი R გადართეთ ქვედა (ნულის მიწოდების) მდგომარეობაში, ამასთანავე, S ტუმბლერი უნდა იმყოფებოდეს ერთიანის (ზედა) მდგომარეობაში, რის შედეგად საინდიკაციო ტაბლოზე გამოისახება ნულების გამოსახულება. გადართეთ ტუმბლერი R ზედა მდგომარეობაში, ხოლო ტუმბლერი S ქვედა მდგომარეობაში, შედეგად საინდიკაციო ტაბლოზე გამოისახება 1F გამოსახულება (ორობითი კოდის - 1111 თექვსმეტობითი კოდი).



დააბრუნეთ ტუმბლური S ზედა მდგომარეობაში. 1 - 5 (D0 - D4) ტუმბლერების გადართვით რეგისტრის საინფორმაციო შესასვლელებს მიაწოდეთ ხუთთანრიგა ნებისმიერი ორობითი კოდი (მოწმდება ლოგიკური სასინჯებით) და C ტუმბლერის ზედა მდგომარეობაში გადართვიდ მასში ჩაიწერება მიწოდებული მონაცემები, რომელიც თექვსმეტობით კოდში აისახება საინდიკაციო ნათურებზე (L1,L2).

რეგისტრში ჩაწერეთ შემდეგი ათობითი რიცხვების: 3,10,14,19,25,28,30,31, ორობითი კოდები და დააფიქსირეთ საინდიკაციო ნათურების შინაარსი.

2. ოთხთანრიგა პარალელური რეგისტრის მიკროსქემის (74173) გამოყენებით ააგეთ რვათანრიგა პარალელური რეგისტრის ლოგიკური სტრუქტურის მოდელირების სქემა (ნახ.10.5).



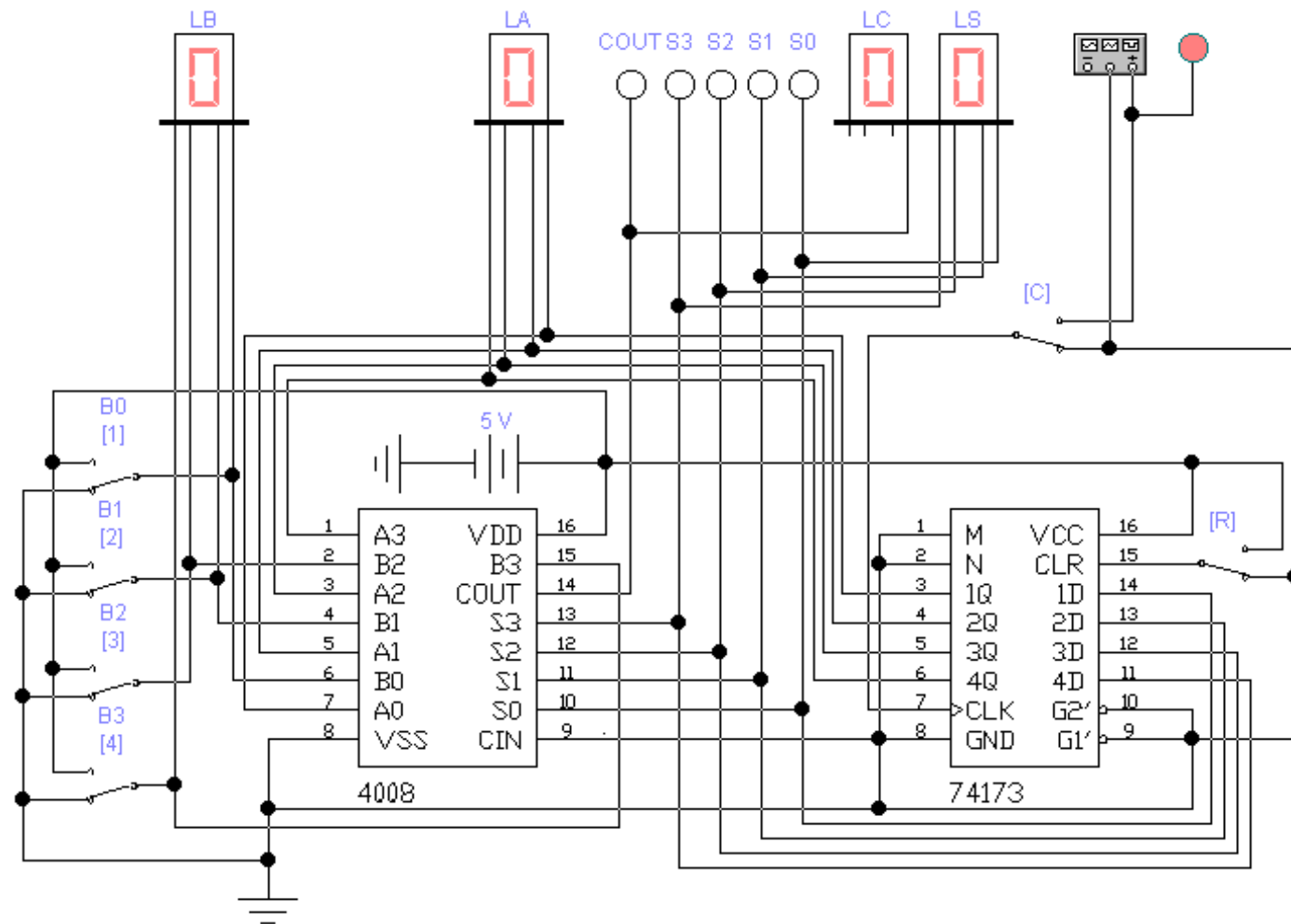
ჩაატარეთ აგებული რეგისტრის ფუნქციონირების გამოკვლევა. ყველა ტუმბლერების მდგომარეობა უნდა შეესაბამოდეს ნახ.10.5 მოცემულ მდგომარეობას. ჩართეთ მოდელირების ღილაკი, R ტუმბლერის ზედა მდგომარეობაში გადართვით დააყენეთ (ჩამოყარეთ) რეგისტრი ნულოვან მდგომარეობაში და გადართეთ ტუმბლერი E ქვედა მდგომარეობაში, შედეგად რეგისტრის შესასვლელებზე და გამოსასვლელებზე ჩართულ საინდიკაციო ნათურებზე (L1 და L2 – გამოსასვლელებზე, ხოლო L3 და L4 – შესასვლელებზე) აისახება ნულიანების გამოსახულება. დააბრუნეთ R ტუმბლერი ქვედა მდგომარეობაში, 1 – 8 ტუმბლერების მეშვეობით რეგისტრის მონაცემთა შესასვლელებს მიაწოდეთ ნებისმიერი ორობითი კოდი, რომლის ორობითი მნიშვნელობა მოწმდება ტუმბლერებთან ჩართული ლოგიკური სასინჯებით, ხოლო საინდიკაციო ნათურებზე (L3 და L4) აისახება მისი თექვსმეტობითი მნიშვნელობა (სადაც უმცროსი ოთხი თანრიგის მნიშვნელობა აისახება L4 ნათურაზე, ხოლო უფროსი ოთხი თანრიგის – L3 ნათურაზე). გადართეთ ტუმბლერი C ზედა მდგომარეობაში, მიწოდებული ორობითი კოდი ჩაიწერება რეგისტრში, რომელიც იქნება ასახული L1 და L2 ნათურებზე (სადაც ჩაწერილი კოდის უმცროსი ოთხი თანრიგის მნიშვნელობა აისახება L2 ნათურაზე, ხოლო უფროსი ოთხი თანრიგის – L1 ნათურაზე).


გადართეთ ტუმბლერები: C - ქვედა მდგომარეობაში, E – ზედა მდგომარეობაში. რეგისტრის მონაცემთა შესასვლელებს მიაწოდეთ სხვა ორობითი კოდური კომბინაცია, რომელიც აისახება ლოგიკურ სასინჯებზე და L3, L4 ნათურებზე, გადართეთ ტუმბლერი C ზედა მდგომარეობაში და მიწოდებული მონაცემები ჩაიწერება რეგისტრში. გადართეთ ტუმბლერი E ქვედა მდგომარეობაში და ჩაწერილი ინფორმაცია აისახება L1 და L2 ნათურებზე.

დააბრუნეთ ტუმბლერები C და E საწყის მდგომარეობაში. R ტუმბლერის ზედა მდგომარეობაში გადართვით ჩამოყარეთ რეგისტრი ნულოვან მდგომარეობაში და გადართეთ ტუმბლერი E ქვედა მდგომარეობაში, L1 და L2 ნათურებზე აისახება ნულიანების გამოსახულება.

დააფიქსირეთ საინდიკაციო ნათურებზე L1 - L4 შემდეგი რიცხვების: 15,79,123,157,176,200,255 რეგისტრში მიწოდება – ჩაწერა.

3. პარალელური რეგისტრის გამოყენებით შეიძლება აიგოს ამჯამაჟი-დამგროვებელი. 10.6 ნახ-ზე ნაჩვენებია ამჯამაჟ - დამგროვებლის



უმარტივესი ლოგიკური სტრუქტურის მოდელირების სქემა, რომელიც შიდას თვით ამჯამავს და რეგისტრს. სქემაში გამოყენებულია ოთხთანრიგა ამჯამავის მიკროსქემა 4008, რომელიც განლაგებულია ციფრული მიკროსქემების ბიბლიოთეკის  ნიშნაკის ნუსხაში.

ამჯამავის B შესასვლელებს მიეწოდება რიცხვი B (B0 B1 B2 B3), ხოლო A შესასვლელებს – რიცხვი რეგისტრის გამოსასვლელიდან.

შეამოწმეთ მოცემული სქემის ფუნქციონირება. მოდელირების ღილაკის ჩართვისას R ტუმბლერის ზედა მდგომარეობაში გადართვით ჩამოყარეთ რეგისტრი ნულოვან მდგომარეობაში და ისევ დააბრუნეთ ქვედა მდგომარეობაში. 1,2,3,4 ტუმბლერების გადართვით ამჯამავის B შესასვლელებს მიაწოდეთ ნებისმიერი რიცხვის, მაგალითად $k=5$, ორობითი კოდი. გადართეთ ტუმბლერი C გადართედ ჯერ ზედა (ტაქტური იმპულსის მიწოდების) მდგომარეობაში, რის შედეგად რიცხვი B ჩაიწერება რეგისტრში და გაჩნდება ამჯამავის A შესასვლელზე, შემდეგ ისევ დააბრუნეთ ქვედა მდგომარეობაში. ამჯამავის გამოსასვლელზე მიიღება რიცხვი $2B(10)$. რეგისტრს ისევ მიაწოდეთ ტაქტური იმპულსი, რიცხვი $2B=10$ ჩაიწერება რეგისტრში და ამჯამავის გამოსასვლელზე გაჩნდება რიცხვი $NB=3B=15$ და ა.შ. ე.ი., ამჯამავში განხორციელდება რიცხვის მატება.

თუ კი ამჯამავ-დამგროვებელში დაგროვებული რიცხვი NB გადაატარებს მის მოცულობას $2^n - 1$ (n -ამჯამავის თანრიგობა, მოცემულ სქემაში $n=4$), მაშინ ამჯამავის გადატანის გამოსასვლელზე (COUT) გაჩნდება გადატანის სიგნალი - ლოგიკური „1“, ხოლო მის S გამოსასვლელზე რიცხვი $S=NB-2^n$.

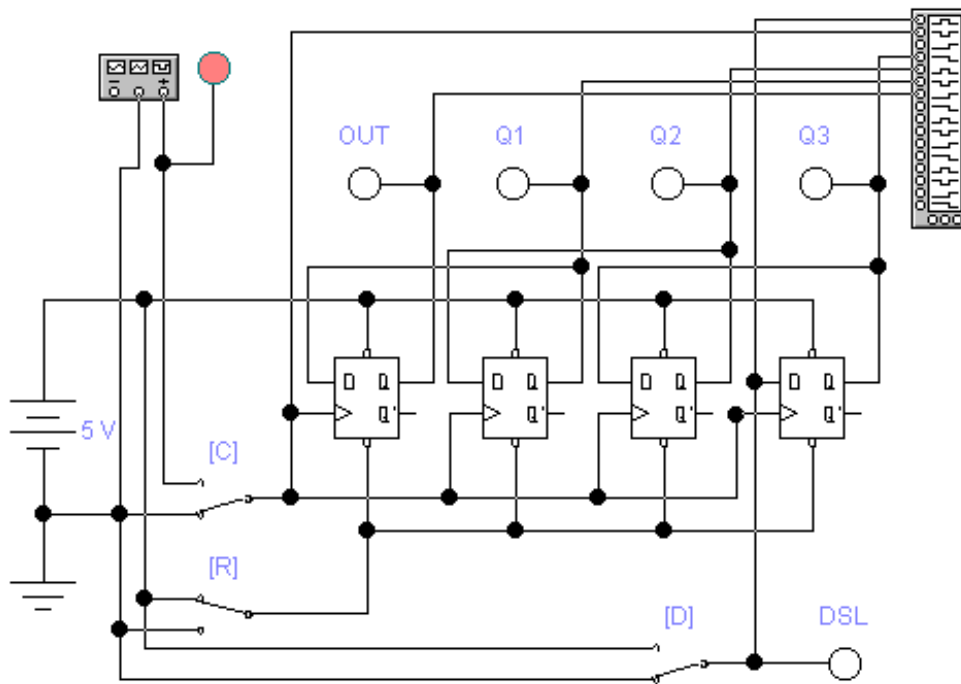
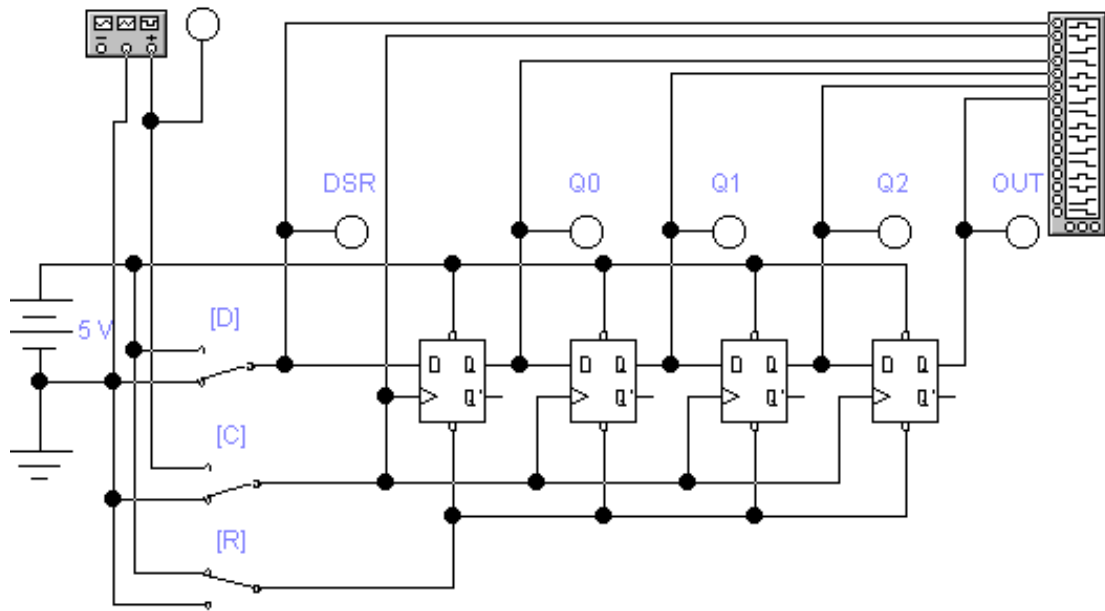
მიღებული შედეგები მოწმდება ამჯამავის გამოსასვლელზე ჩართული ლოგიკური სასინჯებით.

შეამოწმეთ და დააფიქსირედ აგებული სქემის მოქმედება შემდეგი B რიცხვების მიწოდებისას $B=3, 7, 12$.

10.7 ნახ-ზე ნაჩვენებია ოთხთანრიგა ძვრის რეგისტრების ლოგიკური სტრუქტურის მოდელირების სქემები.

ააგეთ 10.7ა ნახ-ზე ნაჩვენები სქემა, სადაც ინფორმაციის ძვრა ხორციელდება მარჯვნივ (Q0 Q3). ჩართეთ მოდელირების ღილაკი, R ტუმბლერით ჩამოყარეთ რეგისტრი. რეგისტრის DSR (Data Serial Right-მიმდევრობით მარჯვნივ) შესასვლელზე სხვადასხვა თანმიმდევრობით მიაწოდეთ ლოგიკური ერთიანი და ნული. ყოველი მონაცემის მიწოდების

შემდეგ C ტუმბლერი გადართეთ ზედა მდგომარეობაში და შემდეგ გამორთეთ, რის შედეგად მონაცემები თანმიმდერულად ჩაიწერება რეგისტრში, რაც მოწმდება გამოსასვლელზე ჩართული ლოგიკური სასინჯების საშუალებით.




რეგისტრის ოთხთანრიგა ინფორმაციის შევსების შემდეგ D ტუმბლერი გადართეთ ქვედა (ნულის მიწოდების) მდგომარეობაში და გააგრძელეთ C ტუმბლერის გადართვები ზედა და შემდეგ ქვედა მდგომარეობაში, რის შედეგად OUT გამოსასვლელზე მიმდევრობით კოდში მოიხსნება რეგისტრში ჩაწერილი ინფორმაცია, ხოლო რეგისტრი შეივსება ნულებით.


მოიყვანეთ რეგისტრის მუშაობის დროითი დიაგრამა.

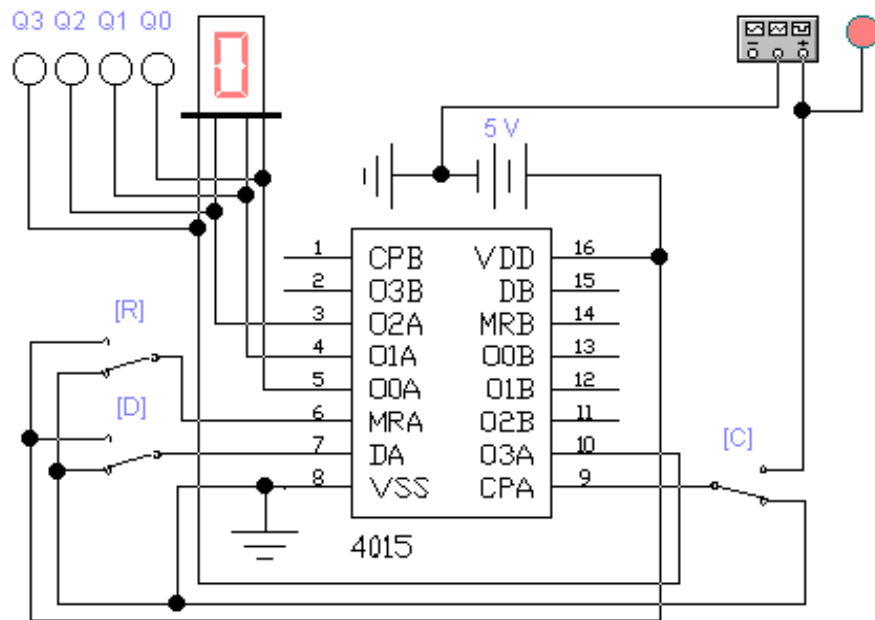
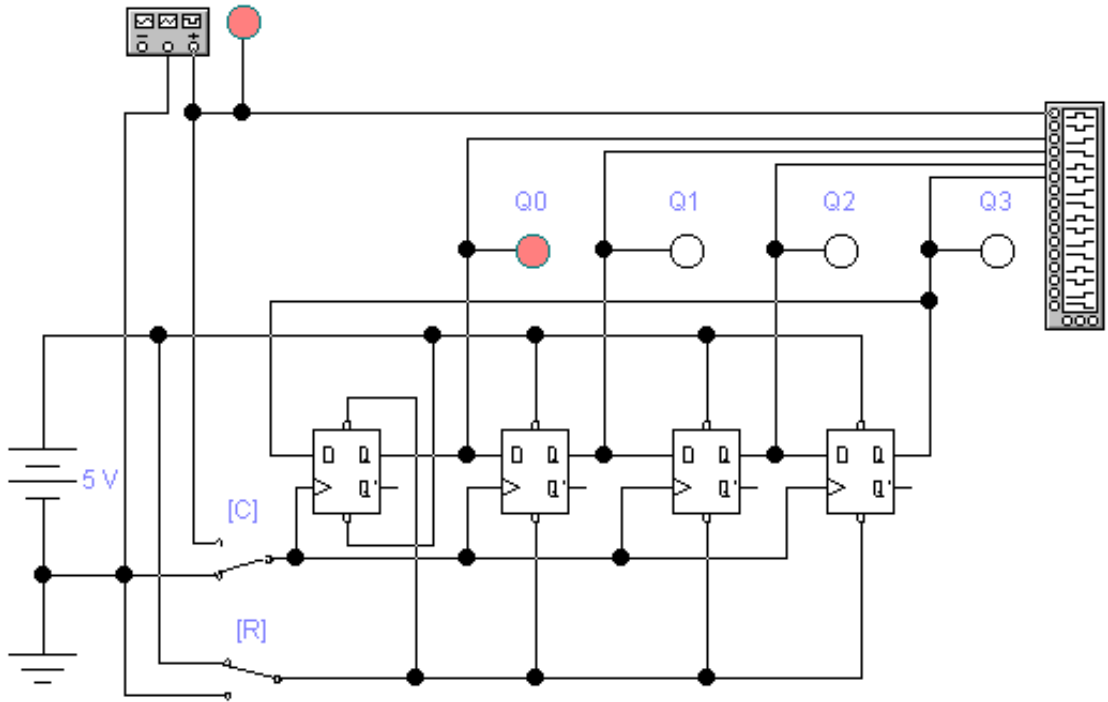
ააგეთ 10.7ბ ნახ-ზე ნაჩვენები სქემა, სადაც ინფორმაციის თანმიმდევრული მიწოდება ხორციელდება რეგისტრის DSL (Data Serial Left-მიმდევრობით მარცხნივ) შესასვლელიდან, ე.ი. მისი შევსება მიწოდებული ინფორმაციით განხორციელდება მარცხნიდან მარჯვნივ. ანალოგიურად ზემოთ აღწერილისა გააგრძელეთ რეგისტრის გამოკვლევა და ააგეთ მისი მუშაობის დროითი დიაგრამა.

10.8 ნახ-ზე ნაჩვენებია წრიული რეგისტრის, რომელიც წარმოადგენს ძვრის რეგისტრის ერთ – ერთ სახეობას, სტრუქტურის მოდელირების სქემა. მასში რეგისტრის ნულში ჩამოყრისას (R ტუმბლერი გადართედ ქვედა მდგომარეობაში) პირველი ტრიგერი დგება ერთიანის მდგომარეობაში და ტაქტური იმპულსების მიწოდებისას აღნიშნული ერთიანი მიმდევრობით გადაადგილდება შემდეგ თანრიგში ანუ იმოძრავებს წრიულად Q0 – დან ისევ Q0 – მდე და ა.შ.

ააგეთ მოცემული სქემა, ჩაატარეთ რეგისტრის მოქმედების გამოკვლევა და დააკვირდით გამოსასვლელებზე ჩართულ ლოგიკურ სასინჯებს. ააგეთ რეგისტრის მუშაობის დროითი დიაგრამა.

10.9 ნახ-ზე ნაჩვენებია ოთხთანრიგა ძვრის რეგისტრის მიკროსქემის (4015) ჩართვის მოდელირების სქემა. მიკროსქემა განლაგებულია 

ლილაკის ბიბლიოთეკაში  ნიშნაკის ჩამონათვალში. მასში მოთავსებულია ორი ოთხთანრიგა რეგისტრი A და B რომლებშიც ხორციელდება ინფორმაციის ძვრა მარჯვნივ (Q0-Q3) და გააჩნიათ ჩაწერილი ინფორმაციის პარალელურ კოდში წაკითხვის შესაძლებლობა. ნახ.-ზე მოყვანილია A რეგისტრის ჩართვის სქემა სადაც ინფორმაციის მიმდევრობითი შეტანა სრულდება მხოლოდ ერთ DA შესასვლელზე და შეიძლება წაკითხული იყოს პარალელურ კოდებში თანრიგების გამოსასვლელებზე (001A-003A).



ჩაატარეთ რეგისტრის მუშაობის გამოკვლევა. R ტუმბლერი გადართეთ ზედა მდგომარეობაში, რეგისტრის ყველა თანრიგში ჩაიწერება ნული, რაც აისახება მის გამოსასვლელებზე (O0A-O3A) ჩართულ ლოგიკურ სასინჯებზე (Q0-Q3) და ციფრულ ინდიკატორზე. დააბრუნეთ ტუმბლერი R საწყის მდგომარეობაში, გადართეთ C ტუმბლერი ზედა (გენერატორიდან ტაქტური იმპულსების მიწოდების) მდგომარეობაში, D ტუმბლერის გადართვით რეგისტრის საინფორმაციო შესასვლელს (DA) მიაწოდეთ ერთების და ნულების ნებისმიერი თანმიმდევრობა. ლოგიკური სასინჯების და ციფრული ინდიკატორის საშუალებით დააკვირდით და დააფიქსურეთ ინფორმაციის მიმდევრობითი ჩაწერის პროცესი.

დამატებითი დავალება

1. 10.10 ნახ-ზე ნაჩვენებია ინფორმაციის მარჯვნივ ძერის ოთხთანრიგა რეგისტრის ლოგიკური სტრუქტურის მოდელირების სქემა, რომელშიც გათვალისწინებულია ინფორმაციის პარალელური ჩაწერის – წაკითხვის შესაძლებლობა.

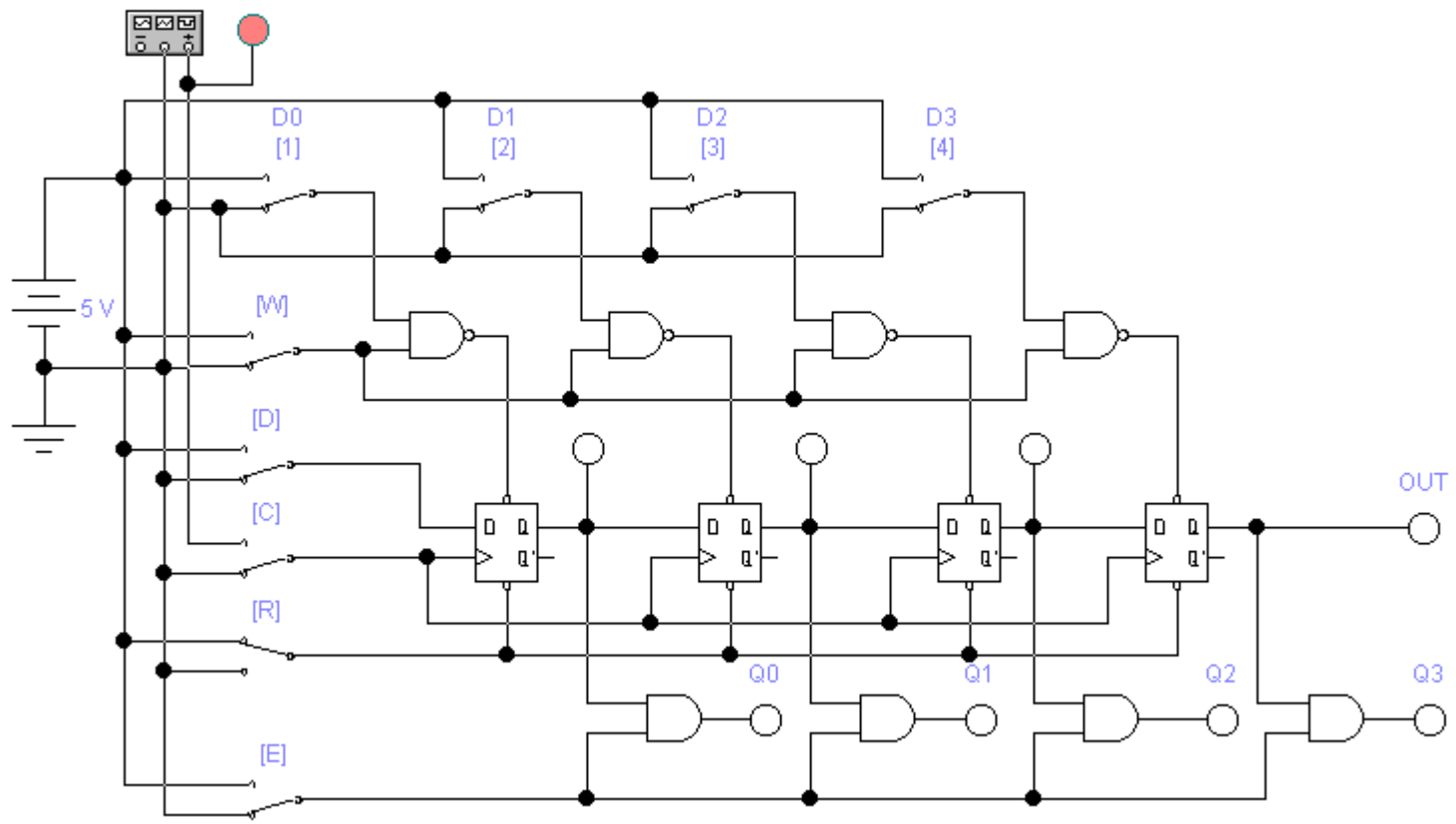
ინფორმაციის (მონაცემების) პარალელური ჩაწერა ხორციელდება ტრიგერების ასინქრონული S სესასვლელების გამოყენებით, რომლებიც მიერთებულია შეფერის ელემენტების გამოსასვლელთან. ელემენტების გაერთიანებულ შესასვლელებს მიეწოდება ინფორმაციის ჩაწერის ნებართვის სიგნალი (ტუმბლერი W –Write- ჩაწერა), ხოლო ელემენტების მეორე შესასვლელებს – ჩასაწერი მონაცემები $D_0 \div D_3$ (ტუმბლერები 1-4).

ჩაწერილი მონაცემების პარალელური წაკითხვა ხორციელდება ტრიგერების გამოსასვლელებზე ჩართული კონიუქტორების გამოსასვლელებზე, რომელთა აგერთიანებულ შესასვლელებს მიეწოდება წაკითხვის ნებართვის სიგნალი (ტუმბლერი E).

ააგეთ მოცემული სქემა. ჩაატარეთ რეგისტრის მოქმედების გამოკვლევა:

- R ტუმბლერის ქვედა მდგომარეობაში გადართვით ჩამოყარეთ რეგისტრი. დააბრუნეთ ტუმბლერი საწყის – ზედა მდგომარეობაში;

- 1 ÷ 4 ტუმბლერების გარათვით რეგისტრს მიაწოდეთ ნებისმიერი პარალელური ორობითი კოდი. ტუმბლერი W გადართეთ ზედა მდგომარეობაში, შედეგად მიწოდებული მონაცემები ჩაიწერება რეგისტრში.



შედგენი მოწმდება ტრიგერების გამოსასვლელზე ჩართული ლოგიკური სასინჯებით;

- ტუმბლერი E გადართეთ ზედა მდგომარეობაში. ჩაწერილი მონაცემები პარალელურ კოდში წაიკითხება კონიუნქტორების გამოსასვლელზე ჩართული ლოგიკური სასინჯების საშუალებით (Q₀- Q₃);

- დააბრუნეთ ტუმბლერი E საწყის (ქვედა) მდგომარეობაში. გადართეთ ტუმბლერი C ტაქტური იმპულსების მიწოდების მდგომარეობაში და დააკვირდით რეგისტრის OUT გამოსასვლელზე ჩართულ ლოგიკურ სასინჯს, სადაც შესასვლელზე არსებული მონაცემები იქნება წაიკითხული მიმდევრობით კოდში;

- D ტუმბლერის გადართვით რეგისტრს მიმდევრობით მიაწოდეთ ნებისმიერი ოთხთანრიგა ორობითი კოდი. რეგისტრის შევსებისას C ტუმბლერი გადართეთ ქვედა მდგომარეობაში. რეგისტრის Q₀- Q₃ გამოსასვლელებიდან მიმდევრობით ჩაწერილი ინფორმაცია წაიკითხება პარალელურ კოდში.

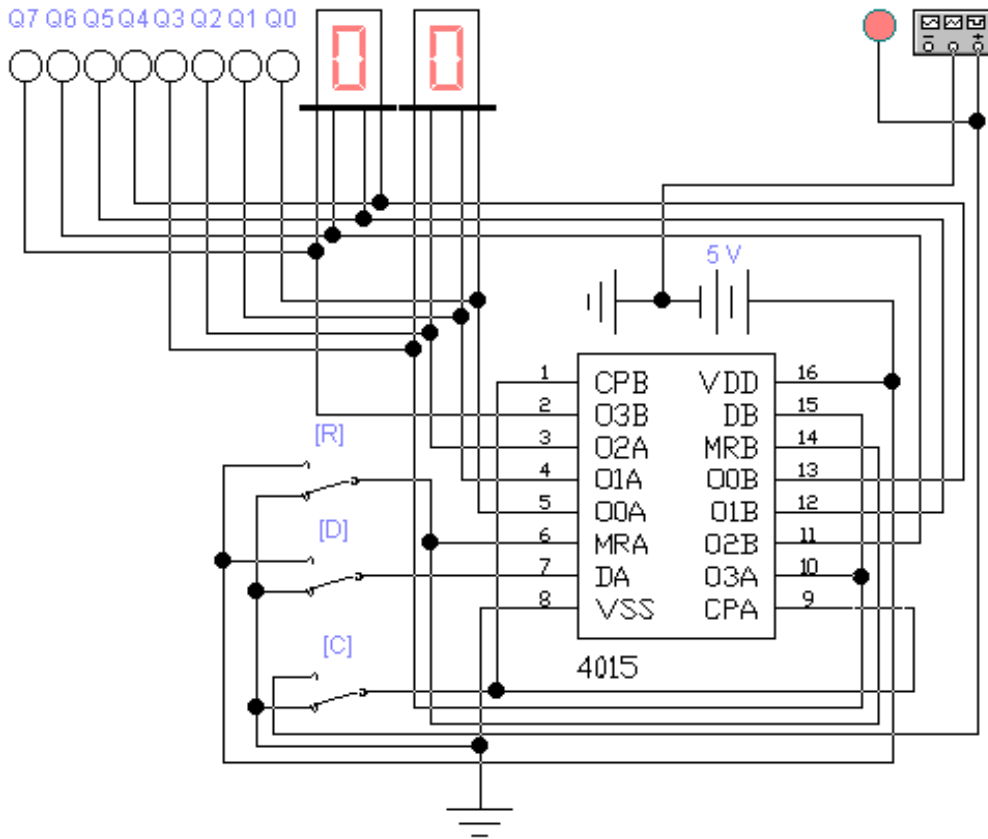
მოიყვანეთ მოცემული რეგისტრის პირობითი გრაფიკული აღნიშვნა და მისი ფუნქციონირების აღწერა.

2. ააგეთ 10.11 ნახ-ზე ნაჩვენები რვათანრიგა ძვრის რეგისტრის მოდელირების სქემა, რომელიც წარმოადგენს რეგისტრის თანრიგობის გაზრდის მაგალითს. სქემის ასაგებისას გამოყენებულია მიკროსქემა 4015, რომლის კორპუსში განლაგებულია ორი ოთხთანრიგა ძვრის რეგისტრი A და B.

თანრიგების გაზრდისათვის A რეგისტრის უფროსი თანრიგის გამოსასვლელი Q_{3A} მიერთებულია B რეგისტრის მონაცემთა მიმდევრობით მიწოდების შესასვლელი DB. ჩამოყრის MRA და MRB, სინქრონიზაციის (ჩაწერის, ძვრის) CPA და CPB სიგნალების ორივე რეგისტრის შესასვლელი გაერთიანებულია. აგებულ რეგისტრში მონაცემთა მიმდევრობით კოდში მიწოდების შესასვლელს წარმოადგენს A რეგისტრის შესასვლელი DA (ტუმბლერი D).

ჩაატარეთ აგებული რეგისტრის ფუნქციონირების გამოკვლევა. დააფიქსირეთ რვათანრიგა ინფორმაციის მიმდევრობითი ჩაწერის (DA შესასვლელი) და წაიკითხვის (Q_{3B} გამოსასვლელი) პროცესი.

მოყვანეთ რეგისტრის პირობითი გრაფიკული აღნიშვნა და მისი მოქმედების პრინციპის არწერა.



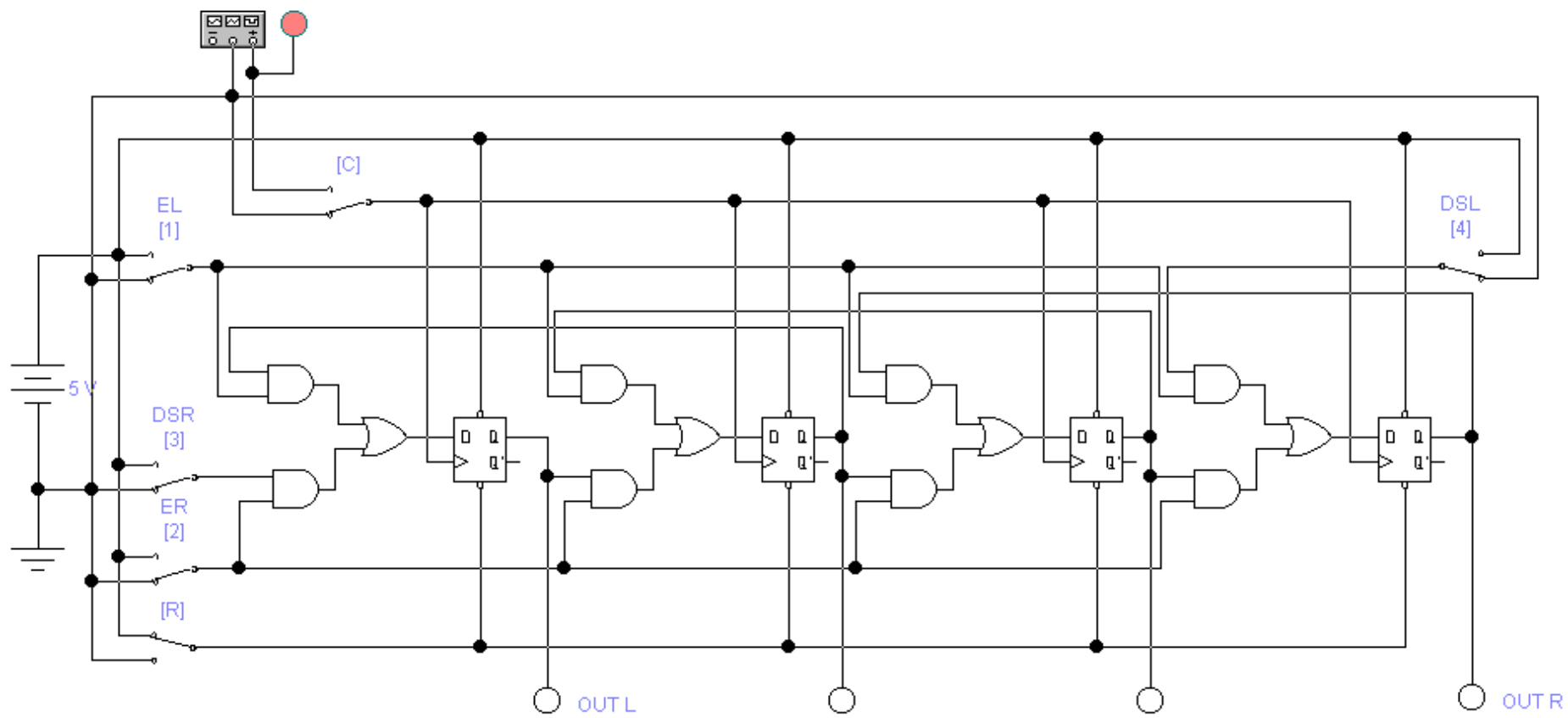
10.12 ნახ-ზე მოყვანილია ოთხთანრიგა რევერსიული რეგისტრის ლოგიკური სტრუქტურის მოდელირების სქემა, სადაც თითოეულ თანრიგში შეყვანილია 2x2 ღა-ან ელემენტები, რომელთა საშუალებით ხორციელდება მონაცემთა გადაცემის მიმართულების ცვლა.

ააგეთ მოცემული სქემა, სადაც:

- ER (Enable Right – ტუმბლერი 2) და EL (Enable left – ტუმბლერი 1) – ინფორმაციის ძვრის ნებართვა შესაბამისად მარჯვნივ ($Q0 \rightarrow Q3$) და მარცხნივ ($Q0 \leftarrow Q3$) ტუმბლერის ზედა მდგომარეობაში გადართვით აირჩევა ძვრის შესაბამისი მიმართულება;

- DSR (Data Serial Right – ტუმბლერი 3 და DSL (data Serial Left – ტუმბლერი 4) მონაცემების მიმდევრობით მიწოდების შესასვლელები.

ჩაატარეთ აგებული რეგისტრის ფუნქციონირების გამოკვლევა.



R ტუმბლერით ჩამოყარეთ რეგისტრი. ტუმბლერები 1 და C გადართეთ ზედა მდგომარეობაში, ხოლო ტუმბლერი 4-ის გადართვით მიმდევრობით მიაწოდეთ ნებისმიერი კოდური კომბინაცია. ტრიგერების გამოსასვლელზე ჩართული ლოგიკური სასინჯების მეშვეობით დააკვირდით მიწოდებული მონაცემების ძვრის მიმართულებას.

ტუმბლერი 4 გადართეთ ქვედა მდგომარეობაში რის შედეგად რეგისტრი მიმდევრობით შეივსება ნულებით. გადართეთ ტუმბლერები 1 და C ქვედა მდგომარეობაში.

ტუმბლერები 2 და C დააყენეთ ზედა მდგომარეობაში, ხოლო ტუმბლერი 3-ის გადართვით მიმდევრობით მიაწოდეთ ნებისმიერი კოდური კომბინაცია. ლოგიკური სასინჯების მეშვეობით დააკვირდით მიწოდებული მონაცემების ძვრის მიმართულებას.

ააგეთ 10.13 ნახ-ზე ნახვენები ოთხთანრიგა უნივერსალური რევერსიული რეგისტრის მიკროსქემის 74194 ჩართვის მოდელირების სქემა. რეგისტრის გააჩნია ინფორმაციის მიმდევრობითი შეტანის შესასვლელები მის მარჯვნივ (SR – ტუმბლერი 5) ან მარცხნივ (SL – ტუმბლერი 6) ძვრისას და პარალელურ კოდში მონაცემთა მიწოდების შესასვლელები (A,B,C,D-ტუმბლერები შესაბამისად 1,2,3,4). რეგისტრის მუშაობის არჩევა ხორციელდება SO (ტუმბლერი 7) და S1 (ტუმბლერი 8) შესასვლელებზე შესაბამისი კოდური კომბინაციის მიწოდებით.

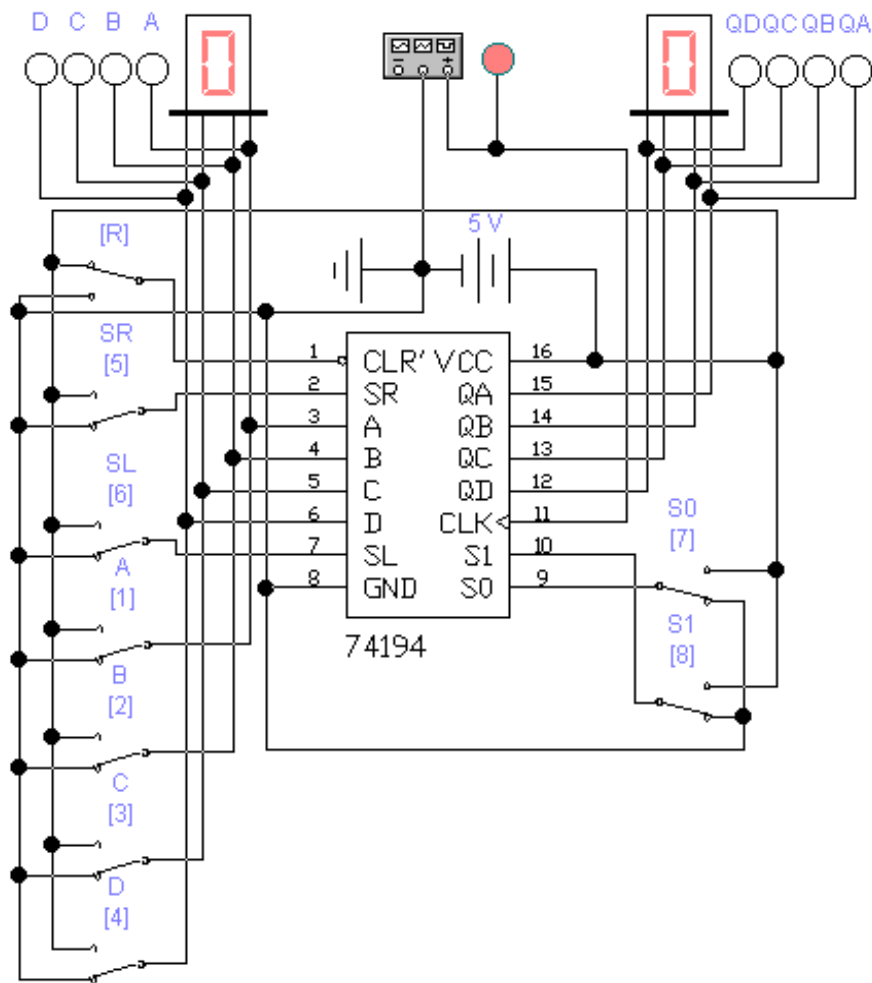
ჩაატარეთ რეგისტრის ფუნქციონირების გამოკვლევა ჭეშმარიტების ცხრილი 10.3-ის შესაბამისად.

ცხრილი 10.3

მუშაობის რეჟიმები	S1	S2	SR	SL	CLK	CLR
მონაცემების პარალელური შეტანა	1	1	x	x	POS	1
ძვრა მარჯვნივ	0	1	D	x	POS	1
ძვრა მარცხნივ	1	0	x	D	POS	1
ინფორმაციის შეტანა	0	0	x	x	x	1
ჩამოყრა	x	x	x	x	x	0

გადართეთ ტუმბლერები 7 და 8 ზედა მდგომარეობაში, რაც შეესაბამება რეგისტრში ინფორმაციის პარალელურ კოდში შეტანის მუშაობის რეჟიმს. 1-4 ტუმბლერების ზედა მდგომარეობაში გადართვით ყველა ტრიგერში ჩაიწერება ერთიანი, შედეგად აინთება რეგისტრის გამოსასვლელებზე

ჩართული ლოგიკური სასინჯები (QA, QB, QC, QD), ხოლო ციფრულ ინდიკატორზე აისახება მიწოდებული კოდის თექვსმეტობითი მნიშვნელობა – F.



გადართეთ ტუმბლერები 7 და 8 ინფორმაციის მარჯვნივ ძვრის რეჟიმში მუშაობისათვის (იხილეთ ცხრილი 9.1), ხოლო ტუმბლერი 5 დატოვეთ ქვედა მდგომარეობაში. შედეგად რეგისტრის ტრიგერში დაწყებული უმცროსი თანრიგის (QA) უფროსი თანრიგის (QD) მიმართულებით თანმიმდევრობით ჩაიწერება ნული (ლოგიკური სასინჯები QA, QB, QC, QD თანდათან ჩაქრება). გადართეთ ტუმბლერი 5 ზედა მდგომარეობაში რეგისტრი იმავე მიმართულებით თანდათან შეივსება ერთიანებით (აინთება $QA \div Q1$ სასინჯები).

გადართეთ ტუმბლერები 7 და 8 ინფორმაციის მარცხნივ ძვრის რეჟიმში, ხოლო ტუმბლერი 6 დატოვეთ ქვედა მდგომარეობაში. რეგისტრის ტრიგერებში დაწეებული უფროსი თანრიგიდან (QD) უმცროსი თანრიგის (QA) მიმართულებით თანმიმდევრობით ჩაიწერება ნული, ხოლო შემდგომ მე-6 ტუმბლერის ზედა მდგომარეობაში გადართვისას ისევ თანდათან შეივსება ერთიანებად.

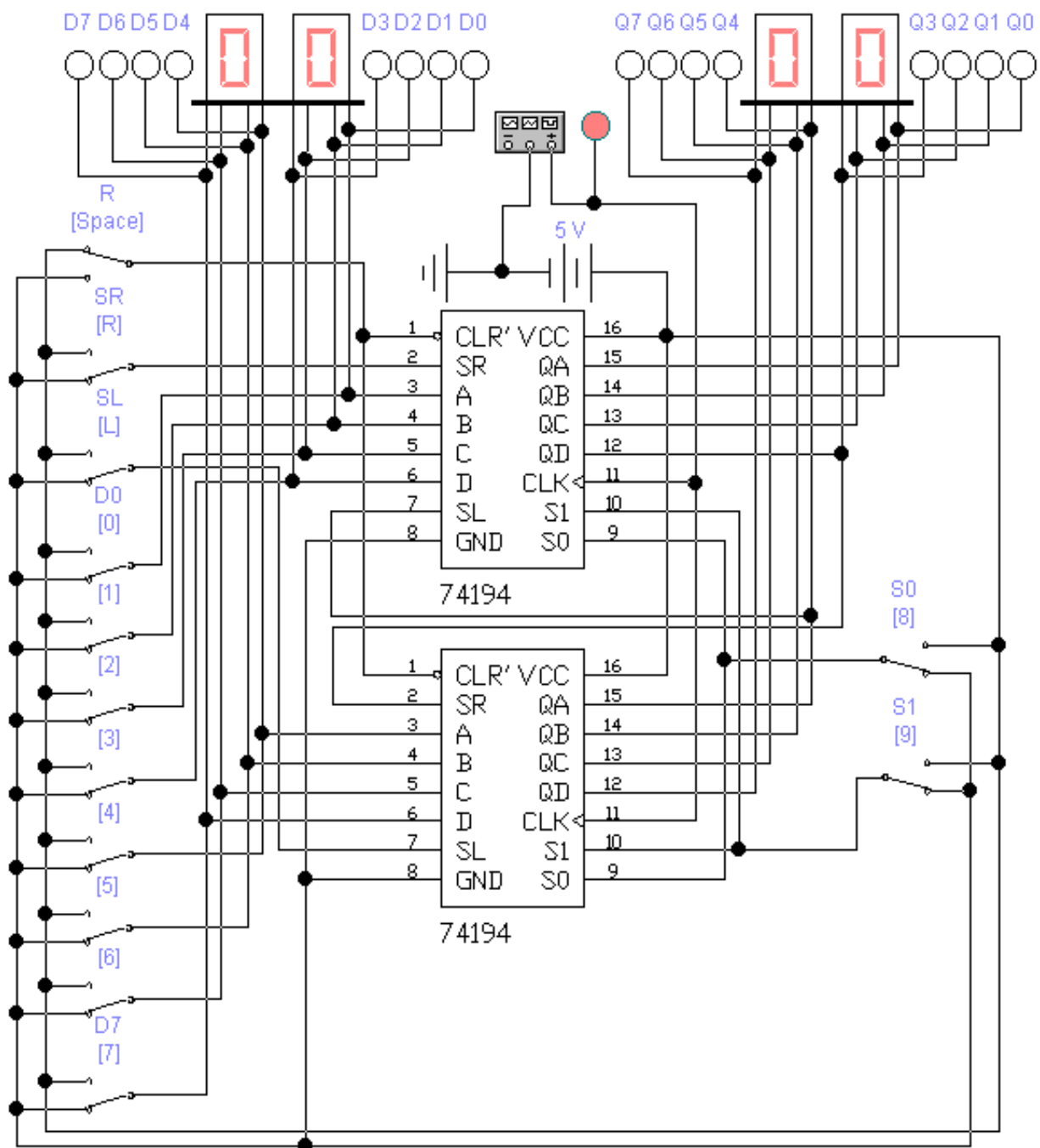
გადართეთ ტუმბლერი R ქვედა მდგომარეობაში, რის შედეგად რეგისტრი უნდა ჩამოიყაროს ნულში.

დამატებითი დავალება

10.14 ნახ-ზე ნაჩვენებია რვათანრიგა რევერსიული უნივერსალური რეგისტრის მოდელირების სქემა, რომელიც წარმოადგენს თანრიგობის გაზრდის მაგალითს, რისთვისაც გამოყენებულია ორი ოთხთანრიგა რევერსიული რეგისტრი.

ზედა მიკროსქემის რეგისტრი ინახავს 8 თანრიგა მონაცემების ოთხ უმცროს თანრიგს, ხოლო ქვედა მიკროსქემა – მონაცემთა ოთხ უფროს თანრიგს.

ააგეთ მოცემული სქემა და ჩაატარეთ ფუნქციონირების გამოკვლევა. მოიყვანეთ რეგისტრის მოქმედების პრინციპის აღწერა და პირობითი გრაფიკული აღნიშვნა.



ლაბორატორიული სამუშაო №11

თემა:

მიმღევრობითი ქმედების მოწყობილობების მოდელირება.

ორობითი კოდირების მთვლელები

სამუშაოს შინაარსი

1. შეკრებაზე და გამოკლებაზე მომუშავე ორობითი მთვლელის ლოგიკური სტრუქტურის მოდელირება. მიკროსქემის ჩართვის სქემის მოდელირება.

2. რევერსიული მთვლელის სქემის მოდელირება.

3. ორობით – ათობითი მთვლელის ლოგიკური სტრუქტურის მოდელირება. მიკროსქემის ჩართვის სქემის მოდელირება.

ზოგადი ცნობები

მთვლელის დანიშნულებაა მის შესასვლელზე მიწოდებული იმპულსების თვლა ან სიხშირის გაყოფა. მის გამოსასვლელზე სიგნალები განსაზღვრულ კოდში ასახავენ მიწოდებული იმპულსების რაოდენობას. მთვლელის სიმბოლოა **CT** (ინგლისური სიტყვიდან **Counter** – მთვლელი).

მთვლელის ძირითად სტატიკურ პარამეტრს წარმოადგენს თვლის მოდული M (ტევადობა), რომელიც განსაზღვრავს მის მიერ მიღებული სხვადასხვა მდგომარეობების შესაძლო რაოდენობას. M რაოდენობის იმპულსების მიღების შემდეგ იწყება თვლის ახალი ციკლი, რომელიც იმეორებს წინამდებარეს.

მთვლელების კლასიფიკაცია ხდება შემდეგი ნიშნების მიხედვით:

- შინაგანი მდგომარეობების კოდირების ხერხის მიხედვით: ორობითი კოდირების (თვლის შედეგი მიიღება ორობით კოდში) და არაორობითი კოდირების მთვლელები (ჯონსონის, ერთი N – დან კოდის მქონე);

- თვლის მოდულის თანახმად: ორობითი (ბინარული), რომლის თვლის მოდული $M=2^n$, სადაც n – მთვლელის თანრიგობა ანუ მისი გამოსასვლელის რაოდენობა; ორობით – ათობითი (დეკადური), რომლის თვლის მოდული $M=10$ ან ნებისმიერი სხვა მოდულით, რომლის $M=2^n$;

- თვლის მიმართულების მიხედვით: შეკრებაზე მომუშავე - პირდაპირი თვლის (**Up-counter**), გამოკლებაზე მომუშავე - უკუთვლის (**Down-counter**),

რევერსიული (*Up/Down-counter*)-თვლის მიმართულების ცვლით. შეკრებისას მთვლელის შიგთავსი იზრდება ერთი ერთეულით (რაც შეესაბამება ინკრემენტის ოპერაციას), ხოლო გამოკლებისას – მცირდება ერთი ერთეულით (რაც შეესაბამება დეკრემენტის ოპერაციას);

- შინაგანი კავშირების მიხედვით: მიმდევრობითი გადატანით (ასინქრონული მთვლელები), პარალელური გადატანით (სინქრონული მთვლელები) და პარალელურ - მიმდევრობითი გადატანით .

ციფრული მთვლელების გამოყენება ძირითადად დაკავშირებულია იმპულსების სიხშირის დაყოფასთან, დროითი ინტერვალების ფორმირებასთან, დამსხმებელი მოწყობილობებისათვის სამისამართო სიგნალების შექმნასთან, სხვადასხვა ფორმის სიგნალების გენერირებასთან და მრავალი სხვა.

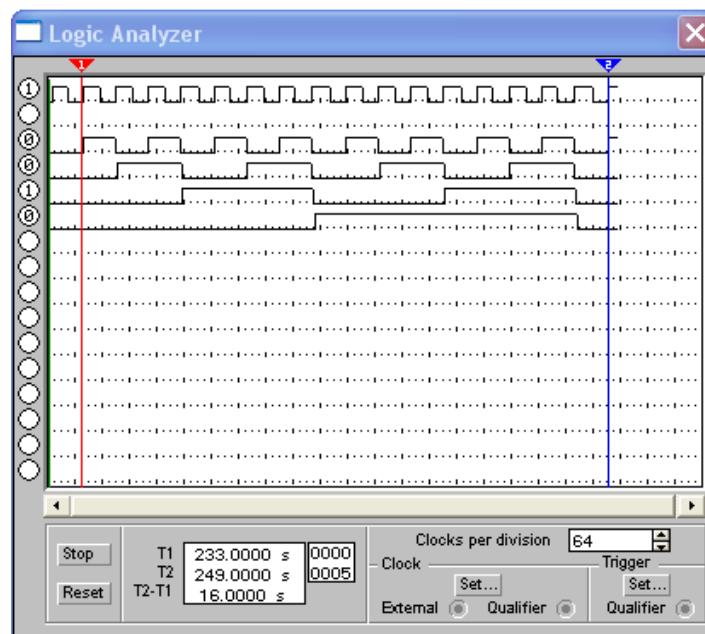
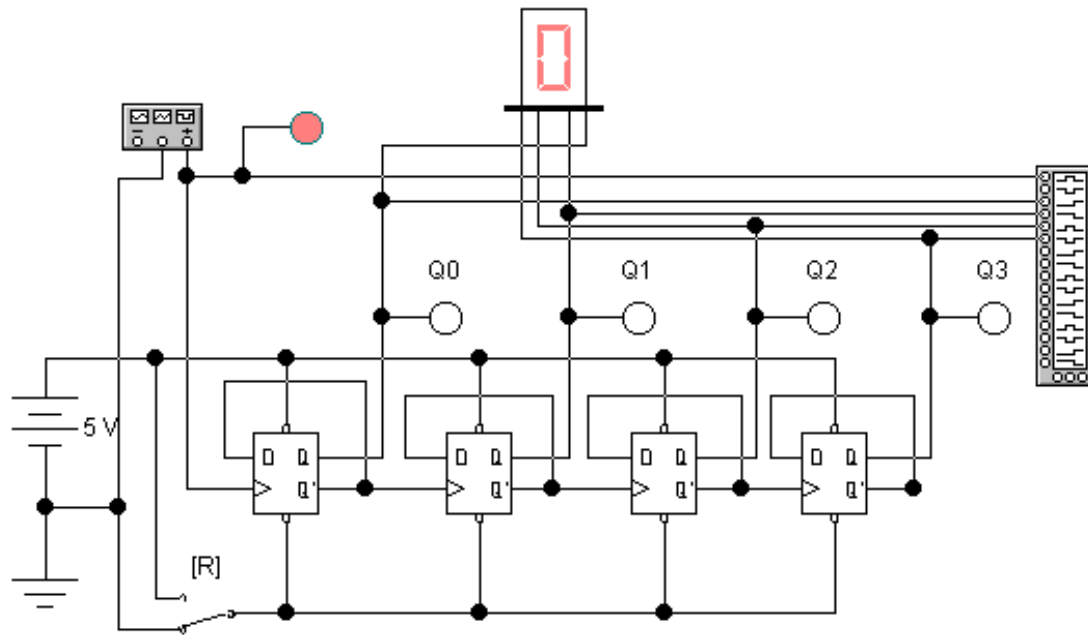
სამუშაოს ჩატარების მეთოდოლოგია

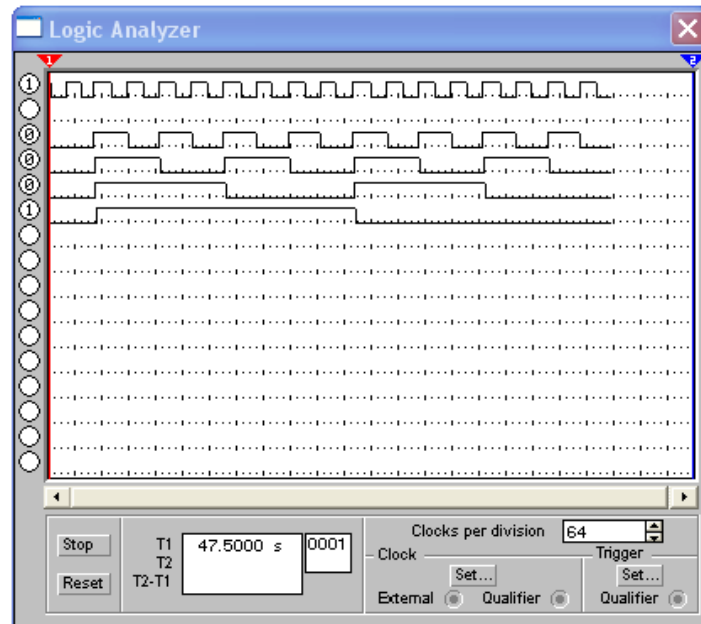
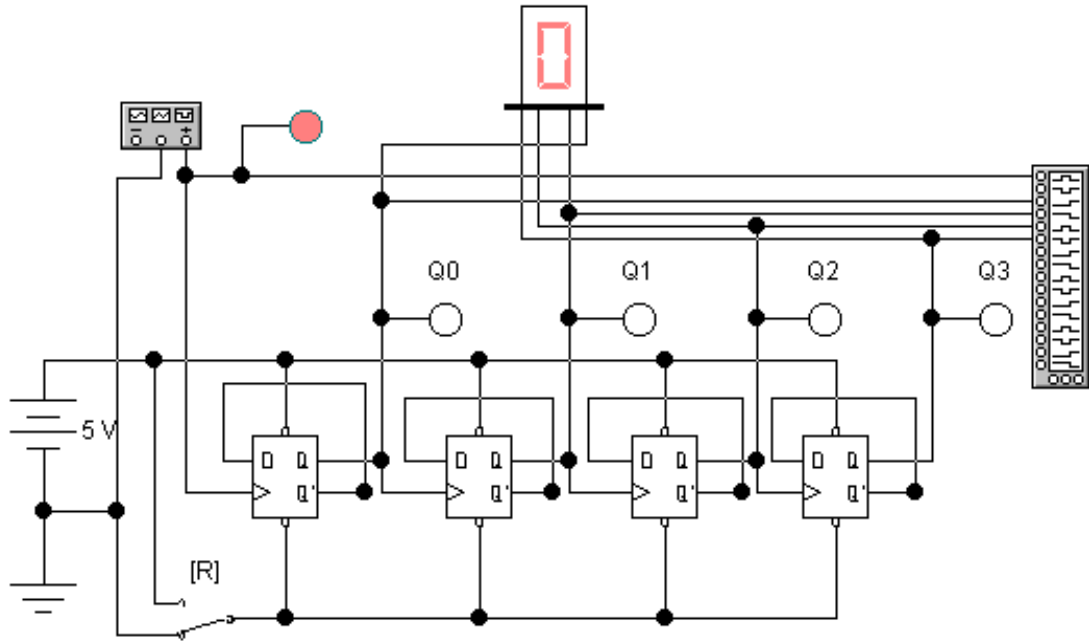
ააგეთ 11.1ა ნახ-ზე ნაჩვენები მიმდევრობითი გადატანის მქონე ოთხთანრიგა შეკრებაზე მომუშავე ორობითი მთვლელის მოდელირების სქემა, აგებული RSD ტიპის ტრიგერებზე.

ჩართეთ მოდელირების დილაკი, R ტუმბლერის ქვედა მდგომარეობაში გადართვით მთვლელი დააყენეთ საწყის (ნულოვან) მდგომარეობაში, ამასთანავე ციფრულ ინდიკატორზე უნდა აისახოს ნულიანის გამოსახულება, ხოლო გამოსახულებებზე ჩართული ლოგიკური სასინჯები უნდა იყოს ჩამქრალი. R ტუმბლერი დააბრუნეთ ზედა მდგომარეობაში და დააკვირდით ინდიკატორს, სადაც თექვსმეტედით კოდში თანმიმდევრობით უნდა აისახოს მთვლელის მიერ მიღებული (დათვლილი) იმპულსების რაოდენობა, ხოლო ლოგიკური სასინჯების საშუალებით მიიღება თვლის შედეგი ორობით კოდში.

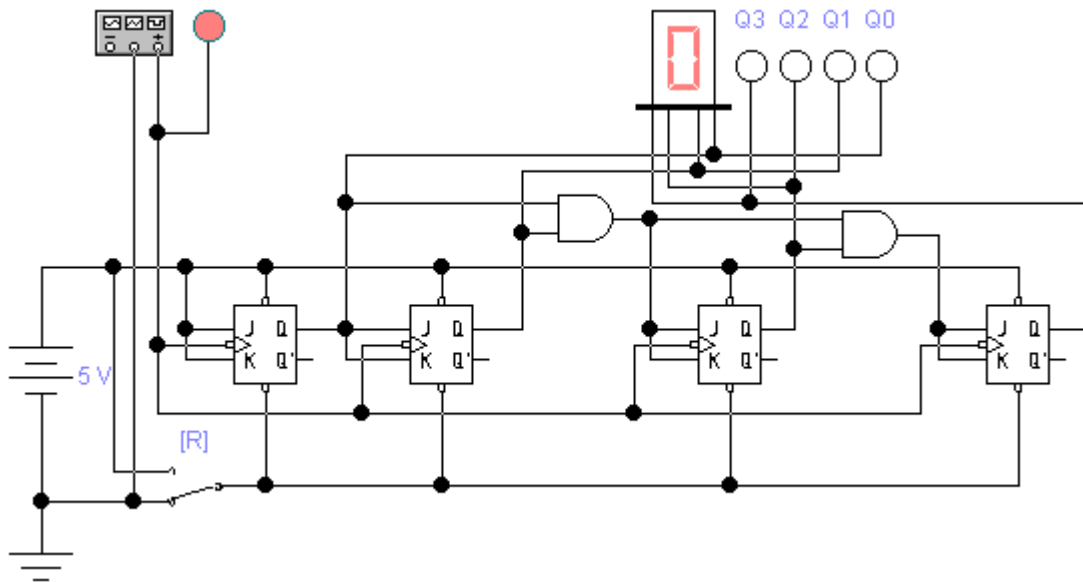
ააგეთ მთვლელის მუშაობის დროითი დიაგრამა (ნახ.11.1ბ), სადაც 1 და2 სახაზავების საშუალებით დაფიქსირებულია თვლის სრული ციკლი (0 – 15). აღწერეთ მთვლელის მოქმედების პრინციპი, მოიყვანეთ მთვლელის პირობითი გრაფიკული აღნიშვნა.

ააგეთ გამოკლებაზე მომუშავე მთვლელის ლოგიკური სტრუქტურა (ნახ.11.2ა). ჩაატარეთ ყველა ზემოთ ჩამოთვლილი მოქმედებანი. ააგეთ მუშაობის დროითი დიაგრამა (ნახ.11.2ბ), მასზე დააფიქსირეთ თვლის სრული ციკლი (15 – 0). აღწერეთ მთვლელის მოქმედების პრინციპი.





ნახ.11.3-ზე ნაჩვენებია პარალელური გადატანის მქონე ოთხთანრიგა შეკრებაზე მომუშავე ორობითი მთვლელის მოდელირების სქემა, აგებული JK ტიპის ტრიგერებზე. მოცემულ სქემაში თვლის იმპულსები ერდროულად მიეწოდება ყველა ტრიგერს. უმცროსი თანრიგის (Q0) ტრიგერი ყოველთვის იმყოფება თვლის რეჟიმში (J,K შესასვლელებს მუდმივად მიეწოდებათ





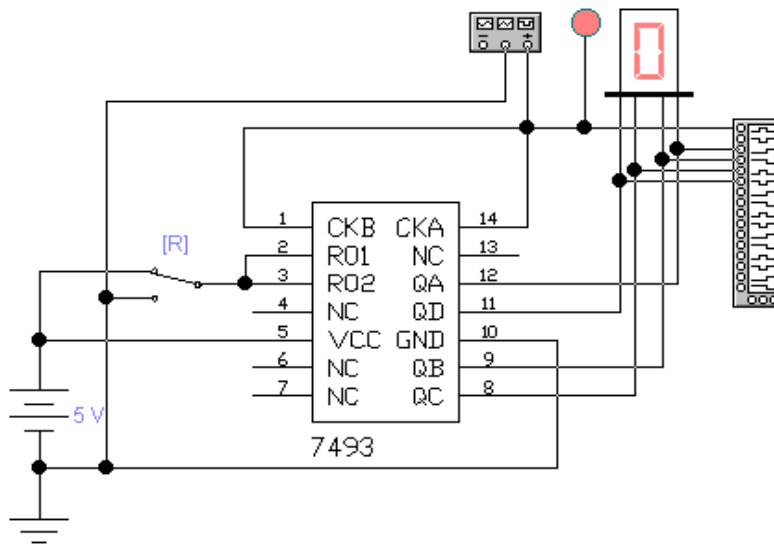
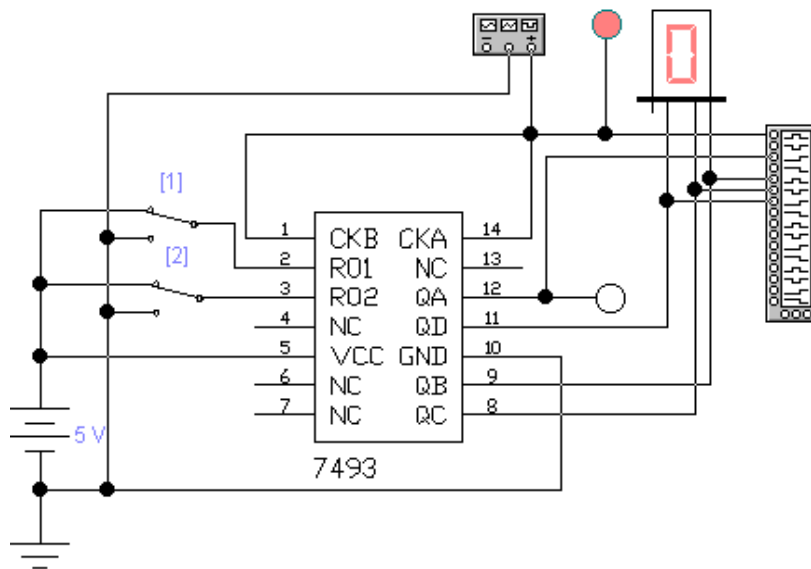
ლოგიკური ერთიანის დონის სიგნალი), ხოლო დანარჩენი ტრიგერების მუშაობის რეჟიმის განსაზღვრა ხორციელდება წინა ტრიგერის მდგომარეობით. აღნიშნული სრულდება ტრიგერების გამოსასვლელზე ჩართული ლოგიკური ელემენტების მეშვეობით.

ჩართეთ მოდელირების დილაკი, ჩამოყარეთ მთვლეელი. თვლისას დააკვირდით ციფრულ ინდიკატორზე ასახულ ციფრებს და მთვლელის გამოსასვლელებზე ჩართულ ლოგიკურ სასინჯებს. აღწერეთ სქემის მოქმედების პრინციპი.

11.4 ნახ-ზე .ნახვენებია ორობითი მთვლელის მიკროსქემის 7493 ჩართვის სქემის მოდელირება. მიკროსქემა შეიცავს ორ მთვლელს, სადაც ერთის თვლის მოდული $M = 2$ (თვლის შესასვლელი CKA, გამოსასვლელი – QA) და აგებულია ერთ ტრიგერზე, ხოლო მეორე წარმოადგენს სამთანრიგა მთვლელს, რომლის თვლის მოდული $M = 8$ (თვლის შესასვლელი CKB, გამოსასვლელები – QB, QC, QD).

R01 და R02 შესასვლელების გამოყენებით ხორციელდება შესაბამისად პირველი და მეორე მთვლელის საწყის (ნულოვან) მდგომარეობაში დაყენება ანუ მათი ჩამოყრა (განულება), რომელიც სრულდება ერთიანის დონის სიგნალით

ააგეთ 11.4ა ნახ-ზე ნახვენები სქემა. მოცემული მიკროსქემა განლაგებულია  დილაკის ბიბლიოთეკის  ნიშნაკის ნუსხაში.



ჩართეთ მოდელირების ლილაკი, ტუმბლერები 1 და 2 დააყენეთ ზედა (ერთიანის მიწოდების) მდგომარეობაში, შედეგად მოვლელების შინაარსი განუღდება, რაც მოწმდება პირველი მოვლელის QA გამოსასვლელზე ჩართული ლოგიკური სასინჯის, ხოლო მეორე მოვლელის გამოსასვლელზე ჩართული ციფრული ინდიკატორის მეშვეობით.


გადართეთ ტუმბლერები R ქვედა (ნულის მიწოდების) მდგომარეობაში და დააკვირდით ინდიკატორებს. ააგეთ მიკროსქემის მუშაობის დროითი დიაგრამა. მასზე დააფიქსირეთ მოვლელების თვლის სრული ციკლი.

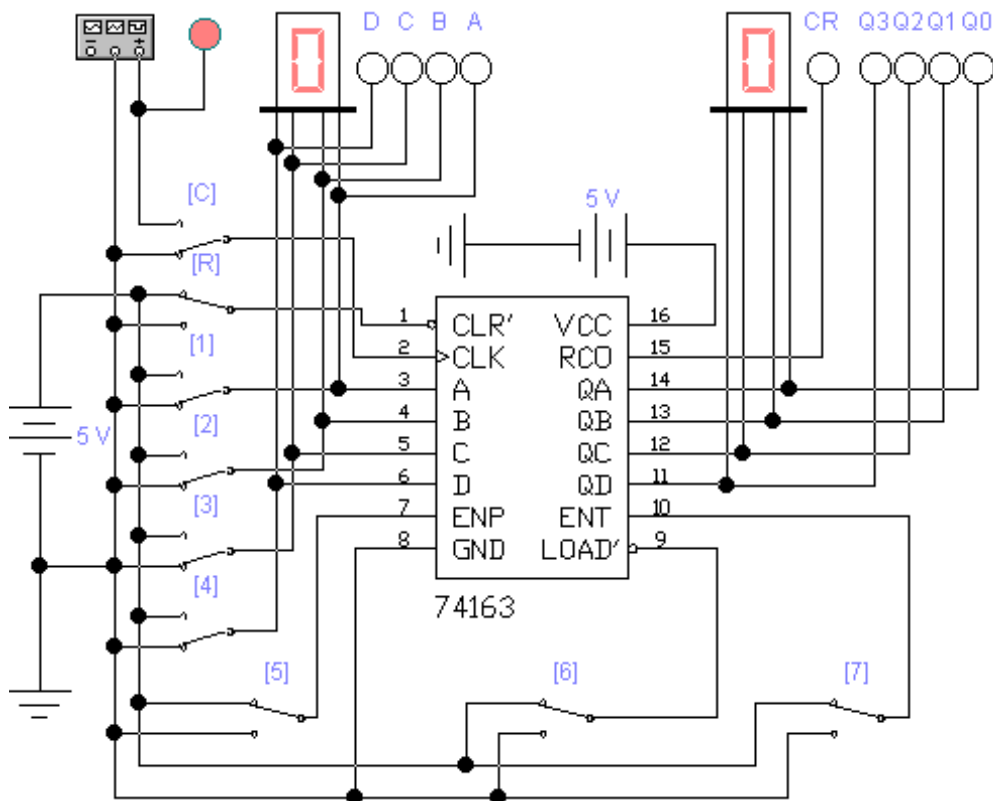
11.4ბ ნახ-ზე ნაჩვენებია 7493 მიკროსქემის, როგორც ოთხთანრიგა ორობითი მოვლელის (თვლის მოდული $M=2 \times 8=16$) ჩართვის სქემის მოდელირება, სადაც პირველი მოვლელის QA გამოსასვლელი მიერთებულია

მეორე მთვლელის CKB შესასვლელს, ხოლო დასათვლელი იმპულსები გენერატორიდან მიეწოდება მიღებული მთვლელის თვლის შესასვლელს (CKA).

ააგეთ მოცემული სქემა. R ტუმბლერით დააყენეთ მთვლელი საწყის მდგომარეობაში. დააკვირდით ციფრულ ინდიკატორს და ააგეთ მთვლელის მუშაობის დროითი დიაგრამა. მასზე მონიშნეთ მთვლელის თვლის სრული ციკლი.

ააგეთ 11.5 ნახ-ზე ნაჩვენები 74163 მიკროსქემის ჩართვის მოდელირების სქემა. მიკროსქემა წარმოადგენს ოთხთანრიგა ორობით მთვლელს რიცხვის (0-15-ის ჩათვლით) პარალელური ჩაწერის შესაძლებლობით (A,B,C,D შესასვლელები). მიკროსქემა განლაგებულია ციფრული მიკროსქემების

ბიბლიოთეკის  ნიშნაკის ნუსხაში.



ჩაატარეთ მიკროსქემის ფუნქციონირების გამოკვლევა მუშაობის ჭეშმარიტების ცხრილის თანახმად, რომლის გამოძახებისათვის მონიშნეთ მიკროსქემა, დააჭირეთ თავის მარჯვენა ღილაკს, გახსნილ მენიუში მონიშნეთ Help სტრიქონი.

R ტუმბლერის ქვედა მდგომარეობაში გადართვით გაანუღეთ მოვლელი და ისევ დააბრუნეთ ზედა მდგომარეობაში. დანარჩენი ტუმბლერების მდგომარეობა უნდა შეესაბამებოდეს ნახ-ზე ნაჩვენებ მდგომარეობას. ჩართედ მოდელირების დილაკი, C ტუმბლერი გადართედ ზედა მდგომარეობაში და დააკვირდით მოვლელის გამოსასვლელებზე ჩართულ ინდიკატორს და ლოგიკურ სასინჯებს. მოვლელის RCO (სასინჯი CR) წარმოადგენს შემდეგ თანრიგში გადატანის გამოსასვლელს, სადაც ლოგიკური ერთიანის დონის სიგნალი ფორმირდება მოვლელის ერთიანებით შევსებისას (რიცხვი 15).

გამორთედ C ტუმბლერი, 1-4 ტუმბლერების გადართვით მოვლელის შესასვლელებს მიაწოდეთ ნებისმიერი ორობითი კოდი, რომლის მნიშვნელობა აისახება შესასვლელზე ჩართულ ინდიკატორებზე. გადართედ 5,6 და 7 ტუმბლერი ქვედა მდგომარეობაში და ჩართეთ ტუმბლერი C, რის შედეგად მიწოდებული რიცხვი ჩაიწერება მოვლელში და აისახება გამოსასვლელზე. დააბრუნეთ 5,6,7 ტუმბლერები ზედა მდგომარეობაში და დააკვირდით გამოსასვლელებზე ჩართულ ინდიკატორებს.

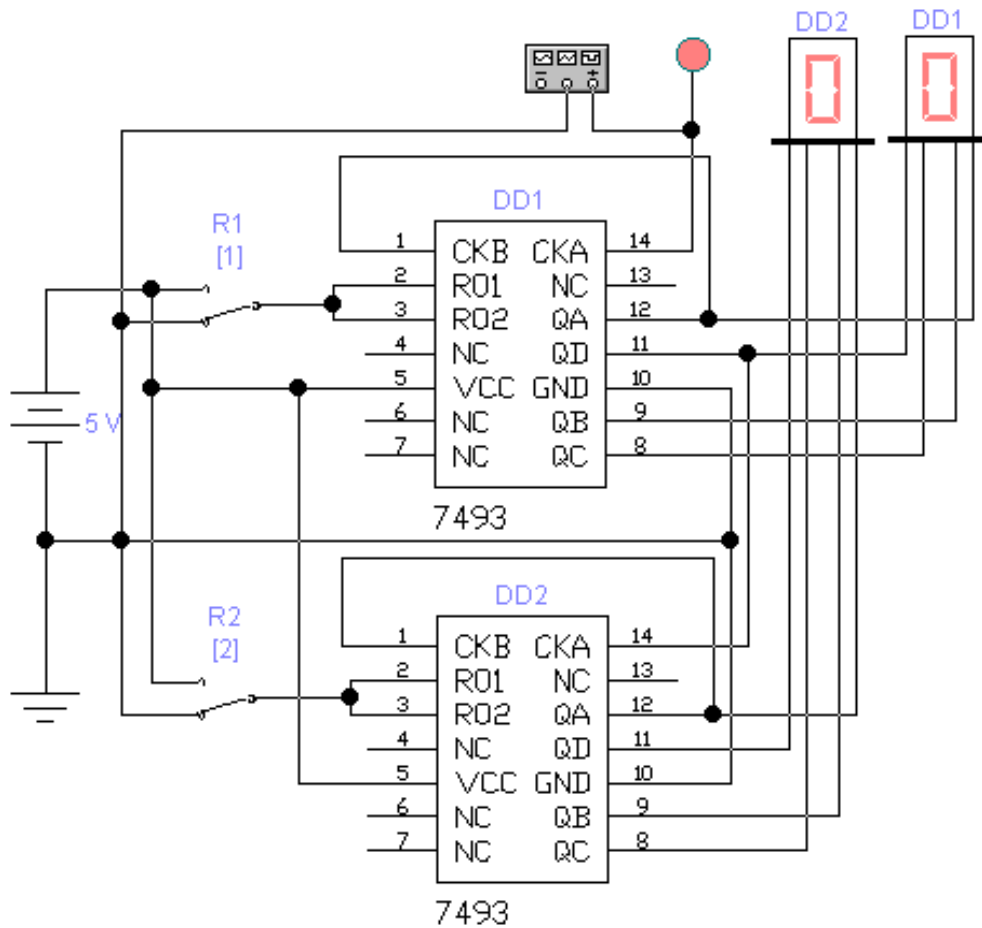
დააფიქსირეთ რამოდენიმე რიცხვების წინასწარ ჩაწერის მდგომარეობა.

დამატებითი დავალება:

ზემოთ განხილული მიკროსქემის საფუძველზე ააგეთ 11.6 ნახ-ზე მოყვანილი რვათანრიგა ორობითი მოვლელის ($M = 2^8 = 256$) მოდელირების სქემა, სადაც უმცროსი თანრიგების მოვლელის (DD1) უფროსი თანრიგის გამოსასვლელი (QD) მიერთებულია უფროსი თანრიგების მოვლელის (DD2) თვლის შესასვლელს (CKA).

ჩაატარეთ აგებული სქემის ფუნქციონირების გამოკვლევა. ციფრულ ინდიკატორზე დააფიქსირეთ მასში ჩაწერილი შემდეგი რიცხვების მდგომარეობა: 7, 68, 143, 179, 202, 255.

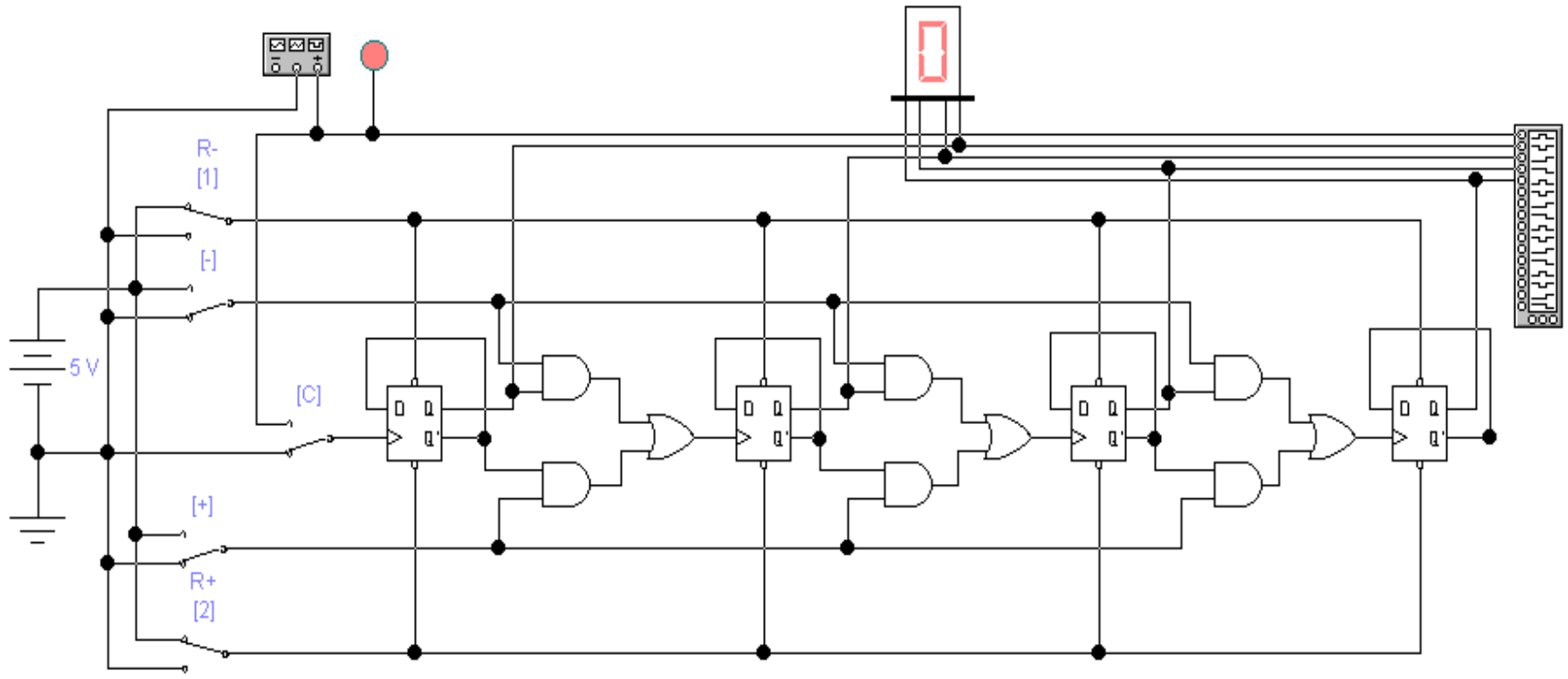
მოიყვანეთ სქემის მოქმედების პრინციპის აღწერა.




ააგეთ 11.7 ნახ-ზე ნახვენები ორობითი რევერსიული მოვლელის მოდელირების სქემა, სადაც “ + “ ან “ - “ ტუმბლერის ზედა მდგომარეობაში გადართვით ხორციელდება თვლის მიმართულების არჩევა.

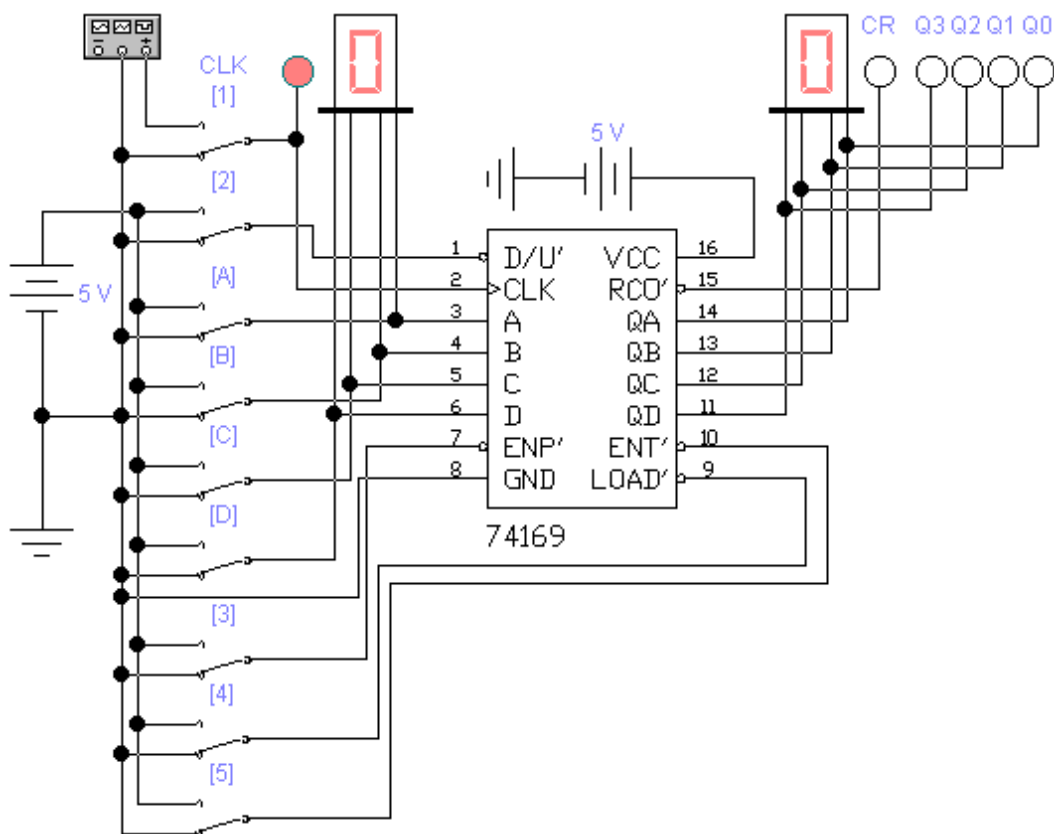
ჩაატარეთ მოყვანილი სქემის მუშაობის გამოკვლევა:

1. ჩართეთ მოდელირების ღილაკი, გადართეთ ტუმბლერი 1 (R-) ქვედა მდგომარეობაში, რის შედეგად მოვლელში უნდა ჩაიწეროს მაქსიმალური რიცხვი – 15 და საინდიკაციო ტაბლოზე აისახება მისი თექვსმეტობითი ანალოგი – F. დააბრუნეთ ტუმბლერი ზედა მდგომარეობაში. “ - “ და C ტუმბლერები გადართეთ ზედა მდგომარეობაში, დააკვირდით ციფრულ ინდიკატორს რომლის მნიშვნელობა თითოეული მიწოდებული იმპულსის შემდეგ უნდა შემცირდეს ერთი ერთეულით. ააგეთ მუშაობის დროითი დიაგრამა, მასზე მონიშნეთ მოვლელის გამოკვლევაზე მუშაობის ერთი სრული ციკლი;



2. “ - “ და C ტუმბლერები გადართეთ ქვედა მდგომარეობაში. გადართედ ტუმბლერი 2 (R+) ქვედა მდგომარეობაში, რის შედეგად მთვლელში უნდა ჩაიწეროს მინიმალური რიცხვი - 0 და საინდიკაციო ტაბლოზე აისახება მისი გამოსახულება. დააბრუნეთ ტუმბლერი 2 ზედა მდგომარეობაში, “ + “ და C ტუმბლერები გადართეთ ზედა მდგომარეობაში, დააკვირდით ციფრულ ინდიკატორს რომლის მნიშვნელობა თითოეული მიწოდებული იმპულსის შემდეგ უნდა გაიზარდოს ერთი ერთეულით. ააგეთ მუშაობის დროითი დიაგრამა, მასზე მონიშნეთ მთვლელის შეკრებაზე მუშაობის ერთი სრული ციკლი.

11.8 ნახ-ზე ნაჩვენებია ოთხთანრიგა რევერსიული ორობითი მთვლელის მიკროსქემის 74169 ჩართვის სქემის მოდელირება. მიკროსქემა განლაგებულია ციფრული მიკროსქემების ბიბლიოთეკის  ნიშნაკის ნუსხაში. მისი ჭეშმარიტების ცხრილი მოყვანილია ცხრილ. 11.1-ში, სადაც:

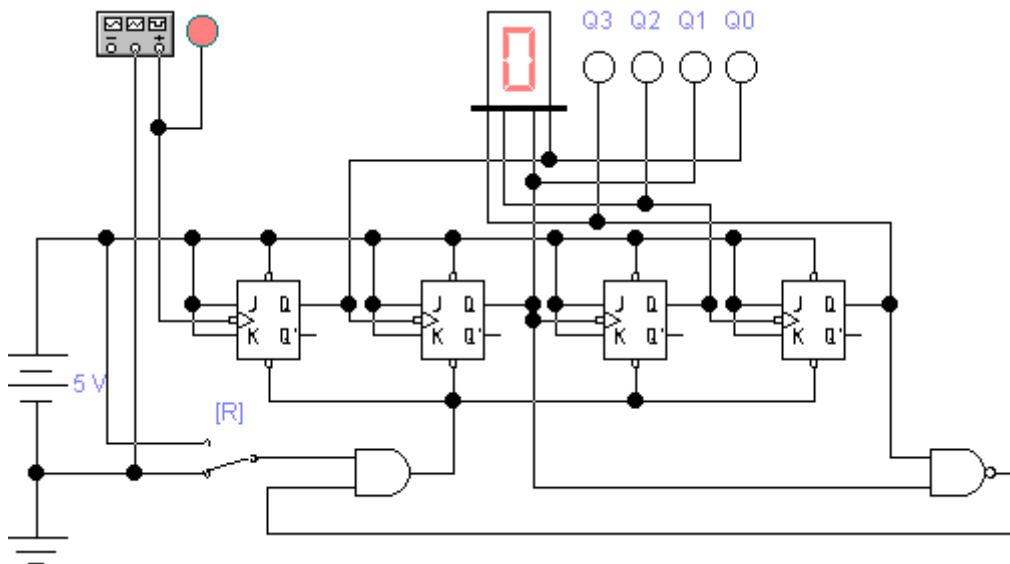


მუშაობის რეჟიმი	D/U'	ENP'	ENT'	LOAD'
შეკრების	0	0	0	1
გამოკლების	1	0	0	1
მონაცემთა პარალელური ჩაწერის	x	0	0	0

- D/U' – თვლის მიმართულების არჩევის შესასვლელი (ტუმბლერი 2);
- ENP' - თვლის ნებართვის შესასვლელი (ტუმბლერი 3);
- LOAD' – ჩაწერის ნებართვის შესასვლელი (ტუმბლერი 4);
- ENT' - (ტუმბლერი 5);
- RCO' – შემდეგ მოვლელში გადატანის ნებართვის გამოსასვლელი.

ააგეთ მოცემული სქემა და ჩაატარეთ მოვლელის მიკროსქემის გამოკვლევა მოცემული ცხრილის შესაბამისად.

ააგეთ 11.9 ნახ-ზე ნაჩვენები ორობით – ათობითი მოვლელის ლოგიკური სტრუქტურის მოდელირების სქემა. მოვლელის განულება (ჩამოყრა) ხორციელდება იძულებით თვლის მე - 10 იმპულსით (მეათე უმპულზე კონიუქტორის გამოსასვლელზე დაფორმირდება ლოგიკური ნულის დონის სიგნალი) ან ტუმბლერით R (მისი ქვედა მდგომარეობაში გადართვით).



ჩაატარეთ სქემის მუშაობის გამოკვლევა. ჩართეთ მოდელირების ღილაკი, გადართეთ ტუმბლური R ქვედა მდგომარეობაში ამასთანავე საინდიკაციო ტაბლოზე აისახება ნულის გამოსახულება, ხოლო გამოსასვლელზე ჩართული ლოგიკური სასინჯები უნდა იყოს ჩამქრალი.

დააბრუნეთ აღნიშნული ტუმბლური ზედა მდგომარეობაში, დააკვირდით საინდიკაციო ტაბლოს, სადაც უნდა მიმდევრობით აისახოს 0-9 ათობითი რიცხვების გამოსახულება, ხოლო ლოგიკური სასინჯებსზე აღნიშნული რიცხვების ორობითი კოდი.

ააგეთ 11.10ა ნახ-ზე ნაჩვენები ორობით-ათობითი მთვლელის მიკროსქემის (7490) ჩართვის მოდელირების სქემა. მიკროსქემა

განლაგებულია ციფრული მიკროსქემების ბიბლიოთეკის  ნიშნაკის ნუსხაში.

მიკროსქემაში განლაგებულია ორი მთვლელი. ერთი მათგანი (CKA შესასვლელით და QA გამოსასვლელით) ერთანრიგაა თვლის მოდულით $M = 2$, ხოლო მეორე (CKB შესასვლელით და QB, QC, QD გამოსასვლელებით) - სამთანრიგაა თვლის მოდულით $M = 5$. 11.10ა ნახ-ზე მიკროსქემა ჩართულია როგორც ერთიანი ოთხთანრიგა მთვლელი რომლის მოდული $M = 2 \times 5 = 10$. R ტუმბლურით ხორციელდება მთვლელის ნულში ჩამოყრა, ხოლო Space ტუმბლურით – მასში მაქსიმალური რიცხვის (9) ჩაწერა.

გამოიძახეთ მიკროსქემის მუშაობის ჭეშმარიტების ცხრილი, რისთვის მონიშნეთ მიკროსქემა, დააჭირეთ თავის მარჯვენა ღილაკს, გახსნილ მენიუში მონიშნეთ Help სტრიქონი.

ჩაატარეთ სქემის მოქმედების გამოკვლევა მიღებული ჭეშმარიტების ცხრილის თანახმად. ჩართეთ მოდელირების ღილაკი, ტუმბლური R გადართეთ ზედა მდგომარეობაში და ჩამოყარეთ მთვლელი ნულში. დააბრუნეთ ტუმბლური ქვედა მდგომარეობაში და დააკვირდით საინდიკაციო ტაბლოს. ყოველ შემოსულ იმპულსზე მთვლელის შინაარსი გაიზრდება ერთი ერთეულით და როცა მიაღწევს ცხრიანის მნიშვნელობას შემდგომში ჩამოიყრება ნულში, დაიწყება თვლის ახალი ციკლი.


გადართეთ Space ტუმბლური ზედა მდგომარეობაში, შედეგად საინდიკაციო ტაბლოზე აისახება ცხრიანის გამოსახულება. დააბრუნეთ ტუმბლური ქვედა მდგომარეობაში და მთვლელი გააგრძელებს თვლას.

ააგეთ მიკროსქემის მუშაობის დროითი დიაგრამა (ნახ.10.10გ), მასზე მონიშნეთ თვლის სრული ციკლი. დათვალეთ QD გამოსასვლელზე დაფორმირებული იმპულსების (არამეანდრი იმპულსების) ხანგრძლივობა და მიყოლების პერიოდი.


ააგეთ 11.10ბ-ზე მოყვანილი მიკროსქემის ჩართვის სქემა, სადაც მიკროსქემა ისევ ჩართულია როგორც ერთიანი ოთხთანრიგა მთვლელი (M = 10), მხოლოდ თვლის იმპულსები მიწოდებულია მეორე მთვლელის თვლის შესასვლელს (CKB), პირველი მთვლელი (ტრიგერი) მიერთებულია როგორც მეოთხე თანრიგი. ჩაატარეთ სქემის მოქმედების გამოკვლევა, ააგეთ მუშაობის დროითი დიაგრამა მასზე მონიშნეთ თვლის სრული ციკლი. დათვალეთ QA გამოსასვლელზე დაფორმირებული იმპულსების (მეანდრი იმპულსების) ხანგრძლივობა და მიყოლების პერიოდი.

დამატებითი დავალება:

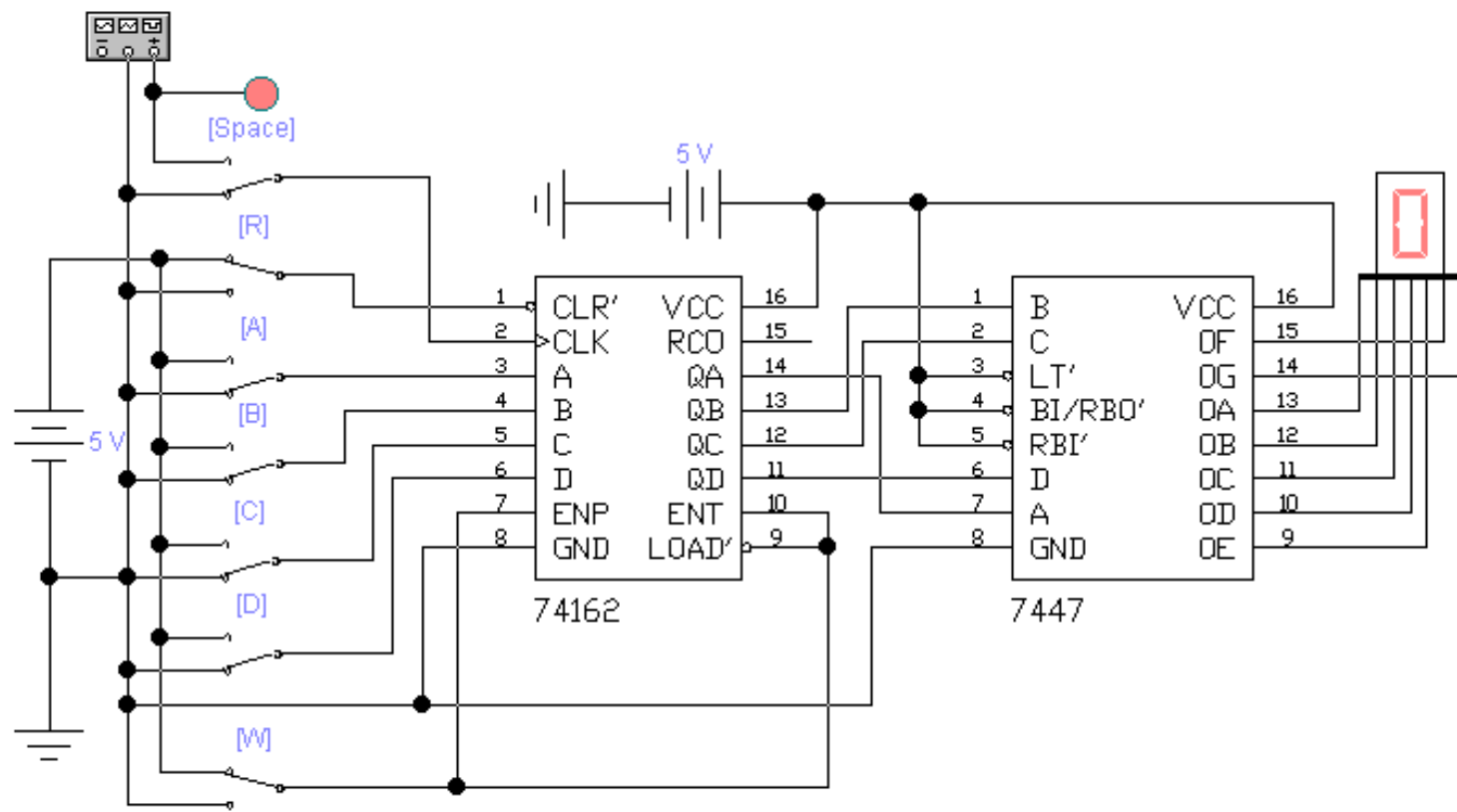
1. ააგეთ 11.11 ნახ-ზე მოყვანილი 74162 მიკროსქემის ჩართვის მოდელირების სქემა, რომელიც განლაგებულია ციფრული მიკროსქემების

ბიბლიოთეკის  ნიშნაკის ნუსხაში. მიკროსქემა წარმოადგენს ორობით – ათობით მთვლელს მონაცემთა (ათობითი რიცხვის) წინასწარი ჩაწერის შესაძლებლობით (A,B,C,D შესასვლელები).

მთვლელის გამოსასვლელზე ჩართულია შვიდსეგმენტა დეშიფრატორი (მიკროსქემა 7447), რომლის საშუალებით საინდიკაციო ტაბლოზე აისახება მთვლელის მიერ დათვლილი იმპულსების რაოდენობა ათობით კოდში.

მიკროსქემა განლაგებულია მიკროსქემების იგივე ბიბლიოთეკის  ნიშნაკის ნუსხაში. ჩაატარეთ მიკროსქემის მოქმედების გამოკვლევა ჭეშმარიტების ცხრილ.11.2 შესაბამისად.

მუშაობის რეჟიმი	CLR'	ENP	ENT	LOAD'
განულების	0	x	x	x
თვლის	1	1	1	1
მონაცემთა პარალელური ჩაწერის	1	0	0	0



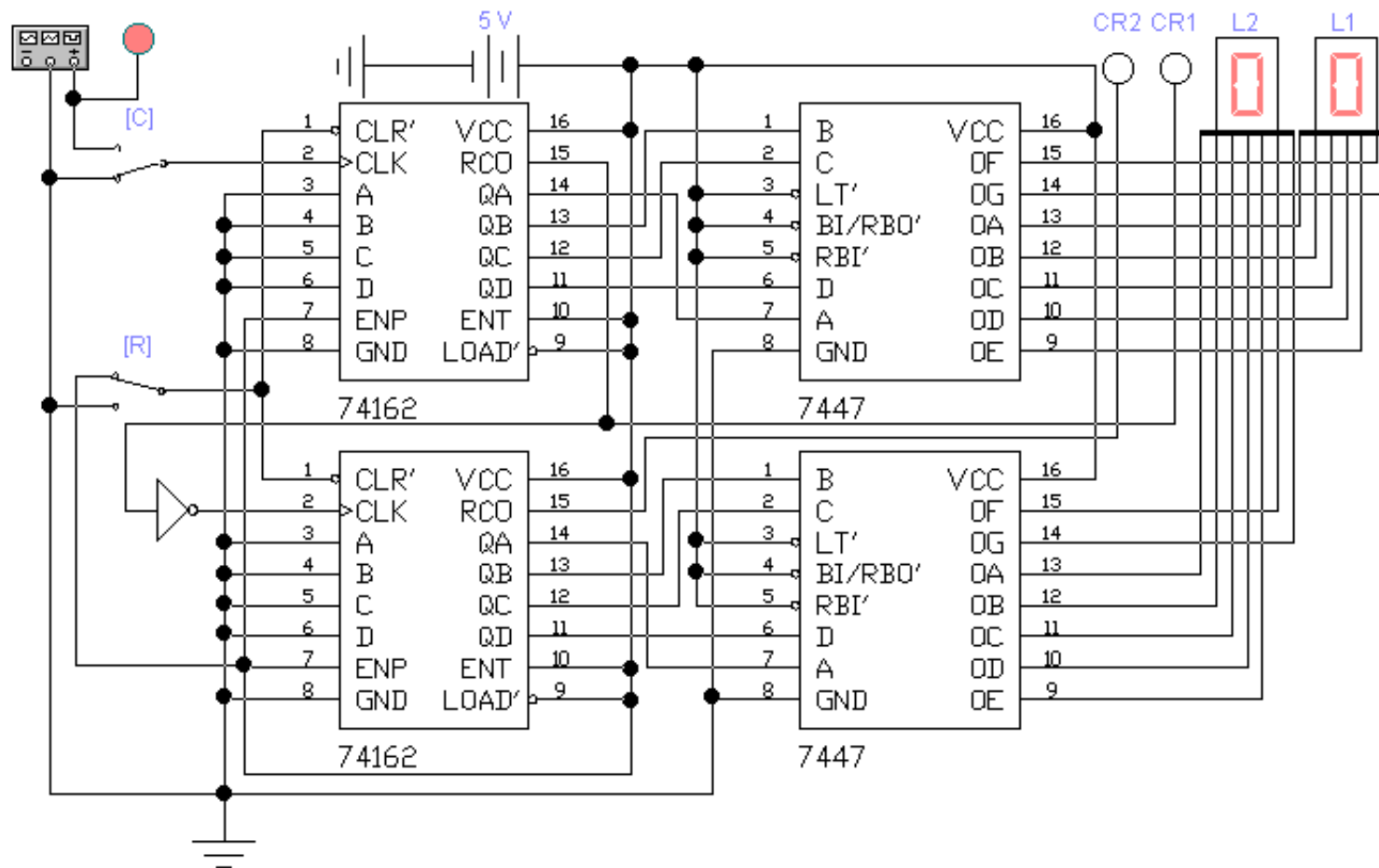
ჩართეთ მოდელირების ღილაკი. ტუმბლერი R გადართეთ ქვედა მდგომარეობაში (ჩამოყარეთ მთვლელი ნულში) და დააბრუნეთ ზედა მდგომარეობაში.

ტუმბლერები A,B,C,D გადართეთ ქვედა მდგომარეობაში, ხოლო ტუმბლერი W- ზედა მდგომარეობაში. გადართეთ ტუმბლერი Space ზედა მდგომარეობაში, რის შედეგად მთვლელი დაიწყებს გენერატორიდან მიწოდებული იმპულსების თვლას, რაც მოწმდება დეშიფრატორის გამოსასვლელზე ჩართული ინდიკატორის საშუალებით.

გადართეთ ტუმბლერი Space ქვედა მდგომარეობაში. A,B,C,D ტუმბლერების მეშვეობით მთვლელის A,B,C,D შესასვლელებს მიაწოდეთ 0 – 9 ნებისმიერი რიცხვის ორობითი კოდი და Space ტუმბლერის ზემოთ გადართვით ჩაწერეთ მთვლელში, რომელიც აისახება საინდიკაციო ნათურაზე. გადართეთ მთვლელი თვლის რეჟიმში და დააკვირდით საინდიკაციო ნათურას.

2. ააგეთ 11.12 ნახ-ზე ნაჩვენები სქემა $M=100$ მოდულის მთვლელის მოდელირების სქემა აგებული ზემოთ განხილული მიკროსქემის (74162) საფუძველზე.

ჩაატარედ სქემის გამოკვლევა და დააფიქსირედ მთვლელში შემდეგი რიცხვები: 9, 17, 32, 64, 73, 99.



ლაბორატორიული სამუშაო № 12

თემა:

მიმდევრობითი ქმედების მოწყობილობების მოდელირება. სიხშირის გამყოფი მთვლელები, არაორბითი კოდირების მთვლელები

სამუშაოს შინაარსი

1. სიხშირის გამყოფი მთვლელის ლოგიკური სტრუქტურის მოდელირება. მიკროსქემის ჩართვის სქემის მოდელირება.
2. არაორბითი კოდირების მთვლელების ლოგიკური სტრუქტურის მოდელირება. მიკროსქემის ჩართვის სქემის მოდელირება

ზოგადი ცნობები

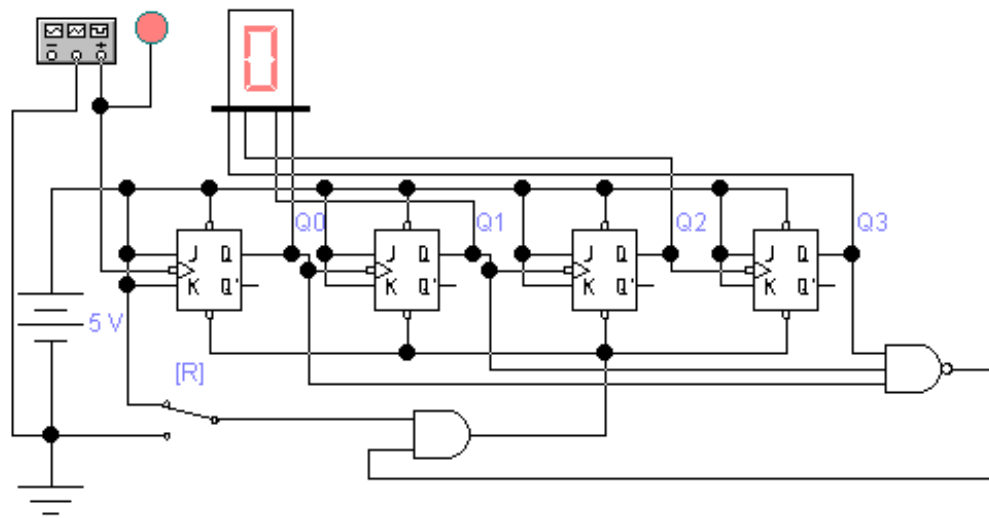
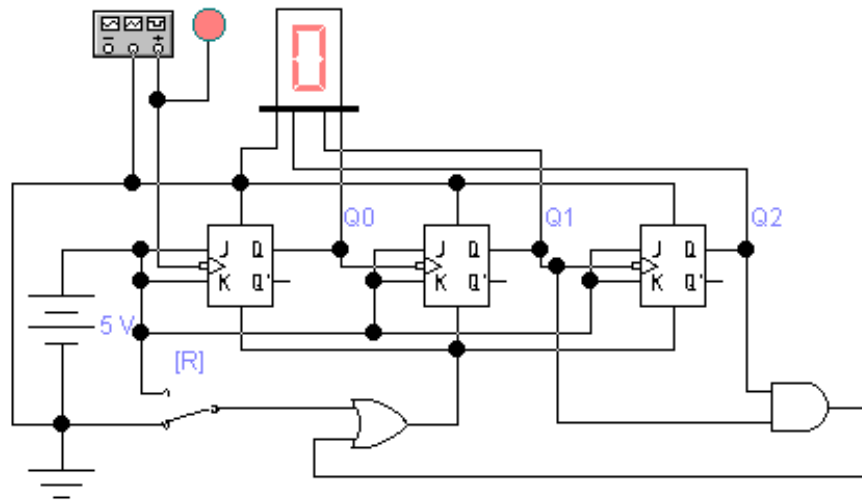
არაორბითი კოდირების მთვლელებს შორის პრაქტიკული გამოყენება პოვეს გრეის კოდის, ჯონსონის მთვლელები, “ერთი N-დან” კოდის მქონე მთვლელები.

“ერთი N-დან კოდის მქონე მთვლელები გამოიყენება სინქრონიზაციის, მართვის სისტემებში და სხვა ციფრულ მოწყობილობებში. მათი გამოყენებით დებულობენ მოცემული დროითი დიაგრამების იმპულსების თანმიმდევრობებს. მთვლელს გააჩნია ერთი შესასვლელი და N გამოსასვლელი. მათ აგრეთვე ეწოდებათ ტაქტების მანაწილებელი (იმპულსების, დონეების მანაწილებელი).

ჯონსონის მთვლელი წარმოადგენს უკუკავშირის (ინვერსიული გამოსასვლელი პირველ ტრიგერზე) მქონე წრიულ რეგისტრს. მას აქვს $2n$ მდგომარეობა, ე.ი. ორჯერ მეტი ვიდრე იგივე თანრიგობის ძვრის რეგისტრს.

სამუშაოს ჩატარების მეთოდოლოგია

ნახ.12.1 ნაჩვენებია 6-ზე(ა) და 11-ზე(ბ) სიხშირის გამყოფი მთვლელის ლოგიკური სტრუქტურა, სადაც ლოგიკური ელემენტების საშუალებით ხორციელდება მთვლელის იძულებითი ჩამოყრა (განუღლება). პირველ მთვლელში ჩამოყრა განხორციელდება მე-6 იმპულსით, ხოლო მაქსიმალური რიცხვი, რომელიც აისახება საინდიკაციო ტაბლოზე უდრის ხუთს.

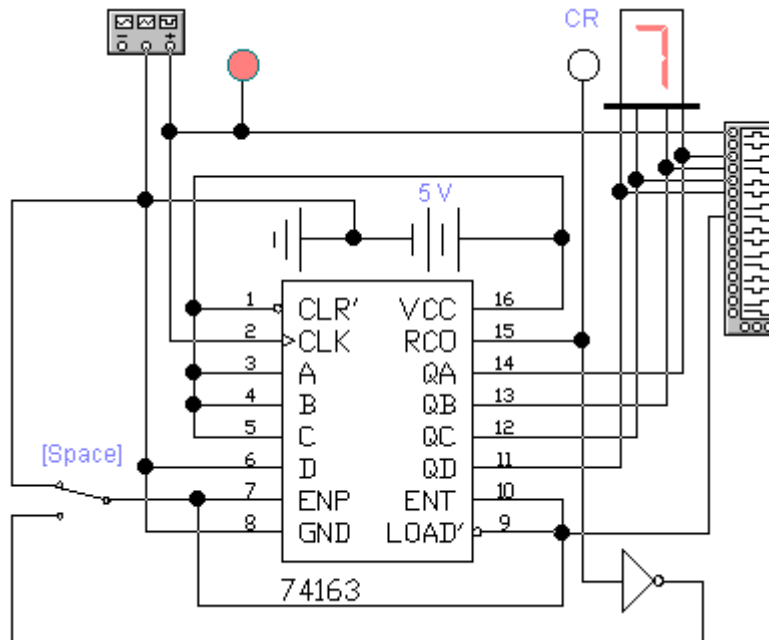
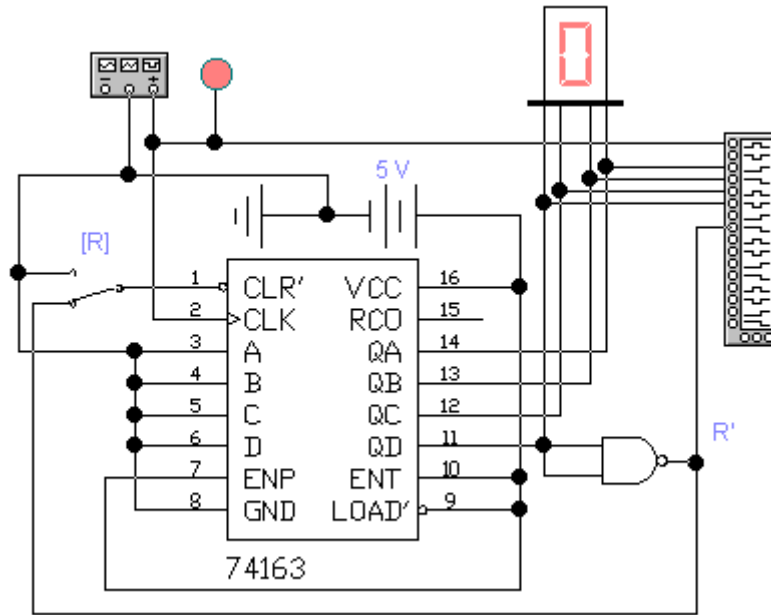


მეორე მთვლელის ჩამოყრა შესრულდება მე-11 იმპულსით, ხოლო მაქსიმალური რიცხვი, რომელიც აისახება საინდიკაციო ტაბლოზე, უდრის ათს. ორივე მთვლელის უფროსი თანრიგის გამოსასვლელზე მიიღება მიწოდებული სიხშირის 6 და 11-ზე გაყოფილი სიხშირის იმპულსები.

ჩაატარეთ მოყვანილი სქემების მოქმედების გამოკვლევა, მოყვანეთ მათი მუშაობის ჭეშმარიტების ცხრილი.

ააგეთ 12.2 ნახ-ზე მოყვანილი სიხშირის 9-ზე გაყოფის მოდელირების სქემა(თვლის მოდულის $M=9$ მქონე მთვლელი) აგებული 74163 მიკროსქემის (ოთხთანრიგა ორობითი მთვლელი) საფუძველზე. მიკროსქემა განლაგებულია


ციფრული მიკროსქემების ბიბლიოთეკის  ნიშნაკის ნუსხაში.



12.2ა ნახ-ზე მოვლელი გაივლის ცხრა სხვადასხვა მდგომარეობას ნულიდან რვის ჩათვლით. ჩაატარეთ მოვლელის ფუნქციონირების გამოკვლევა, რისთვის დააყენეთ ტუმბლური R ზედა მდგომარეობაში რის შედეგად მოვლელის შინაარსი უნდა განუდგეს. დააბრუნეთ ტუმბლური ქვედა მდგომარეობაში და დააკვირდით საინდიკაციო ტაბლოს, განსაზღვრეთ QD

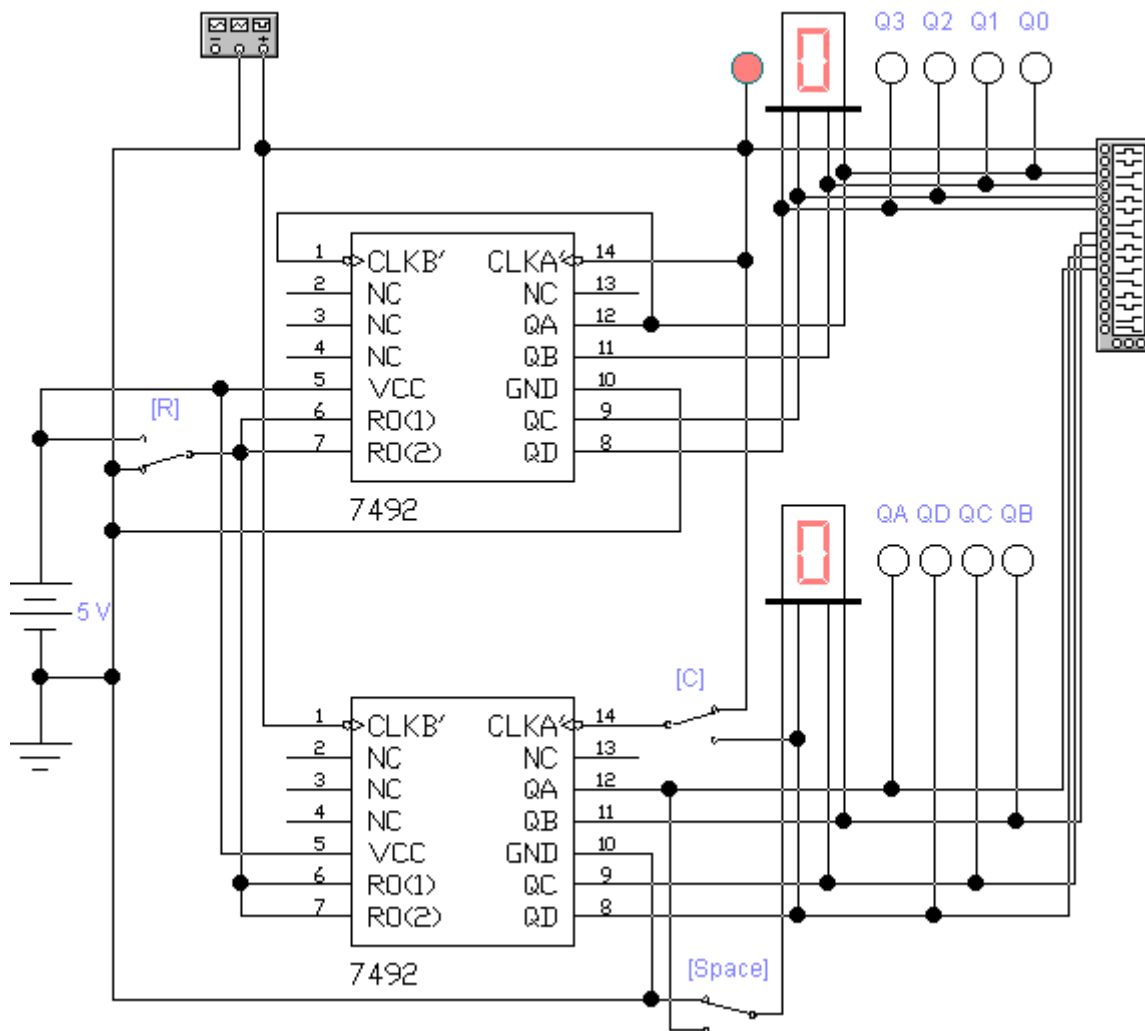
გამოსასვლელზე ჩართული ლოგიკური ელემენტის დანიშნულება. ააგეთ მთვლელის მუშაობის დროითი დიაგრამა, მასზე მონიშნეთ თვლის სრული ციკლი. დათვალეთ QD გამოსასვლელზე მიღებული იმპულსების ხანგრძლივობა და მიყოლების პერიოდი. მოიყვანეთ მთვლელის მოქმედების პრინციპის აღწერა.

12.2ბ ნახ-ზე მთვლელი აგრეთვე გაივლის ცხრა სხვადასხვა მდგომარეობას, მხოლოდ შვიდიდან თხუთმეტის ჩათვლით, ანუ მთვლელის საწყის მდგომარეობაში დაყენებისას მასში იწერება შვიდიანი (A,B,C,D შესასვლელებზე მუდმივად მიწოდებულია შვიდიანის ორობითი კოდი). ჩაატარეთ მთვლელის ფუნქციონირების გამოკვლევა, რისთვის დააყენეთ ტუმბლური Space ზედა მდგომარეობაში რის შედეგად მთვლელში უნდა ჩაიწეროს შვიდიანი. დააბრუნეთ ტუმბლური ქვედა მდგომარეობაში და დააკვირდით საინდიკაციო ტაბლოს, განსაზღვრეთ RCO გამოსასვლელზე ჩართული ინვერტორის დანიშნულება. ააგეთ მთვლელის მუშაობის დროითი დიაგრამა, მასზე მონიშნეთ თვლის სრული ციკლი. დათვალეთ QD გამოსასვლელზე მიღებული იმპულსების ხანგრძლივობა და მიყოლების პერიოდი. მოიყვანეთ მთვლელის მოქმედების პრინციპის აღწერა.

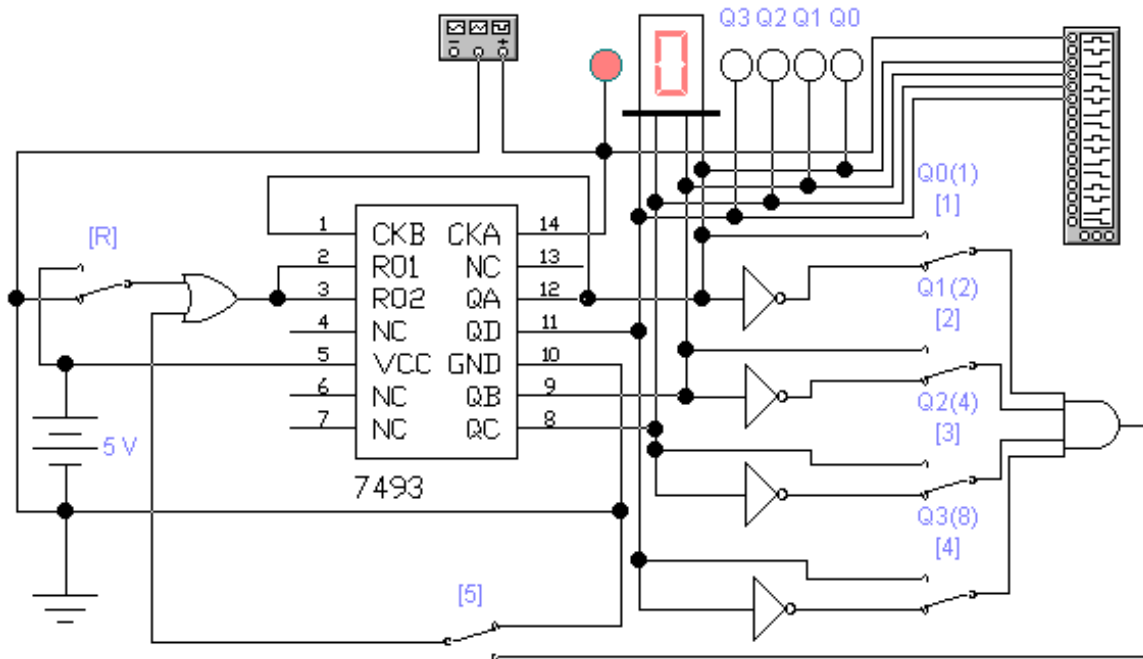
12.3 ნახ-ზე ნაჩვენებია 12-ზე სისშირის მთვლელ-გამყოფის მიკროსქემის 7492 ჩართვის სქემები. მიკროსქემა განლაგებულია ციფრული მიკროსქემების ბიბლიოთეკის  ნიშნაკის ნუსხაში, მასში მოთავსებულია ორი მთვლელი, სადაც ერთ-ერთი მთვლელის M=2 (თვლის შესასვლელი – CLKA', გამოსასვლელი - QA), ხოლო მეორე მთვლელის M=6 (თვლის შესასვლელი – CLKB', გამოსასვლელები - QB, QC, QD).

ააგეთ 12.3ა ნახ-ზე მოყვანილი სქემა, სადაც მიკროსქემა ჩართულია როგორც ოთხთანრიგა მთვლელი თვლის მოდულით M=12. ჩაატარეთ სქემის ფუნქციონირების გამოკვლევა. R ტუმბლურის ზედა მდგომარეობაში გადართვით ჩამოყარეთ მთვლელი საწყის მდგომარეობაში, შემდეგ ისევ დააბრუნეთ ქვედა მდგომარეობაში. დააკვირდით გამოსასვლელებზე ჩართულ ლოგიკურ სასინჯებს და საინდიკაციო ტაბლოს. ააგეთ მუშაობის დროითი დიაგრამა, მასზე მონიშნეთ თვლის სრული ციკლი. განსაზღვრეთ უფროსი თანრიგის გამოსასვლელზე მიღებული იმპულსების სისშირე. მოიყვანეთ მთვლელის მოქმედების პრინციპის აღწერა.

ააგეთ 12.3ბ ნახ-ზე მოყვანილი სქემა. ნახ-ზე C და Space ტუმბლების მდგომარეობა შეესაბამება მიკროსქემის, როგორც ორი მთვლელის ჩართვას. დააკვირდით მთვლელების გამოსასვლელებს. ააგეთ მუშაობის დროითი დიაგრამა, მასზე მონიშნეთ მათი თვლის სრული ციკლი. გადართეთ ტუმბლები ქვედა მდგომარეობაში, რის შედეგად განხორციელდება მიკროსქემის ჩართვა ისევ როგორც ოთხთანრიგა თვლის მოდულის $M=12$ მქონე მთვლელი, სადაც დასათვლელი იმპულსები მიეწოდება CLKB' შესასვლელს, ხოლო მთვლელის უფროს თანრიგს წარმოადგენს გამოსასვლელი - QA. დააკვირდით მთვლელის გამოსასვლელებს. ააგეთ მუშაობის დროითი დიაგრამა, მასზე მონიშნეთ თვლის სრული ციკლი. განსაზღვრეთ უფროსი თანრიგის იმპულსების სიხშირე. მოიყვანეთ მთვლელის მოქმედების პრინციპის აღწერა.



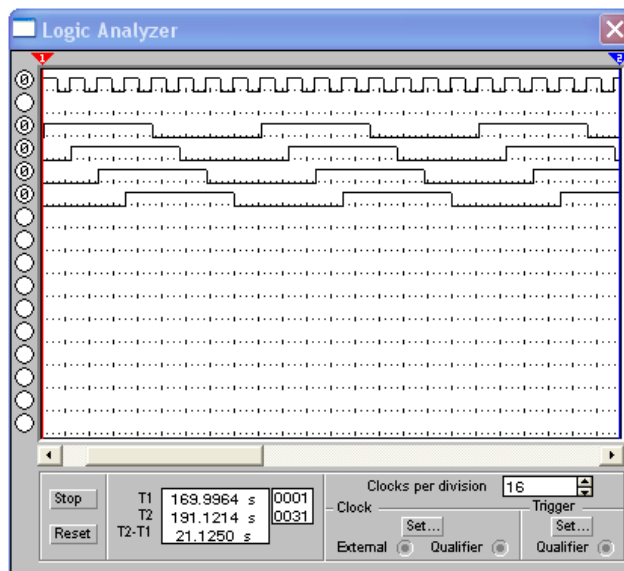
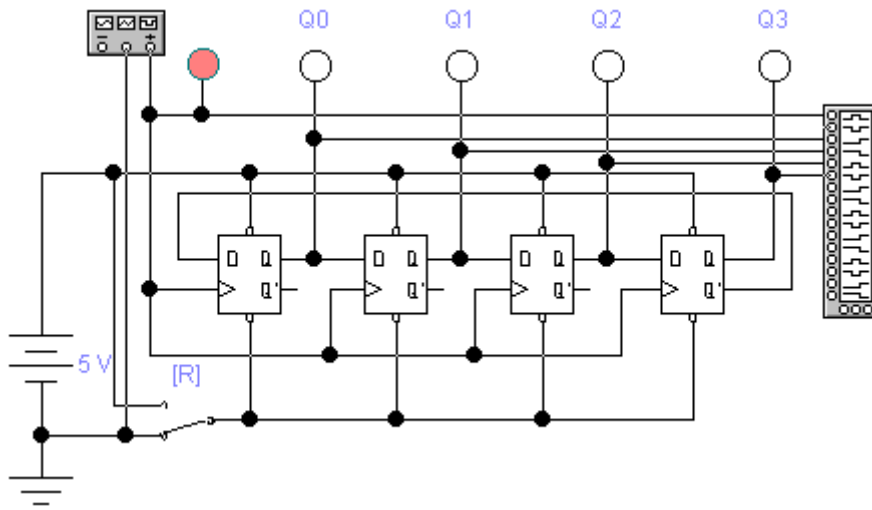
12.4 ნახ-ზე ნაჩვენებია ორობითი ოთხთანრიგა მთვლელის მიკროსქემის 7493 გამოყენებით სხვადასხვა თვლის მოდულის მქონე მთვლელის, აქედან გამომდინარე სიხშირის სხვადასხვა გაყოფის, მოდელირების სქემა. მიკროსქემა განლაგებულია ზემოთ ნახსენები ნიშნაკის ნუსხაში.



1 – 4 ტუმბლერების საშუალებით შეირჩევა თვლის მოდული ერთიდან თხუთმეტის ჩათვლით. სასურველი თვლის მოდულის მისაღებად საჭიროა იმ ტუმბლერების გადართვა ზედა მდგომარეობაში, რომლის თანრიგების ორობითი წონების (1,2,4,8) ჯამი უტოლდება თვლის მოდულს (მაგალითად, თუ საჭიროა $M=13$, მაშინ ტუმბლერები 1,3 და 4 უნდა გადაირთონ ზედა მდგომარეობაში და მთვლელის უფროსი თანრიგის გამოსასვლელსე მიიღება M -ზე გაყოფილი სიხშირის იმპულსები. მთვლელის განულება ხორციელდება R ტუმბლერის ზედა მდგომარეობაში გადართვით. მე-5 ტუმბლერის ზედა მდგომარეობაში გადართვით ოთხშესასვლელიანი კონიუნქტორის გამოსასვლელი, სადაც ერთიანის დონის სიგნალი ფორმირდება საჭირო M მიღწევისას, უერთდება მთვლელის ნულში ჩამოყრის შესასვლელს.

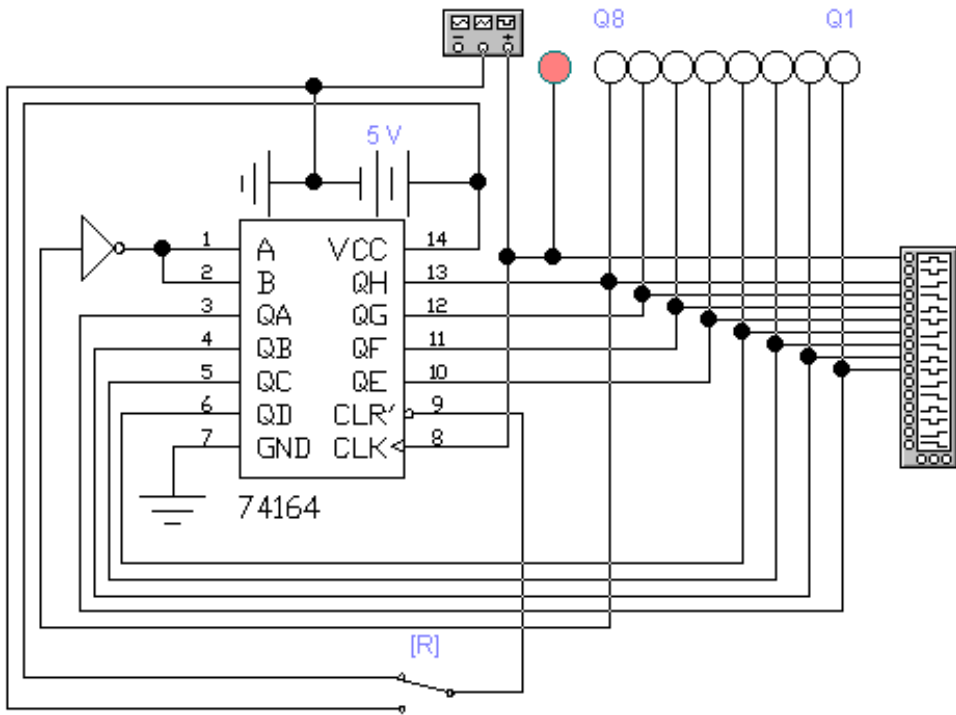
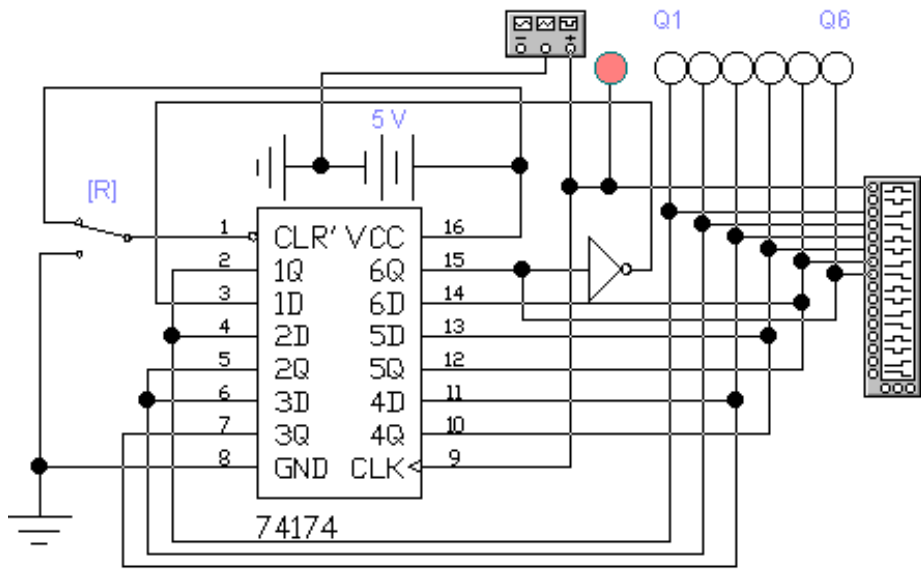
შეამოწმეთ სქემის ფუნქციონირება სხვადასხვა M -ისათვის. ააგეთ დროითი დიაგრამები, განსაზღვრეთ მთვლელის გამოსასვლელზე მიღებული იმპულსების სიხშირე.


ააგეთ 12.5ა ნახ-ზე მოყვანილი სქემა, რომელიც წარმოადგენს ოთხთანრიგა ჯონსონის მთვლელს. ჩაატარეთ სქემის ფუნქციონირების გამოკვლევა, რისთვისაც R ტუმბლერის ქვედა მდგომარეობაში გადართვით გაანულოთ მთვლელი, დააბრუნეთ ტუმბლერი საწყის მდგომარეობაში, რის



შედგათ მთვლელი დაიწყებს მუშაობას. ჯერ თანდათან შეივსება ერთიანებით, შემდეგ ნულებით და ასეთი ციკლები განმეორდება. ააგეთ მისი მუშაობის დროითი დიაგრამა (ნახ.12.5ბ). მოიყვანეთ სქემის მოქმედების პრინციპის აღწერა.

12.6 ნახ-ზე ნაჩვენებია 74174 მიკროსქემის საფუძველზე აგებული ექვსთანრიგა ჯონსონის მთვლელის მოდელირების სქემა. მიკროსქემა



განლაგებულია ციფრული მიკროსქემების ბიბლიოთეკის  ნიშნაკის ნუსხაში. მასში მოთავსებულია ექვსი D ტიპის ტრიგერი საერთო საინფორმაციო და ჩამოყრის შესასვლელებით. ააგეთ მოცემული სქემა და მისი მუშაობის დროითი დიაგრამა.

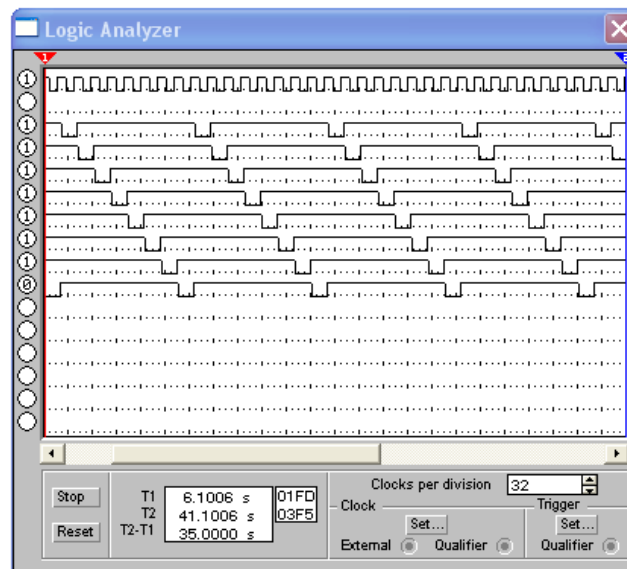
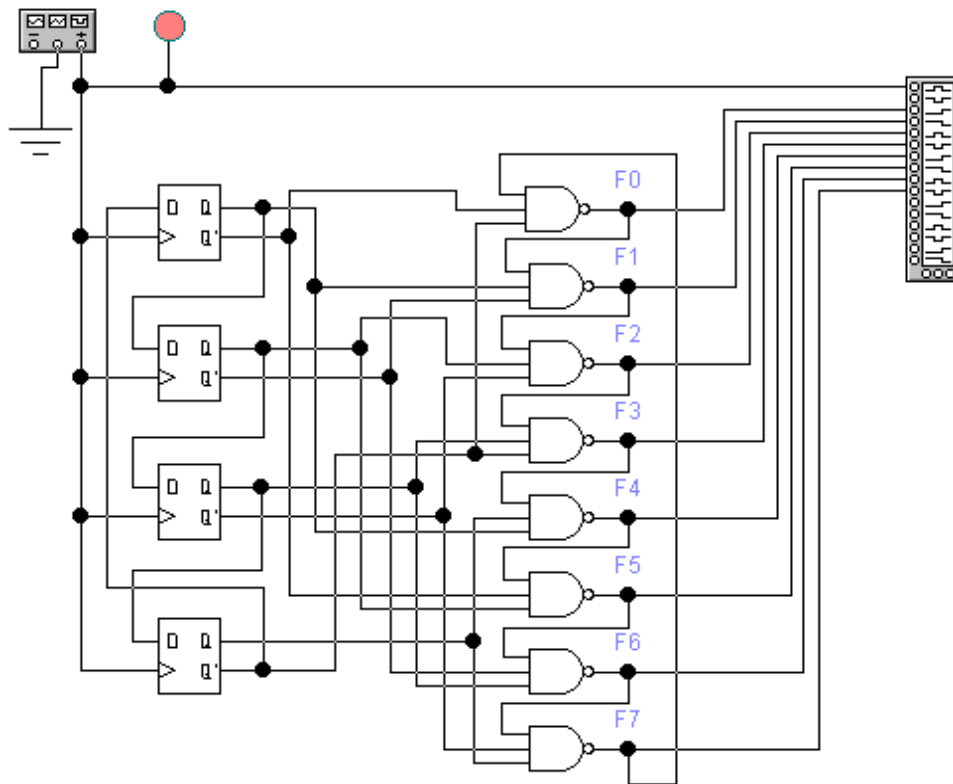
12.7 ნახ-ზე ნაჩვენებია 74164 მიკროსქემის საფუძველზე აგებული

რვათაანრიგა ჯონსონის მოვლელის მოდელირების სქემა. მიკროსქემა განლაგებულია ზემოთ ნახსენები ნიშნაკის ნუსხაში.


მიკროსქემა წარმოადგენს რვათაანრიგა ძვრის რეგისტრს. ააგეთ მოცემული სქემა, ჩაატარეთ მისი მუშაობის გამოკვლევა, ააგეთ მუშაობის დროითი დიაგრამა, აღწერეთ სქემის მოქმედების პრინციპი.

ააგეთ 12.8ა ნახ-ზე ტაქტების მანაწილებლის ლოგიკური სტრუქტურის მოდელირების სქემა, სადაც ხორციელდება ჯონსონის მოვლელის გამოსასვლელი კოდის გარდაქმნა “ერთი N-დან” კოდში.

ააგეთ სქემის მუშაობის დროითი დიაგრამა. სქემის გამოსასვლელებისათვის F0 – F7 შეადგინეთ ლოგიკური გამოსახულებანი.



სერიული ციფრული ინტეგრალური მიკროსქემების

ბიბლიოთეკის  ნუსხა

EWB 5.0 პროგრამის ბიბლიოთეკა შეიცავს **SN74** და **CD40** სერიების მიკროსქემებს (SN74 – ტტლ ლოგიკა, ხოლო CD40 – კლუნ ლოგიკა). ქვემოთ მოყვანილია ამ მიკროსქემების ნუსხა და მათი ფუნქციური დანიშნულება.




- 7400 (Quad 2-In NAND) - ოთხი ელემენტი „2ღა-არა“;
- 7402 (Quad 2-In NOR) - ოთხი ელემენტი „2ან-არა“;
- 7403 (Quad 2-In NAND (LC-OC)) - ოთხი ელემენტი „2ღა-არა“ ღია კოლექტორით;
- 7404 (Nex INVERTER) - ექვსი ელემენტი „არა“
- 7405 (Nex INVERTER (LC-OC)) - ექვსი ელემენტი „არა“ ღია კოლექტორით;
- 7406 (INVERTER (HC-OD)) - ექვსი ელემენტი „არა“ ღია კოლექტორით;
- 7407,7417 (Nex BUFFER (HC-OD)) - ექვსი ბუფერული ელემენტი ღია კოლექტორით;
- 7408 (Quad 2-In AND) - ოთხი ელემენტი „2ღა“;
- 7409 (Quad 2-In AND (LC-OC)) - ოთხი ელემენტი „2ღა“ ღია კოლექტორით;
- 7410 (Tri 3-In NAND) - სამი ელემენტი „3ღა-არა“;
- 7411 (Tri 3-In AND) - სამი ელემენტი „3ღა“;
- 7412 (Tri 3-In NAND (LC-OC)) - სამი ელემენტი „3ღა-არა“ ღია კოლექტორით;
- 7414 (Nex INVERTER (Schmitt)) – შმიტის ტრიგერი ინვერსიული გამოსასვლელით;
- 7415 (Tri 3-In AND (LC-OC)) - სამი ელემენტი „3ღა“ ღია კოლექტორით;
- 7416 (Nex INVERTER (HC-OD)) - ექვსი ელემენტი „არა“ ღია კოლექტორით;
- 7420 (Dual 4-In NAND) - ორი ელემენტი „4ღა-არა“;
- 7421 (Dual 4-In AND) - ორი ელემენტი „4ღა“;
- 7422 (Dual 4-In NAND (LC-OC)) - ორი ელემენტი „4ღა-არა“ ღია კოლექტორით;
- 7425 (Dual 4-In NOR w/Strobe) - ორი ელემენტი „4ან-არა“ სტრობირების შესასვლელით;
- 7426 (Quad 2-In NAND (HC-OD)) - ოთხი ელემენტი „2ღა-არა“ ღია კოლექტორით;
- 7427 (Tri 3-In NOR) - სამი ელემენტი „3ან-არა“;
- 7428 (Quad 2-In NOR) - ოთხი ელემენტი „2ან-არა“;
- 7430 (8-In NAND) - ელემენტი „8ღა-არა“;
- 7432 (Quad 2-In OR) - ოთხი ელემენტი „2ან“;

- 7433 (Quad 2-In NOR (LC-OC)) - ოთხი ელემენტი „2ან-არა“ ღია კოლექტორით;
- 7437 (Quad 2-In NAND) - ოთხი ელემენტი „2ღა-არა“;
- 7438 (Quad 2-In NAND (LS-OC)) - ოთხი ელემენტი „2ღა-არა“ ღია კოლექტორით;
- 7439 (Quad 2-In NAND (LS-OC)) - ოთხი ელემენტი „2ღა-არა“ ღია კოლექტორით;
- 7440 (Dual 4-In NAND) - ორი ელემენტი „4ღა-არა“;
- 7442,7445 (4-BCD to 10-Decimal Dec) - ორობით-ათობითი დეშიფრატორი 4x10;
- 7447 (BCD to Seven-Segment Dec) – შვიდსეგმენტა დეშიფრატორი 4x7;
- 7451 (AND-OR-INVERTER) - ელემენტი „2-2ღა-2ან-არა“;
- 7454 (4-Wide 2-In AND-OR-INVERTER) - ელემენტი „4-2ღა-4ან-არა“;
- 7455 (2-Wide 4-In AND-OR-INVERTER) - ელემენტი „4-4ღა-2ან-არა“;
- 7469 (Dual 4-bit Binary Counter) – ოთხთანრიგა ორობითი მთვლეელი;
- 7472 (AND-gated JK MS SLV FF (pre, clr)) - ერთი JK ტრიგერი „3და“შესასვლელით;
- 7473 (Dual JK FF (clr)) – ორი JK ტრიგერი;
- 7474 (Dual D-type FF (pre,clr)) - ორი D ტრიგერი;
- 7475 (4-bit Bistable Latches) - ოთხი D ტრიგერი პირდაპირი და ინვერსიული გამოსასვლელით;
- 7476 (Dual JK FF (pre,clr)) - ორი JK ტრიგერი;
- 7477 (4-bit Bistable Latches) - ოთხი D ტრიგერი პირდაპირი გამოსასვლელით;
- 7486 (Quad 2-In XOR) - ოთხი ელემენტი „ან გამომრიცხველი“;
- 7490 (Decade Counter) - ოთხთანრიგა ასინქრონული ორობით-ათობითი მთვლეელი;
- 7492 (Divide-By-Twelve Counter) - ოთხთანრიგა ასინქრონული მთვლეელი გამყოფი 12-ზე;
- 7493 (4-bit Binary Counter) - ოთხთანრიგა ასინქრონული ორობითი მთვლეელი;



- 74107 (Dual JK FF (clr)) - ორი JK ტრიგერი განცალკევებული ნულზე დაყენების შესასვლელით;
- 74109 (Dual JK' FF (+edge, pre, clr)) - ორი JK ტრიგერი;
- 74112 (Dual JK FF (-edge, pre, clr)) - ორი JK ტრიგერი;
- 74113 (Dual JK MS-SLV FF (-edge, pre)) - ორი JK ტრიგერი განცალკევებული ერთზე დაყენების შესასვლელით;
- 74114 (Dual JK FF (-edge, pre, Com clk & clr)) - ორი JK ტრიგერი ნულზე დაყენების საერთო შესასვლელით და ერთზე დაყენების განცალკევებული შესასვლელით;
- 74116 (Dual 4 bit Latches (clr)) -
- 74125 (Quad Bus BUFFER w/3-state OUT) - ოთხი ბუფერი გამოსასვლელის სამი

- მდგომარეობით და ინვერსიული მნიშვნელობის ნებართვის სიგნალით;
- 74126 (Quad Bus BUFFER w/3-state OUT) - ოთხი ბუფერი გამოსასვლელის სამი მდგომარეობით და პირდაპირი ნებართვის სიგნალით;
- 74132 (Quad 2-In NAND (Schmitt)) – ოთხი ელემენტი „ღა-არა“;
- 74133 (13-In NAND) – ელემენტი „13ღა-არა“;
- 74134 (12-In NAND w/3-state Out) - ელემენტი “12 ღა-არა” გამოსასვლელის სამი მდგომარეობით;
- 74138 (3-to 8 Dec) - დეშიფრატორი 3×8;
- 74139 (Dual 2-to 4 Dec/DEMUX) - ორი დეშიფრატორი 2×4;
- 74145 (BCD-to Decimal Dec) - ორობით-ათობითი დეშიფრატორი;
- 74147 (10-to 4 Priority Enc) - პრიორიტეტული შიფრატორი 10×4;
- 74148 (8-to-3 Priority Enc) - პრიორიტეტული შიფრატორი 8×3;
- 74150 (1-of-16 Data Sel/MUX) - მულტიპლექსორი 16×1;
- 74151 (1-of-8 Data Sel/MUX) - მულტიპლექსორი 8×1;
- 74153 (Dual 4-to-1 Data Sel/MUX) - ორი მულტიპლექსორი 4×1;
- 74154 (4-to-16 Dec/DEMUX) - დეშიფრატორი 4×16;
- 74155 (Dual 2-to-4 Dec/DEMUX) - ორი დეშიფრატორი 2×4;
- 74156 (Dual 2-to-4 Dec/DEMUX (LS-OC)) - ორი დეშიფრატორი 2×4 ღია კოლექტორიანი გამოსასვლელებით;
- 74157 (Quad 2-to-1 Data Sel/MUX) - ოთხარხიანი ორშესასვლელიანი მულტიპლექსორი;
- 74158 (Quad 2-to-1 Data Sel/MUX) - ოთხარხიანი ორშესასვლელიანი მულტიპლექსორი ინვერსიული გამოსასვლელებით;
- 74159 (4-to-16 Dec/DEMUX (LS-OC)) - დეშიფრატორი 4×16 ღია კოლექტორიანი გამოსასვლელებით;
- 74160 (Sync 4-bit Decade Counter (Clr)) - ოთხთანრიგა სინქრონული ორობით-ათობითი მთვლეელი;
- 74162 (Sync 4-bit Decade Counter) - ოთხთანრიგა სინქრონული ათობითი მთვლეელი;
- 74163 (Sync 4-bit Binary Counter) - ოთხთანრიგა სინქრონული ორობით-ათობითი მთვლეელი;
- 74164 (8-bit Parallel-Out Serial Shift Reg) - რვათანრიგა ძვრის რეგისტრი ინფორმაციის პარალელური წაკითხვის შესაძლებლობით;
- 74165,74166 (Parallel-load 8-bit Shift Reg) - რვათანრიგა ძვრის რეგისტრი ინფორმაციის პარალელური წაკითხვის შესაძლებლობით;
- 74169 (Sync 4-bit Up/Down Binary) - ოთხთანრიგა რევერსიული სინქრონული ორობითი მთვლეელი;
- 74173 (4-bit D-type Reg w/3-state Out) - ოთხთანრიგა პარალელური რეგისტრი გამოსასვლელების სამი მდგომარეობით;

- 74174 (Hex D-type FF (clr)) - ექვსი ტრიგერი;
- 74175 (Quad D-type FF (clr)) - ოთხი ტრიგერი;
- 74181 (Alu/Function Generator) - ოთხთანრიგა არითმეტიკულ-ლოგიკური მოწყობილობა;
- 74190 (Sync BCD Up/Down Counter) - ოთხთანრიგა რევერსიული სინქრონული ორობითი მთვლეელი;
- 74191 (Sync 4-bit Up/Down Counter) - სინქრონული რევერსიული ორობითი მთვლეელი;
- 74194 (4-bit Bidirectional Univ. Shift Reg) – ოთხთანრიგა უნივერსალური ძვრის რეგისტრი;
- 74195 (4-bit Parallel-Access Shift Reg) - ოთხთანრიგა ძვრის რეგისტრი პარალელური შეტანით;
- 74198,74199 (8-bit Shift Reg (shl/shr Ctrl)) - რვათანრიგა უნივერსალური ძვრის რეგისტრი;
- :
- 74240 (Octal BUFFER w/3-state Out) - რვა ბუფერი ინვერსიული და სამმდგომარეობიანი გამოსასვლელით;
- 74241,74244 (Octal BUFFER w/3-state Out) - რვა ბუფერი გამოსასვლელის სამი მდგომარეობით;
- 74251 (Data Sel/MUX w/3-state Out) - მულტიპლექსორი 8×1 გამოსასვლელების სამი მდგომარეობით;
- 74253 (Dual 4-to-1 Data Sel/MUX w/3-state Out) - ორი მულტიპლექსორი 4×1 გამოსასვლელების სამი მდგომარეობით;
- 74257 (Quad 2-to-1 Line Data Sel/MUX) - ოთხარხიანი ორშესასვლელიანი მულტიპლექსორი გამოსასვლელების სამი მდგომარეობით;
- 74258 (Quad 2-to-1 Line Data Sel/MUX) - ოთხარხიანი ორშესასვლელიანი მულტიპლექსორი გამოსასვლელების სამი მდგომარეობით და ინვერსიით;
- 74266 (Quad 2-In XNOR (LS-OC)) - ოთხი ელემენტი „ან-არა გამომრიცხველი“ ღია კოლექტორით;
- 74273 (Octal D-type FF) - რვათანრიგა პარალელური რეგისტრი ნულზე დაყენებით;
- 74280 (9-bit Odd/Even Parity Generator/Checker) - ლუწობის შემამოწმებელი სქემა ცხრა თანრიგისათვის;
- 74290 (Decade Counter) - ორობით-ათობითი მთვლეელი;
- 74293 (4-bit Binary Counter) - ოთხთანრიგა ორობითი მთვლეელი;
- 74298 (Quad 2-In MUX) - ოთხარხიანი ორშესასვლელიანი მულტიპლექსორი დამხსომებელი რეგისტრით;



74373 (Octal D-type Transparent Latches) - რვათანრიგა პარალელური რეგისტრი სამმდგომარეობიანი გამოსასვლელებით და სტატიკური სინქრონიზაციით;

74374 (Octal D-type FF (+edge)) - რვათანრიგა პარალელური რეგისტრი სამმდგომარეობიანი გამოსასვლელებით და დინამიკური სინქრონიზაციით;

74377 (Octal D-type FF w/En) - რვათანრიგა პარალელური რეგისტრი ჩაწერის ნებართვით;



74445 (BCD-to-Decimal Dec) - ორობით-ათობითი დეშიფრატორი ინვერსიული გამოსასვლელებით;

74465, 74466 (Octal BUFFER w/3-state Out) - რვა ბუფერი გამოსასვლელის სამი მდგომარეობით.



4000 (Dual 3-In NOR and INVERTER) - ორი ელემენტი “3ან-არა” და ერთი ელემენტი “არა”;

4001 (Quad 2-In NOR) – ოთხი ელემენტი “2ან-არა”;

4002 (Dual 4-In NOR) – ორი ელემენტი “2ან-არა”;

4008 (4-bit Binary Full Adder) – ოთხთანრიგა სრული ამჯამავი;

4009 (Hex INVERTER) – ექვსი ელემენტი “არა” გამოსასვლელის სამი მდგომარეობით;

4010 (Hex BUFFER) – დონის ექვსი გარდამქმნელი ლუნ-ტტლ;

4011 (Quad 2-In NAND) – ოთხი ელემენტი “2და-არა”;

4012 (Dual 4-In NAND) – ორი ელემენტი “2და-არა”;

4013 (Dual D-type FF (+edge)) – ორი D ტრიგერი;

4014 (8-bit Static Shift Reg) – რვათანრიგა მიმდევრობითი ძვრის რეგისტრი;

4015 (Dual 4-bit Static Shift Reg) – ორი ოთხთანრიგა ძვრის რეგისტრი;

4017 (5-stage Johnson Counter) – ჯონსონის მთვლელი დეშიფრატორით;

4019 (Quad 2-In MUX) – ოთხი მულტიპლექსორი 2x1;

4023 (Tri 3-In NAND) – სამი ელემენტი “3და-არა”;

4024 (7-stage Binary Counter) – შვიდთანრიგა ორობითი მთვლელი;

4025 (Tri 3-In NOR) – სამი ელემენტი “3ან-არა”;

4027 (Dual JK FF (+edge, pre, clr)) – ორი JK ტრიგერი S,R და C შესასვლელებით;

4028 (1-of-10 Dec) – ორობით-ათობითი დეშიფრატორი;

4030 (Quad 2-In XOR) – ოთხი ელემენტი “ან-ის გამომრიცხველი”;

4040 (12-stage Binary Counter) – თორმეტთანრიგა ორობითი მთვლელი;

- 4041 (Quad True/Complement BUFFER) – დონის ოთხი გარდამქმნელი კომპლემენტარული გამოსასვლელებით;
- 4042 (Quad D-Latch) – ოთხი D ტრიგერი;
- 4043,4044 (Quad RS Latch w/3-state Out) – ოთხი RS ტრიგერი სამმდგომარეობიანი გამოსასვლელებით;
- 4049 (Hex INVERTER) – დონის ექვსი გარდამქმნელი ლუნ-ტტლ ინვერსიით;
- 4050 (Hex BUFFER) – დონის ექვსი გარდამქმნელი ლუნ-ტტლ;
- 4066 (Quad Analog Switches) – ოთხი გადამრთველი (ციფრული ან ანალოგური სიგნალის);
- 4068 (8-In NAND) – ელემენტი “8ღა-არა”;
- 4069 (Hex INVERTER) – ექვსი ელემენტი “არა”;
- 4070 (Quad 2-In XOR) – ექვსი ელემენტი “ან-ის გამომრიცხველი”;
- 4071 (Quad 2-In OR) – ოთხი ელემენტი “2ან”;
- 4072 (Dual 4-In OR) – ორი ელემენტი “4ან”;
- 4073 (Tri 3-In AND) - სამი ელემენტი “3ღა”;
- 4075 (Tri 3-In OR) – სამი ელემენტი “3ან”;
- 4076 (Quad D-type Reg w/3-state Out) – ოთხთანრიგა პარალელური რეგისტრი სამმდგომარეობიანი გამოსასვლელებით;
- 4077 (Quad 2-In XNOR) – ოთხი ელემენტი “ან-არა გამომრიცხველი”;
- 4078 (8-In NOR) – ელემენტი “8ან-არა”;
- 4081 (Quad 2-In AND) – ოთხი ელემენტი “2ღა”;
- 4082 (Dual 4-In AND) – ორი ელემენტი “4ღა”;
- 4093 (Quad 2-In NAND (Schmitt)) – ოთხი შმიდტის ტრიგერი “2ღა-არა” შესასვლელით.

**მიკროსქემების ბრაზიკულ გამოსახულებებზე მიღებული
გამომქვანების აღნიშვნები**

SN74 სერიის მიკროსქემებისათვის:

- Vcc – კვების გამომყვანი;
- GND – საერთო გამომყვანი (მიწა);
- NC – თავისუფალი გამომყვანი;
- A, B, C...L – შესასვლელები;
- Y, Q, W, 0, 1, 2...9...16 – გამოსასვლელები;
- RO ან CLR – ნულზე დაყენების შესასვლელი;
- R9 – ცხრაზე დაყენების შესასვლელი;
- CLK – სინქრონიზაციის შესასვლელი;
- PRE – ერთზე დაყენების შესასვლელი;
- OC ან G – სტრობირების შესასვლელი;
- SO, S1, SP, SL –
- ENP –
- ENT – ნეგატივის შესასვლელი;
- LOAD –
- A/B –
- RCO – გადატანის გამოსასვლელი;
- D/U – თვლის მიმართულების შესასვლელი;

CD40 სერიის მიკროსქემებისათვის:

- Vdd – კვების გამომყვანი;
- Vss – საერთო გამომყვანი;
- I – შესასვლელი;
- O – გამოსასვლელი;
- NC – თავისუფალი გამომყვანი;
- MR – განულების შესასვლელი;
- CP – სინქრონიზაციის შესასვლელი;
- CD, R – ნულზე დაყენების შესასვლელი;
- SD, S – ერთზე დაყენების შესასვლელი;
- A, K, J, D – ინფორმაციული შესასვლელი;
- ED, EO – ნეგატივის შესასვლელი.

ლიტერატურა

1. ვკუციავა, აქსოვრელი, გ.კაცაძე. პროგრამა Electronics Workbench და მისი გამოყენება. თბილისი, გამომცემლობა “ ტექნიკური უნივერსიტეტი”, 2003. - გვ.247.
2. Карлашук В.Н. Электронная лаборатория IBM PC. – М.: Солон – Р, 2000.-506с.
- 3.Кардашев Г.А. Цифровая электроника на персональном компьютере. – М.: Горячая линия – Телеком, 2003. – 311с.
4. Угрюмов Е. Цифровая схемотехника: Учебное пособия. - СПб.: БХВ - Петербург, 2001. - 528с.
- 5.Марков Б.Г. Основы микроэлектроники и цифровой электроники. Учебное пособие. Волгоград: „Перемена,, ,2003. – 179 с.